الجامعة التقنية الشمالية / المعهد التقني ــــــ نينوى

حقيبة تعليمية لمادة تصميم منطقي ــــــ

قسم أنظمة الحاسوب

المستوى ــــــ الاولى

الفـــصــل الأول
نـظــم الإعداد

أهداف هذه الوحدة :

- ❖ أساس النظام
- ❖ الرموز المستخدمة في النظام
- ❖ التحويل من النظام العشري لهذا النظام والعكس
- ❖ التحويل من النظام الى بقيه الأنظمة
- ❖ عمليات الجمع والطرح الخاصة بهذا النظام

النظام العشري للإعداد Decimal numbering system

نظرا لان النظام العشري هو الأقدم استخداما ومألوف لدينا لذا فأننا سنبدأ دراستنا كتمهيد لدراسة كل النظم العددية الأخرى.ويطلق على النظام العشري اسم نظام الأساس عشره (10) او منظومة الأساس (10) لأنه يعتمد في تكوينه على عشره رموز مختلفة وهي 0,1,2,3,4,5,6,7,8,9 وللنظام العشري خاصية مرتبه (positional weight) فعلى سبيل المثال العدد(128) نجد ان الرقم الأول (8)يقع في ألمرتبه الاولى (مرتبه خانه الآحاد)أي ان قيمته او وزنه هو ثمانية، وتكون عبارة عن حاصل ضرب الرقم الذي يمثل هذه المرتبة في 1(8=1*8)،إما الرقم الثاني (2) فأنه يقع في المرتبة الثانية (مرتبه العشرات) وقيمته او وزنه عبارة عن حاصل ضرب الرقم الذي يحتل هذه المرتبة في 10(20=10*2)،إما الرقم الثالث (1) فأنه يقع في المرتبة الثالثة (مرتبه المئات)وقيمته او وزنه عبارة عن حاصل ضرب الرقم الذي يحتل هذه الخانة في 100(100=100*1) .فإذا جمعنا قيمه او أوزان كل خانه من الخانات السابقة نحصل على القيمة التي يمثلها العدد،أي أن:

128=100+20+8=(8*1)+(2*100)+(1*100)

وحيث ان هذا النظام يعرف باسم نظام الأساس (10)فأنه يمكننا ان نضع مراتب الخانات من اليمين الى اليسار بحيث تمثل قوى العدد او الأساس 10وتبدأ من=10^0كالأتي:

$10^0 \quad 10^1 \quad 10^2 \quad 10^3 \quad 10^4 \quad 10^5 \quad ....$

وبالتالي فأنه يمكن تمثيل العدد ١٢٨ طبقا لذلك كما يلي :

8	3	1
مرتبه الآحاد	مرتبه المئات	مرتبه المئات

$10^2 \quad 10^1 \quad 10^0$

$1*10^2 \; +2*10^1 \; +8*10^0$

$(128)_{10}= \; 100 \quad + \quad 20 \quad + \quad 8$

ويلاحظ إننا وضعنا العدد العشري (128) داخل قوسين ثم وضعنا الأساس 10على يمين العدد وفي الأسفل (subscrit)وذلك لنميز ان هذا العدد هو عدد في النظام العشري.

وفي حاله الإعداد الكسرية توضع مراتب الخانات لها أس سالب مرتبه من على يمين العلامة العشرية بالوزن كالأتي:

$10^2 \;\; 10^1 \; 10^0 \cdot 10^{-1} \; 10^{-2} \; 10^{-3}$

النظام الثنائي للإعداد Binary numbering system

يطلق على النظام الثنائي اسم نظام الأساس اثنين(2) ويشار إليه بالأساس(2) لأنه يعتمد على رمزين اثنين فقط هما (1,0).ومراتب الخانات في النظام الثنائي من اليمين الى اليسار تمثل قوى العدد(2) أي أن:

$2^0 \quad 2^1 \quad 2^2 \quad 2^3 \quad 2^4 \qquad ....$

وبالتالي فأن مراتب الخانات أو أوزانها العددية هي:

1 2 4 8 16 ....

وعلى ذلك فأن العدد الثنائي (11001) يكافئ ما يلي:

$2^4 \quad 2^3 \quad 2^2 \quad 2^1 \quad 2^0$

1 1 0 0 1

$$(25)_{10} = 16+8+0+0+1 = (2^4*1)+(2^3*1)+(2^2*0)+(2^1*0)+(2^0*1)$$

والتعبير عن العدد الثنائي بهذه الطريقة يسمى بالشكل الموسع،ولتمييز العدد الثنائي عن غيره من الأعداد يوضع العدد الثنائي داخل قوسين ثم يكتب الأساس (2) على يمين العدد في الأسفل وبالتالي فان العدد السابق يكتب$(11001)_2$

هناك بعض المصطلحات المستخدمة مع النظام الثنائي منها :

الخانات الثنائية (bit): الخانه الثنائية هي اختصار لكلمتي (binary digit) والتي تعني الخانة الثنائية او الرقم الثنائي .ويستخدم هذا المصطلح للتعبير عن عدد الأرقام التي يتكون منها العدد الثنائي،فمثلا العدد$_2$ (1001)يتكون من (bits_4) او اربع خانات ثنائيه وكذلك العدد $(1101101)_2$يتكون من (bits_7) او سبع خانات ثنائيه و هكذا ....

عدد التشكيلات (number of binary combinations): عدد التشكيلات الثنائية تعني عدد الاحتمالات التي يمكن الحصول عليها من عدد معين من الخانات (bits).وهناك صيغه رياضيه يمكن عن طريقها حساب هذا العدد من التشكيلات وهي:

$$N=2^n$$

حيث N=عدد التشكيلات الثنائية المحتملة

n= عدد الخانات (bits)

وبالتالي فإذا كان الخانات يساوي(2)فأن عدد التشكيلات الثنائية هو:

$$N=2^2=4$$

وإذا كان عدد الخانات يساوي (3) فإذا عدد التشكيلات الثنائية هو:

$$N=2^3=8$$

وإذا كان عدد الخانات يساوي (4)فأن عدد التشكيلات الثنائية هو:

$$N=2^4=16$$

وهكذا لأي عدد من الخانات يمكن حساب عدد التشكيلات الثنائية المحتملة.

اهمية رتبه الخانه الثنائية (bit): في أي تشكيله من التشكيلات الثنائية المحتملة لأي عدد من الخانات ونجد ان الخانة الاولى في اليمين تحت مرتبه 2^0 أي تساوي (1)او يقال وزنها يساوي (1) وان الخانة الثانية والتي على يسار الاولى تحت مرتبه 2^1 أي وزنها يساوي (2) والثالثة تحت مرتبه 2^2 أي وزنها يساوي (4)وهكذا .وبذلك نجد ان الخانه الثنائية الاولى التي في أقصى اليمين اقل وزنا وان الخانة الاخيره وهي أخر خانه على اليسار هي الأكبر وزنا . ولذلك يطلق على الخانه الأقل وزنا او الأقل قيمه (least significant bit) وتكتب اختصارا(LSB)ويطلق على الخانه الثنائية الاخيره في أقصى اليسار الخانه الأكبر وزنا او الأعلى قيمه (Most significant bit) وتكتب اختصارا (msb).

وحده التخزين البيانات(byte): تعتبر الخانه الثنائية (bit)هي وحده الاساسية لتخزين المعلومات في الذاكرة الرئيسية لجهاز الحاسوب ،لكن الخانه الثنائية الواحدة لا تعطي تشكيلات غير الصفر (0)والواحد (1) لذلك لا يمكن استخدامها في تمثيل (او تخزين) أي من الأرقام العشرية الاساسية او حروف الهجاء او الرموز الخاصة .وللقيام بهذه العملية تم استخدام عده خانات ثنائيه متجاورة لتكون كوحدة تخزين لها القدرة على إعطاء تشكيلات كثيرة تكون قادرة على تمثيل او تخزين أي رقم عشري أساسي او أي حرف هجاء او أي رمز خاص.

وتتكون وحده تخزين البيانات (byte)من ثماني خانات ثنائيه متجاورة هو بالتالي يمكن تعريف وحده تخزين البيانات على أنها موقع في الذاكرة الرئيسية للحاسوب تحتوي على ثماني خانات ثنائيه متجاورة .وبصيغه المعادلة الرياضية يمكن القول بآن :

1byte=8bits

التحويل من النظام العشري الى النظام الثنائي
DECIMAL_TO_BINARY CONVERSION

هناك طريقتان للتحويل من النظام العشري الى الثنائي :-

- **الطريقة الاولى وهي طريقه جمع الأوزان (sum of weights method)**
- **الطريقة الثنائية يطلق عليها طريقه تكرار القسمة على (٢)**

وسوف نتناول بالتفاصيل الطريقة الثانية حيث أنها الأسهل والأكثر شيوعا في الاستخدام.

اولاً :- تحويل الإعداد العشرية الصحيحة الى النظام الثنائي

لتحويل العدد العشري $(14)_{10}$الى الثنائي ، نبدأ بقسمه العدد 14على 2،ثم نقسم خارج القسمة الذي نحصل عليه على 2وهكذا حتى نحصل على خارج القسمة يساوي صفر (٠).في كل خطوه من خطوات القسمة نحصل على باقي من خارج القسمة وهو الذي يشكل العدد الثنائي .الباقي الأول الذي نحصل عليه يمثل (LSB)في العدد الثنائي والباقي الأخير يمثل (MSB)،وهذه الخطوات يمكن توضيحها كالأتي:

	الباقي	
١٤%٢=٧	٠	LSB
٧%٢=٣	١	
٣%٢=١	١	
١%٢=٠	١	LSB

وعلى ذلك يكون:

$$(14)_{10}=(1110)_2$$

مثال :- حول العدد العشري $(25)_{10}$الى مكافئه الثنائي.

الحل:

٢٥%٢=١٢	١	LSB
١٢%٢=٦	٠	
٦%٢=٣	٠	
٣%٢=١	١	
١%٢=٠	٠	MSB

الباقي

وبالتالي يكون الناتج كما يلي:

$$(٢٥)_{10}=(01001)_2$$

مثال :- حول العدد العشري $(87)_{10}$ الى مكافئه الثنائي.

الحل

	الباقي	
٨٧%٢=٤٣	١	LSB
٤٣%٢=٢١	١	
٢١%٢=١٠	١	
١٠%٢=٥	٠	
٥%٢=٢	١	
٢%٢=١	٠	
١%٢=٠	١	MSB

ويكون الناتج: $\mathbf{(87)_{10}=(1010111)_2}$

ثانيا :- التحويل الإعداد الكسرية الى النظام الثنائي

كما رأينا سابقا انه يمكننا تحويل الإعداد العشرية الصحيحة الى النظام الثنائي عن طريق تكرار القسمة على (٢).والإعداد الكسريه (Decimal fractions)نستطيع تحويلها الى النظام الثنائي عن طريق الضرب المتكرر في (٢).

ولتحويل العدد الكسري (٠,٣١٢٥)الى النظام الثنائي نبدأ بضرب العدد الكسري ٠,٣١٢٥ في (٢)،ثم نبدأ بضرب العدد الكسري الناتج مره اخرى في (٢) حتى يصبح العدد الكسري الناتج يساوي صفر(٠)او حتى نصل الى العدد المطلوب من الخانات العشرية.الأرقام الحاملة Carried (Digits)الناتجة من حاصل الضرب المتكرر والموجود على يمين الفاصلة العشرية تكون لنا العدد الكسري الثنائي .الرقم الحامل الأول يمثل (MSB) والرقم الحامل الأخير يمثل (LSB).وهذه العملية يمكن تمثيلها كما يلي :

	الحامل
٠,٣١٢٥ * ٢ =٠,٦٢٥	٠
٠,٦٢٥ * ٢ =١,٢٥	١
٠,٢٥ * ٢ =٠,٥	٠
٠,٥ * ٢ =١,٠٠	١

(MSB) ٠ ١ ٠ ١ (LSB)

مثال :- حول العدد العشري $(39,25)_{10}$الى نظيره الثنائي.

الحل:

نبدأ اولاً بتحويل العدد العشري الصحيح وذلك بتكرار القسمة على (٢)كما يلي:

		الباقي
LSB	٣٩%٢=١٩	١
	١%٢=٩	١
	٩%٢=٤	١
	%٢=٢	٠
	%٢=١	٠
MSB	%٢=٠	١

ويكون الناتج $(100111)=_{10}(39)$

ثم نبدأ بتحويل العدد الكسرى وذلك بتكرار الضرب في (٢)كما يلي :

	الحامل
٠,٢٥*٢=٠,٥	٠
٠,٥*٢=١,٠٠	١

وبذلك نحصل على:

$$(0,25)_{10}=(0,01)_2$$

ويكون الناتج النهائي للعدد المطلوب هو:

$$(39,25)_{10}=(100111,01)_2$$

التحويل من النظام الثنائي الى النظام العشري
BINARY_TO_DECIMAL CONVERSION

العدد الثنائي كما علمنا من قبل له مراتب في الخانات من اليمين الى اليسار تمثل قوى لعدد (٢) وبالتالي فان مراتب الخانات او أوزانها العددية هي ١٦,٨,٤,٢,١وهكذا .قيمه العدد الثنائي معبرا عنها بالعدد العشري الكافي يمكن حسابها عن طريق ضرب كل خانه (bit) تساوي (١)في مرتبه الخانه المقابلة لها وبجمع حاصل الضرب لكل خانه نحصل على العدد المكافئ المطلوب.ويمكن توضيح عملية التحويل بالمثال التوضيحي التالي :

مثال :- حول العدد الثنائي ١١٠١٠٠١ الى نظيره العشري.

الحل:

نحدد مرتبة كل خانة تساوي (١) ثم نقوم بضربها في الوزن المقابل لها ونجمع حواصل الضرب كما يلي :

الوزن $2^0 \quad 2^1 \quad 2^2 \quad 2^3 \quad 2^4 \quad 2^5 \quad 2^6$

العدد الثنائي $1 \quad 1 \quad 0 \quad 1 \quad 0 \quad 0 \quad 1$

$$=1*2^6+1*2^5+0*2^4+1*2^3+0*2^2+0*2^1+1*2^0$$

$$=64+32+8+1=(105)_{10}$$

والإعداد الكسريه في الإعداد الثنائية يمكن تحويلها أيضا وذلك بوضع خانات على يمين العلامة الثنائية (binary point)تماما كما في الإعداد الكسريه بالنظام العشري والتي توضع أيضا على يمين العلامة العشرية (decimal point)وبالتالي فان مراتب الخانات او أوزانها العددية في النظام الثنائي تصبح كما يلي :

$$2^4 \quad 2^3 \quad 2^2 \quad 2^1 \quad 2^0 \qquad 2^{-1} \quad 2^{-2} \quad 2^{-3} \quad 2^{-4}$$

مثال :- حول العدد الكسري الثنائي $(0,1011)_2$الى مكافئه العشري.

الحل:

$$2^{-1} \quad 2^{-2} \quad 2^{-3} \quad 2^{-4}$$

$$0 \quad\quad 1 \quad 0 \quad 1 \quad 1$$

$$(0,1011)_2=1*2^{-1}+1*2^{-3}+1*2^{-4}$$

$$0,5+0,125+0,0625$$

$$==(0,6875)_{10}$$

العمليات الحسابية في النظام الثنائي
ARITHMETIC BINARY

العمليات الحسابية في النظام الثنائي ضروري في كل أجهزه الحاسوب وأنواع اخرى عديدة من النظم الرقمية .وسنكتفي هنا بشرح القواعد الاساسية لعمليتي الجمع والطرح فقط.

١- الجمع الثنائي BINARY ADDITION

لإجراء عمليه الجمع في النظام الثنائي ،هناك أربعه قواعد أساسيه لجمع الخانات الثنائية (binary digits) وهي:

٠ + ٠=٠

٠ + ١=١

١ + ٠=١

١ + ١= ١٠ الحامل ١

لا تحتاج القواعد الثلاثة الاولى الى مزيد من الإيضاح ،والقاعدة الرابعة تقول انه في حاله جمع ١+١=١٠وهي تعني رقم رقم (٢)بالعشري،والواحد(١)هو المجموع الواجب ترحيله الى العمود التالي كما في الجمع العشري العادي .ولتوضيح عمليه الجمع الثنائي نأخذ المثالين التاليين:::

مثال :- اجمع الرقمين الثنائيين ١١٠, ٠١١

الحل:

نرتب الإعداد الثنائية بحيث تظهر في صوره أعمده او خانات واضحة كما يلي :

	١	١		
٦		١	١	٠
+ ٣	+	٠	١	١
٩(عشري)	١	٠	٠	١

مثال :- اجمع الرقمين الثنائيين ١٠٠ ,١١٠

الحل:

٤	١	٠	٠
+٣	٠	١	١
٧	١	١	١

٢ - الطرح الثنائي BINARY SUBTRACTION

هناك طريقتان لأجراء عملية الطرح وهما:

- **الطريقة المباشرة او ما يطلق عليها بالطريقة الحسابية .**
- **الطريقة المتممة.**

وسنكتفي هنا بشرح الطريقة المباشرة ،وسوف نتناول الطريقة المتممة بالتفصيل فيما بعد. لإجراء الطرح بالطريقة المباشرة (الحسابية) يجب معرفه القواعد الاساسية لهذه العملية مع ملاحظه ان المقدار المطروح منه على اليسار والمقدار المطروح على اليمين:

٠-٠ =٠

١-٠=١

١-١=٠

١=١-٠ النتيجة(١) واسلفنا (١)

ويمكن تلخيص عمليه الطرح في الطريقة المباشرة كما يلي :

- رتب الأرقام تحت بعضها بحيث تظهر في صوره أعمده او خانات واضحة.
- أبدا من الخانه الاولى على اليمين متجها الى اليسار متبعا القواعد التالية في الطرح

عند طرح (٠) من (٠)او(١) من(١) نضع في الناتج (٠)عند طرح(٠)من(١)نضع في الناتج(١)عند طرح(١)من(٠) نضع في الناتج (١) ثم نغير كل (٠) من الخانات التالية (في المطروح منه الى(١)حتى نصل الى اقرب (١)فنغيره الى(٠)

أكمل بعد ذلك عمليه الطرح باستخدام القواعد السابقة

مثال :ـ اطرح المقدار(١٠١) من مقدار (١١٠)

الحل

- استلفنا(١) أصبحت هذه الخانه(٠)

		١	
_	١	٠	١
	٠	١	١
	٠	١	٠

استلفنا (١) من العمود الذي يليه فأصبحت الخانه تحتوي على (١٠) وبطرح(١) منها ويصبح الناتج (١)

المتمم الأحادي والثنائي للإعداد الثنائية
ONE'S AND TWO'S COMPLEMENTS OF BINARY NUMBERS

ان اهمية المتممين الأحادي والثنائي يكمن في سماحهما لنا بتمثيل الإعداد الثنائية السالبة.والمتمم الثنائي هو الأكثر شيوعا واستخداما في أجهزه الحاسوب للتعامل مع الإعداد السالبة .وللحصول على المتمم الأحادي لأي عدد ثنائي فإننا ببساطه نقوم بتغير كل (١) الى (٠) ونغير كل (٠) الى (١) في العدد الثنائي كما يلي:

العدد الثنائي ١١٠٠١١٠١

المتمم الأحادي ٠٠١١٠٠١٠

إما المتمم الثنائي للعدد الثنائي فانه يمكن إيجاده بطريقتين كما يلي:

الطريقة الاولى : نقوم بإيجاد المتمم الأحادي كما سبق.ثم بعد ذلك نقوم باضافه لعدد(١) الى المتمم الأحادي الذي حصلنا عليه وبذلك نحصل عليه وبذلك نحصل على المتمم الثنائي أي ان:

المتمم الثنائي=المتمم الأحادي +١

ومثال ذلك نفترض إننا نريد الحصول على المتمم الثنائي للعدد الثنائي ١١٠٠١١٠١حيث يجب اولاً الحصول على المتمم الأحادي ثم نجمع عليه (١) لنحصل على المتمم الثنائي للعدد

العدد الثنائي	**١١٠٠١١٠١**
العدد الأحادي	**٠٠١١٠٠١٠**
نضيف(١)	**+١**
المتمم الثنائي	**٠١١١٠٠١٠**

الطريقة الثانية: نقوم بالنظر للخانة الثنائية ذات القيمة الدنيا(LSB)من اليمين للعدد الثنائي فان كانت تساوي(٠) نقوم بكتابته ونستمر في ذالك وبمجرد ان نقابل أول خانة ثنائية تساوي واحدا إذا عند ذلك نقوم بكتابة الواحد الذي قابلناه ثم بعد ذالك نقوم بقلب الصفر واحد او الواحد صفرا وهكذا الى ان ننتهي من كتابة العدد(وفي حال قابلنا أول واحد في الخانة الثنائية ذات القيمة الدنيا فإننا نقوم بكتابته ثم نتبع الطريقة السابقة بقلب الصفر الى واحد والواحد الى صفر) ومثال على ذلك، نفترض إننا نريد تحويل العدد الثنائي $(10101101)_2$ الى المتمم الثنائي:

١٠١٠١١٠١

٠١٠١٠٠١١

تمثيل الإعداد ذات الاشاره
Representation of signed numbers

ان النظم الرقمية التي تستخدم في الحاسوب يجب ان تكون لديها القدرة على التعامل مع الإعداد الموجبة والسالبة على حد سواء ونتيجة لذلك فان الخانه الثنائية ذات القيمة العليا والموجودة في أقصى يسار العدد الثنائي تمثل اشاره العدد.حيث يوضع في الخانه (0) للعدد الموجب ،ويوضع بها (1) للعدد السالب .فمثلا في حاله العدد الثنائي المكون من ثماني خانات ثنائيه فان الخانه الثنائية ذات القيمة العليا للعدد والموجود في أقصى يسار العدد تمثل اشاره العدد (Sign bit) وبقيه الخانات تمثل قيمه العدد (Magnitude).

هناك ثلاث طرق لتمثيل الإعداد ذات الاشاره في النظام الثنائي وهي:

١- اشاره المقدار (SIGN MAGNITUDE)

٢- المتمم الأحادي(1'S COMPLEMENT)

٣- المتمم الثنائي(2'S COMPLEMENT)

1- نظام اشاره المقدار(sign magnitude system)

عند تمثيل العدد الثنائي بنظام اشاره المقدار ،فان الخانه الثنائية (bit) ذات القيمة العليا والموجودة في أقصى يسار العدد تمثل خانه الاشاره وبقيه الخانات تمثل مقدار العدد .حيث الن الخانات التي تمثل مقدار العدد موجبا او واحد إذا كان العدد سالبا .فمثلا لتمثيل العدد العشري (+٢٣) بنظام اشاره المقدار فإننا نكتب العدد كالأتي:

خانات المقدار ٠٠٠١٠١١١ خانه الاشاره

ولتمثيل العدد العشري (_٢٣) فإننا نكتب ما يلي :-

١٠٠١٠٠١١١

حيث نلاحظ ان الفرق الوحيد بين العددين (23+)، (٢٣-)هو في خانه الاشاره فقط

٢- نظام المتمم الأحادي 1’S COMPLEMENT SYSTEM

الإعداد الموجبة في النظام المتمم الأحادي تمثل بنفس الطريقة التي تمت في تمثيل الإعداد الموجبة بنظام اشاره المقدار .إما الإعداد السالبة فيتم الحصول عليها عن طريق إيجاد المتمم الأحادي للعدد الموجب.وكما في المثال على ذلك العدد العشري (٢٣-) ويمكن تمثيله عن طريق إيجاد المتمم الأحادي للعدد كما يلي :-

العدد(+٢٣)	٠٠٠١٠١١١
العدد(-٢٣)	١١١٠١٠٠٠

حيث ان الاشاره في كلا العددين تمثلها الخانه ذات القيمة العليا الموجودة في أقصى يسار العددين

٣- نظام المتمم الثنائي (٢' s complement)

كما في المتمم الأحادي فان العداد الموجبة في نظام المتمم الثنائي تمثل بنفس الطريقة كما في نظام اشاره المقدار .إما العداد السالبة فنحصل عليها عن طريق إيجاد المتمم الثنائي للعدد الموجب .فمثلا العدد العشري (-٢٣) يمكن تمثيله عن طريق إيجاد المتمم الثنائي للعدد (+٢٣) كما يلي :

العدد (+٢٣) ٠٠٠١٠١١١

العدد(-٢٣) ١١١٠١٠٠١

كما ذكرنا سابقا فان النظام المتمم الثنائي هو الأكثر شيوعا واستخداما في النظم الحاسوبية.

العمليات الحسابية مع الإعداد ذات الاشاره
ARITHMETIC WITH SIGNED NUMBERS OPERATIONS

تعلمنا سابقا كيف يمكن تمثيل الإعداد ذات الاشاره بثلاثة نظم مختلفة ، وهنا سوف نتعلم كيف نجري العمليات الحسابية المختلفة على الإعداد ذات الاشاره وسنكتفي هنا بشرح عمليه الطرح فقط ،حيث إننا شرحنا عمليه الجمع بالمواضيع السابقة ولان نظام المتمم الثنائي كما أسلفنا هو الأكثر استخداما لتمثيل الإعداد السالبة في أجهزه الحاسوب وسوف نكتفي هنا بشرح عمليه الطرح باستخدام النظام المتمم الثنائي فقط . ولفهم عمليه طرح الإعداد ذات الاشاره باستخدام المتمم الثنائي فإننا سوف نعطي بعض الامثله كما يلي :

مثال :- اطرح المقدار 00001110 من المقدار 11111010باستخدام المتمم الثنائي للإعداد.

الحل :-

في هذه الحالة فان:

14-(-6)=14+6=20

يمكن ترتيب العددين تحت بعضهما كما يلي:

(14+)المطروح منه	00001110
(6+)المتمم الثنائي للمطروح	+ 00000110
(20+)الفرق	00010100

مثال :- اجري عمليه الطرح الآتية باستخدام نظام المتمم الثنائي:

$(00001000)_2 - (00000100)_2$

الحل:

في هذه الحالة فان:

$8-4=8+(-4)=4$

وبالتالي نجد ان:

00001000	(+8) المطروح منه
+<u>11111100</u>	(+4)المتمم الثنائي للمطروح
100000100	(+4)الفرق

مثال :- اجري عمليه الطرح الآتية باستخدام المتمم الثنائي:

$$(11100111)_2 - (00001001)_2$$

في هذه الحالة فان :-

-25 -(+9)= -25-9 = -34

وبالتالي فانه:

المطروح منه(+25)	11100111
المتمم الثنائي للمطروح (+9)	<u>11110111</u>+
الفرق(+34)	1111011110 يهمل الحامل

النظام الثماني للإعداد
THE OCTAL NUMBERING SYSTEM

يطلق على النظام الثماني اسم نظام الأساس ثمانية (8) ويشار إليه بالأساس (8) لأنه يحتوي على ثمانية رموز وهي(1,2,3,4,5,6,7)ونتيجة لان التعامل مع الإعداد الثنائية الطويلة يجعل عرضه للخطأ في التعامل معها من الناحية الكتابة او النسيان ،لذا يتم الى استخدام النظام الثماني في التعامل مع الإعداد الثنائية بصوره غير مباشره ومن ثم يتم التحويل بين النظامين الثنائي والثماني.

التحويل من النظام الثماني الى العشري
OCTAL_TO_DECIMAL CONVERSION

مراتب الخانات في النظام الثماني مرتبه من أقصى اليمين الى اليسار وتمثل قوى العدد (8) أي

$.8^0 \ 8^1 \ 8^2 \ 8^3$

وهكذا ، وبالتالي فان مراتب الخانات او أوزانها العددية هي

512 64 8 1....

ولتمييز العدد الثماني عن غيره من الإعداد يكتب الأساس في اسفل العدد الثماني على اليسار ، فعلى سبيل

المثال لتحويل العدد الثماني $(2275)_8$ الى عدد في النظام العشري فإننا نقوم بالتحويل كما يلي:

الأوزان $8^0 \ 8^1 \ 8^2 \ 8^3$

العدد الثماني **2 2 7 5**

$$(8^0*5)+(8^1*7)+(8^2*2)+(8^3*2)=(2275)_8$$

$$=(512*2)+(64*2)+(8*7)+(1*5)$$

$$=1024+128+56+5=(1213)_{10}$$

التحويل من النظام العشري إلي الثماني
Decimal–to–Octal Conversion

عند تحويل عدد من النظام العشري الى عد في النظام الثماني فإننا نقوم بعمليه القسمة المكررة على العدد (8).وهي تشبه طريقه تحويل الإعداد من النظام العشري الى الثنائي حيث اختلف الأساس هنا فأصبح (8) بدلا من (2).

اولأ :- تحويل الإعداد العشرية الصحيحة الى النظام الثماني

ثانيا :- تحويل الإعداد الكسريه الى النظام الثماني

اولاً :- تحويل الإعداد العشرية الصحيحة الى النظام الثماني

لتحويل العدد العشري $(150)_{10}$ الى عدد في النظام الثماني فإننا نبدأ بقسمه العدد 150على (8)ثم نقسم خارج القسمة الذي حصلنا عليه على (8) وهكذا حتى تحصل على خارج قسمه يساوي صفر (0).في كل خطوه من خطوات القسمة نحصل على باقي من خارج القسمة وهو الذي يشكل العدد الثماني .وكما في التحويل من النظام العشري الى الثنائي فان الباقي الأول الذي نحصل عليه يمثل (least significant digit) (LSD)في العدد الثاني والباقي الأخير يمثل Most significant digit) (MSD) وفي هذه الخطوات موضحه كالأتي :

	الباقي	
$150 \div 8 = 18$	6	LSD
$18 \div 8 = 2$	2	
$2 \div 8 = 0$	2	MSD

وبالتالي يكون الناتج كما يلي:

$$(150)_{10} = (226)_8$$

مثال :- حول العدد العشري الى نظيره في النظام الثماني $(624)_{10}$.

الحل :

	الباقي	
LSD	0	$624 \div 8 = 78$
	6	$78 \div 8 = 9$
	1	$9 \div 8 = 1$
MSD	1	$1 \div 8 = 0$

ويكون الناتج كالأتي :

$$(624)_{10} = (611)_8$$

ثانيا :- تحويل الإعداد الكسريه الى النظام الثماني

يتم التحويل الإعداد الكسريه في خطوات مشابهة لطريقه تحويل الإعداد في النظام الثنائي وذلك عن طريق الضرب المتكرر في (8).ولتحويل العدد الكسري (0,265) الى عدد في النظام الثماني فإننا نبدأ اولاً بضرب العدد الكسري 0,265في (8)

ثم نبدأ بضرب العدد الكسري الناتج مره اخرى في (8) حتى يصبح العدد الكسري الناتج يساوي صفر (0) او حتى نصل الى العدد المطلوب من الخانات العشرية .الأرقام الحاملة (Carried digits) الناتجة من حاصل الضرب المتكرر تكون لنا العدد الثماني .

الرقم الحامل الأول يمثل (LSD) إما الرقم الأخير فانه يمثل (MSD)
وهذه العملية يمكن تمثيلها كالأتي:

	الحامل
0,265*8=2,12	2
0,12*8=0,96	0
0,96*8=7,68	7
0,68*8=5,44	5
0,44*8=3,52	3
0,52*8=4,16	4

إذا فرضنا ان العدد المطلوب من الخانات العشرية هو ستة (6)خانات فتكون نتيجة التحويل النهائية هي :

$$\mathbf{(0,625)_{10}=(0,207534)_8}$$

مثال:- حول العدد العشري $(44,5625)_{10}$ مكافئه في الثنائي.

الحل:

نبدأ بتحويل العدد العشري الصحيح وذلك بتكرار القسمة على (8)

	الباقي	
LSD	4	$44 \div 8 = 5$
MSD	5	$5 \div 8 = 0$

وبالتالي يكون الناتج كما يلي:- $(44)_{10}=(54)_8$

ثم نبدأ بتحويل العدد الكسري وذلك بتكرار الضرب في ثمانية (8) كما يلي:

الحامل	
4	$0,5625*8=4,5$
4	$0,5*8=4,00$

وبذلك نحصل على : $(0,5625)_{10}=(0,44)_8$

ويكون الناتج النهائي للعدد المطلوب هو: $(44,5625)_{10}=(54,44)_8$

التحويل من النظام الثماني الى النظام العشري

العدد الثماني كم علمنا من قبل له مراتب في الخانات من اليمين الى اليسار وتمثل قوى العدد (8) وبالتالي فان مراتب الخانات او أوزانها العددية هي 4096,512,64,8,1 هكذا................

وفي قيمه العدد الثماني معبرا عنها بالعدد العشري المكافئ يمكن حسابها عن طريق ضرب كل خانه في مرتبه الخانه المقابلة لها وبجمع حاصل ضرب كل خانه نحصل على العدد المكافئ المطلوب.ويمكن توضيح هذه العملية بالمثال التالي.

مثال : - حول العدد الثماني $(324)_8$ الى عدد في النظام العشري.

الحل:

$$8^2 \quad 8^1 \quad 8^0$$

$$3 \quad 2 \quad 4$$

$$(324)_8=(8^2*3)+(8^1*2)+(8^0*4)$$

$$=(64*3)+(8*2)+(1*4)$$

$$=192+16+4=(212)10$$

✓ أما الإعداد الكسريه في الإعداد الثمانية يمكن تحويلها أيضا مثل الإعداد الثنائية تماما مع تغير الأساس وذلك بوضع خانات على يمين العلامة الثمانية وبالتالي فان مراتب الخانات او أوزانها العددية في النظام الثماني تصبح كالأتي :

$$8^2 \quad 8^1 \quad 8^0 \quad 8^{-1} \quad 8^{-2} \quad 2^{-3} \quad 8^{-4}$$

مثال :- حول العدد الثماني $(567,14)_8$ الى نضيره في النظام العشري .

الحل:

الأوزان	8^2	8^1	8^0	8^{-1}	8^{-2}
العدد الثماني	5	6	7	1	4

(567,14)8= $(5*8^2)+(6*8^1)+(7*8^0)+(1*8^{-1})+(4*8^{-2})$

$=(5*64)+(6*8)+(7*1)+(1*7)+(1*0,125)+(4*0,015625)$

$=320+480+7+0,125+0,0625$

$=(375,1875)_{10}$

التحويل من النظام الثماني الى النظام الثنائي

حيث انه يمكن تمثيل كل رقم من أرقام العدد الثماني كعدد ثنائي مكون من ثلاث خانات وعليه فانه من السهل علينا التحويل من النظام الثماني الى الثنائي.كل رقم في النظام الثماني يمثل بثلاث خانات كالأتي:

الرقم الثماني	0	1	2	3	4	5	6	7
العدد الثنائي	000	001	010	٠١١	100	101	110	111

ولتحويل العدد الثماني الى نظيره الثنائي ببساطه نستبدل كل رقم ثماني بما يقابله من ثلاث خانات ثنائيه كما هو موضح بالمثالين التاليين:

مثال :- حول العدد الثماني $(357)_8$ الى نظيره في النظام الثنائي.

الحل:

$$(357)_8 = \begin{array}{ccc} 3 & 5 & 7 \\ \downarrow & \downarrow & \downarrow \\ 011 & 101 & 111 \end{array}$$

$$=(011101111)_2$$

مثال:- حول العدد الثماني $(1276,543)_8$ الى مكافئه الثنائي.

الحل:

$$(1276,543)_8 = 1 \quad 2 \quad 7 \quad 6 \quad\quad 5 \quad 4 \quad 3$$

٠٠١ 010 111 110 101 100 011

$$=(1010111110,101100011)_2$$

لاحظ إننا أهملنا الصفرين الأخيرين من أقصى اليسار لأنه لا قيمه لهما.

التحويل من النظام الثنائي الى النظام الثماني

ان التحويل من النظام الثنائي الى النظام الثماني هو عكس عمليه التحويل من النظام الثماني الى ثنائي .حيث نقوم بتجميع كل ثلاث متجاورة بعد العلامة الثنائية ان وجدت وكتابه ما يقابلها بالنظام الثماني مع ملاحظه انه عند تجميع الخانات الثنائية في أقصى يسار العدد او أقصى يمين العدد بعد العلامة الثنائية حيث انه إذا كان مجموع الخانات واحد او اثنين فانه يمكننا إكمال العدد الى ثلاث خانات وذلك باضافه صفرين او صفر للعدد وحتى يكون لدينا وحدات متكاملة من الخانات ذات الثلاث خانات.

مثال :- حول العدد الثنائي $(1011001011100,00101)_2$ الى نظيره في النظام الثماني.

الحل:

$$001 \quad 011 \quad 001 \quad 011 \quad 100 \quad 001 \quad 010$$

$$1 \quad 3 \quad 1 \quad 3 \quad 4 \quad 1 \quad 2$$

لاحظ انه تم زيادة صفر واحد على يمين الكسر الثنائي وصفران على يسار العدد الصحيح وبذلك يكون لدينا ما يلي:

$$(1011001011100,00101)_2=(13134,12)_8$$

العمليات الحسابية في النظام الثنائي

سنقتصر هنا دراسة عمليه والجمع وعمليه الطرح بالطريقة المباشرة.

اولاً :- الجمع الثماني

إذا جمعنا عددا من الأرقام العشرية الاساسية.اي التي بين(0,9) وكان حاصل الجمع لا يزيد عن 9 فانه يعبر به تماما ،إما إذا زاد حاصل الجمع عن 9 ب واحد فقط فانه يعبر عنه بالرقم 10 الذي هو بداية التكرار للرموز العشرية الاساسية .وكذلك الحال بالنسبة للنظام الثنائي فانه لو زاد حاصل الجمع عن الرموز الاساسية والتي هي (0,1) بواحد فقط عبر عنه بالرقم الثنائي (10) الذي هو بداية التكرار للرموز الاساسية للنظام الثنائي أيضا كما تم شرحه سابقا .وعلى هذا فانه يمكن تطبيق قواعد الجمع في النظام العشري على الإعداد في النظام الثماني مادام حاصل الجمع لا يزيد على الرقم (7) الذي هو أخر رمز في النظام الثماني .إما إذا زاد حاصل الجمع عن (7) بواحد فقط عبر عنه بالرقم (10) الثماني .الذي هو بداية التكرار الأول للأرقام الثمانية ويأتي بعده (11,12,13,14,15,16,17) ثم يبدأ التكرار الثاني (20,21,22,.....,27) ثم التكرار الثالث (30,31,.....,37) وهكذا

النظام السداسي عشري للإعداد
Hex- Decimal numbering system

يطلق على النظام السداسي عشري اسم نظام الأساس ستة عشر (16) ويشار إليه بالأساس 16لأنه يعتمد على ستة عشر رمزا وهي (0,1,2,3,4,5,6,7,8,9,A,B,C,D,E,F) مع الملاحظة ان الحروف (A,B,C,D,E,F) تكافئ الأرقام العشرية (10,11,12,13,14,15) على الترتيب .

- ✓ التحويل من السداسي عشري الى العشري من اليمين الى اليسار تمثل قوى العدد 16 أي

($\ldots\ldots\ldots 16^3 \;\; 16^2 \;\; 16^1 \;\; 16^0$)

- ✓ التحويل من العشري الى السداسي عشري

طريقه تحويل الإعداد من النظام العشري الى السداسي عشري تتم بتكرار القسمة على (16) والتي تماثل تماما الطريقة التي استخدمت في التحويل من النظام العشري الى النظام الثماني والثنائي حيث اختلف في الأساس هنا فأصبح (16) بدلا من (8) او (2)......

التحويل الإعداد العشرية الصحيحة الى النظام السداسي عشري.

لتحويل العدد العشري $(97)_{10}$ الى مكافئه السداسي عشري فإننا نبدأ بقسمه العدد 97 على 16 ثم نقسم خارج القسمة الذي حصلنا عليه على 16 وهكذا حتى نحصل على خارج قسمه يساوي صفر . في كل خطوه من خطوات القسمة نحصل على باقي من خارج القسمة وهو الذي يشكل العدد السداسي عشري .وكما في التحويل العشري الى الثماني ، فان الباقي الأول الذي نحصل عليه يمثل LSD والباقي الأخير يمثل MSD

تحويل الإعداد الكسريه في النظام السداسي عشري

يتم تحويل الإعداد الكسريه في خطوات متشابهه لطريقه تحويل الكسور في النظام الثماني والثنائي وذلك عن طريق الضرب المتكرر في (16). فمثلا لتحويل العدد الكسري $(0,78125)_{10}$ الى نظيره في النظام السداسي عشري فإننا نبدأ بضرب العدد الكسري الناتج مره أخره في16 وهكذا حتى يصبح العدد الكسري الناتج يساوي الصفر (0) او حتى نصل الى العدد المطلوب من الخانات العشرية. والأرقام الحاملة الناتجة من حاصل الضرب المتكرر تكون لنا عدد السداسي عشري.والرقم الحامل الأول فانه يمثل LSD والرقم الحامل الأخير فيمثل MSD .

التحويل من السداسي عشري الى العشري

العدد السداسي عشري كما علمنا من قبل له مراتب في الخانات من اليمين الى اليسار تمثل قوى العدد 16 .

وبضرب كل خانه من الخانات العدد السداسي عشري في مرتبه الخانه المقابلة لها ثم بجمع حاصل ضرب كل خانه نحصل على العدد المطلوب

التحويل من السداسي عشري الى النظام الثنائي

عرفنا سابقا ان النظام السداسي عشري الرموز(0,1,2,……,9,A,B,C,D,E,F) وان الحروف الأبجدية المستخدمة (A,B,C,D,E,F) تكافئ على الترتيب الإعداد العشرية (10,11,12,13,14,15) وبالتالي فانه يمكن تحويل الإعداد من النظام السداسي عشري الى ما يقابلها في النظام الثنائي ،بحيث يمثل كل رمز من الرموز النظام السداسي عشري بأربع خانات ثنائيه 4BITS بدلا من ثلاث خانات كما في النظام الثماني

التحويل من الثنائي الى النظام السداسي عشري

ان التحويل من النظام الثنائي الى النظام السداسي عشري يتم بتكوين مجموعات مكونه من اربع خانات ثنائيه وذلك ابتداء من يمين الفاصلة الثنائية للعدد الصحيح وعلى يسار الفاصلة الثنائية للعدد الكسري ثم كتابه ما يقابلها كل مجموعه مكونه من اربع خانات بما يكافئها في النظام السداسي عشري .ويلاحظ انه في حاله تجميع الخانات الثنائية الموجودة في أقصى اليسار من العدد الصحيح او أقصى اليمين بالنسبة للعدد الكسري فانه يمكن زيادة من صفر واحد الى الثلاثة أصفار حتى يكون مجموع الخانات الثنائية في أقصى اليمين او اليسار مساويا لأربع خانات ثنائيه.

التحويل من السداسي عشري الى نظام الثماني

من السهل اجراء التحويل من النظام السداسي عشري الى النظام الثماني وذلك بتحويل العدد السداسي عشري الى ما يكافئه في النظام الثنائي ومن ثم تحويل العدد الثنائي الناتج مره اخرى الى عدد في النظام الثماني .

التحويل من الثماني الى النظام السداسي عشري

تتم عمليه التحويل وذلك بتحويل العدد الثماني الى مكافئه الثنائي حيث ان كل رمز ثماني يتم تمثيله بثلاث خانات ثنائيه.وبعد ذلك يتم تكوين مجموعات كل منها مكون من اربع خانات ثنائيه سواء بالنسبة للعدد الصحيح او العدد لكسري الثنائي ،ومن ثم كتابه ما يقابل كل مجموعه بمكافئها السداسي عشري.

العمليات الحسابية النظام السداسي عشري

سنقتصر هنا على دراسة عمليتي الجمع والطرح بالطريقة المباشرة

١. **الجمع في النظام السداسي عشري**

حيث ان الرموز في النظام السداسي عشري تقع بين (0,F) فان العدد التكراري الأول بعد (F) هو (10) وكما سبق وبينا ان هذا العدد (10) هو العدد التكراري لأنظمة الإعداد العشرية والثنائية والثمانية او بمعنى اشمل ان هذا العدد هو العدد التكراري الأول لأي نظام عددي ، وبالتالي فان القواعد الجمع للنظام السداسي عشري تخضع لنفس قواعد الجمع للنظام العشري مع ملاحظه ان حاصل الجمع الزائد عن $(9)_{16}$ بواحد صحيح يعبر عنه بحرف $_{16}$(A) والزائد عن$_{16}$ (9) باثنين يعبر عنها بحرف$_{16}$(B) وهكذا حتى$_{16}$ (F).

إما لو جمعنا واحدا صحيحا على$_{16}$ (F) فان الناتج يكون$_{16}$ (10) حيث الصفر هو مجموع ويرحل الواحد الى الخانه التالية ولو جمعنا اثنين على$_{16}$ (F) فيكون الناتج 16(11) أي ان المجموع هو الواحد يرحل الواحد الى الخانه التالية

٢. **الطرح في النظام السداسي عشري**

يتم الطرح في النظام السداسي عشري بالطريقة المباشرة

إذا كان المطروح منه اكبر من المطروح فتتم كعمليه الطرح في الإعداد العشرية مع تحويل الحروف الى ما يقابلها من أرقام عند الطرح وتحويل باقي الطرح الى حروف أذا لزم الأمر .

إذا كان المطروح منه اصغر فيتم استلاف (1) من الخانه التالية وهذا الواحد يعبر عنه بسته عشر تجمع الى الخانه التي يتم الطرح منه في العدد المطروح منه ثم يتم الطرح كما في الخطوات الاولى.........................

الفصل الثاني
الدوائر المنطقية البسيطة

الأهداف العامة للوحدة

عندما تكمن هذه الوحدة يكون لديك القدرة على:

- ✓معرفة البوابات المنطقية المختلفة وجدول الحقيقة لكل منها.
- ✓كيفية عمل البوابات المنطقية مع مداخلات متغيرة المستوى.
- ✓معرفة القواعد الأساسية للجبر البوليني.
- ✓كيفية استنتاج التعبير البوليني للدائرة المنطقية.
- ✓تمثيل الدائرة المنطقية بمعلومة التعبير البوليني.
- ✓تمثيل الدائرة المنطقية من خلال جدول الحقيقة.
- ✓التحويل من التعبير البوليني الى جدول الحقيقة.
- ✓تبسيط التعبيرات البولينية باستخدام قواعد الجبر البوليني.

مقدمة Introduction

معظم الأنظمة الرقمية مثل الحاسبات - أجهزة معالجة البيانات - أجهزة التحكيم - أجهزة القياس - وأنظمة الاتصالات الرقمية، تحتوي على مجموعة من الدوائر المنطقية التي تؤدي بعض العمليات الأساسية والتي يتكرر تنفيذها كثيرا وبسرعة كبيرة جدا، وهذه العمليات الأساسية هي في الواقع مجموعة من العمليات المنطقية، ولذلك تسمى الدوائر البسيطة التي تقوم بهذه العمليات بالدوائر أو البوابات المنطقية.

وتمثل البوابات المنطقية حجر الأساس لبناء أي دائرة منطقية ومن ثم أي نظام رقمي او منطقي، وحيث ان كلمة منطق ترمز الى "عملية صنع القرار" لذا فأن بوابة المنطق هي البوابة التي تعطي أخرج فقط عندما تتحقق شروط معينة على إدخالات هذه البوابة.

سنبدأ بالبوابات الأساسية ,ANDبوابة ,ORبوابةNOTاو العكس (INVERTER). ومن خلال التركيبات البسيطة لهذه البوابات الثلاث يمكننا الحصول على باقي البوابات الأخرى، ثم سنقوم بدراسة كيفية تجميع هذه البوابات لتمثيل دوائر منطقية بسيطة.

مستويات الإشارة المنطقية Logic Signal Levels

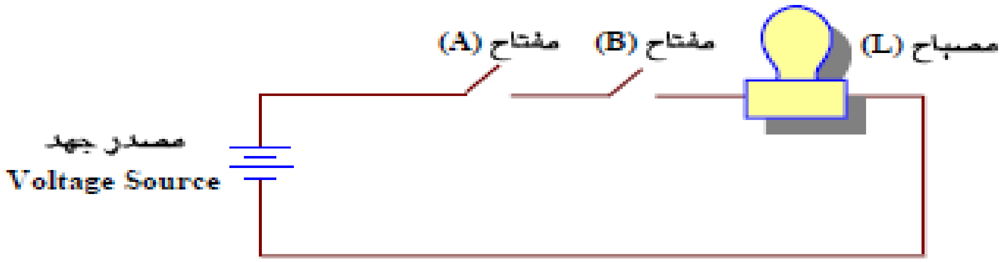
تعمل البوابات المنطقية على السماح بمرور البيانات او عدم مرورها، وعند سماحها للبيانات بالمرور يمكن ان يقاس ذلك كجهد أخرج لها وكذلك عند منعها أي ان لها مستويان من جهد الإخراج، فإن جهد الإخراج عند السماح بمرور البيانات يختلف عن جهد الإخراج عند منع مرورها، وهذان المستويان للإخراج يناسبان تماما نظام الإعداد الثنائية. وعلى ذلك إذا كان جهد الإخراج عاليا (HIGH)فإنه يقابل المستوى (1)الثنائي، وإذا كان منخفضا (LOW) فإنه يقابل المستوى (0) الثنائي. وبتعبير أخر عندما يكون جهد الإخراج يقابل المستوى (1) الثنائي فإنه يقال ان الإخراج حقيقي (TRUE) وعندما يكون جهد الإخراج يقابل المستوى (0) الثنائي فيقال ان الاخراج زائف (FALSE).

وهناك نوعان من المنطق يسمى احدهم بالمنطق الموجب (Positive Logic) والآخر بالمنطق السالب (Negative Logic). فإذا كان مستوى إشارة اخراج البوابة الذي يقابل المستوى (1) الثنائي اكثر ايجابية من المستوى(0) الثنائي يقال ان البوابة تعمل على منطق موجب، إما إذا كان المستوى (0) الثنائي اكثر ايجابية من المستوى (1) الثنائي فيقال ان البوابة تعمل على منطق سالب.

أنواع البوابات المنطقية

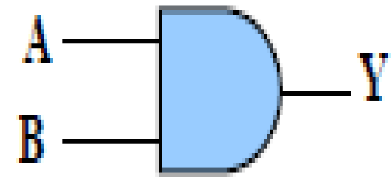
اولأ :- بوابة AND

تعتبر البوابة ANDواحدة من البوابات الاساسية والتي تدخل في بناء معظم الدوال المنطقية (Logic Functions) والبوابة ANDلها ادخالان أو اكثر ولها اخراج واحد، وتؤدي هذه البوابة ما يسمى بالضرب المنطقي (Logical Multiplication)، ويمكن تمثيل هذه البوابة بعدد من المفاتيح الموصلة على التوالي في دائرة كهربائية، حيث المفتاحان A,B يمثلان اثنين من المتغيرات الثنائية (Two Binary Variables) وتكون قيمة أي متغير منهما تساوي(0) الثنائي عندما يكون المفتاح مفتوح (Open) وتساوي(1) الثنائي عندما يكون المفتاح مغلق(Closed).



شكل (٢ -١) تمثيل البوابة AND كمفتاحين على التوالي.

سوف نعتبر المصباح L يمثل المتغير الثنائي الثالث ويساوي(1) عندما يكون المصباح مضاء (ON) ويساوي(0) عندما يكون غير مضاء(OFF). وحيث ان هذه الدائرة لها مفتاحان فإنه يوجد هناك أربعة احتمالات لوضعهم. يبين الجدول ان المصباح (L) لا يضاء إلا عندما يكون كل المفتاحين مغلق، ويطلق على هذا الجدول اسم جدول الحقيقة(Truth Table).



شكل (٢ -٢) رمز البوابة AND.

A	B	L
1	1	1
1	0	0
0	1	0
0	0	0

جدول الحقيقة للبوابة AND

ويمكن استنتاج عدد التشكيلات او الاحتمالات للإدخالات الثنائية لأي بوابة عن طريق العلاقة:

حيث: N عدد التشكيلات المحتملة

n عدد الإدخالات للبوابة $N=2^n$

وللتوضيح نقول:

لعدد الإدخالان للبوابة يكون عدد التشكيلات $N=2^2=4$

لعدد ثلاثة إدخالان للبوابة يكون عدد التشكيلات $N=2^3=8$

لعدد أربة إدخالات للبوابة يكون عدد التشكيلات $N=2^4=16$

مثال (٢-١):

•استنتج جدول الحقيقة لبوابة ANDلها ثلاث إدخالات.

•ما عدد التشكيلات لبوابة AND لها خمس إدخالات؟

الحل: يوجد ثماني تشكيلات لبوابة AND ذات الثلاث إدخالات، وسنرى جدول الحقيقة لهذه البوابة.

الإدخال			الإخراج
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

جدول الحقيقة للبوابة AND بثلاثة إدخالات

• عدد التشكيلات يمكن حسابه من العلاقة السابقة كالآتي:

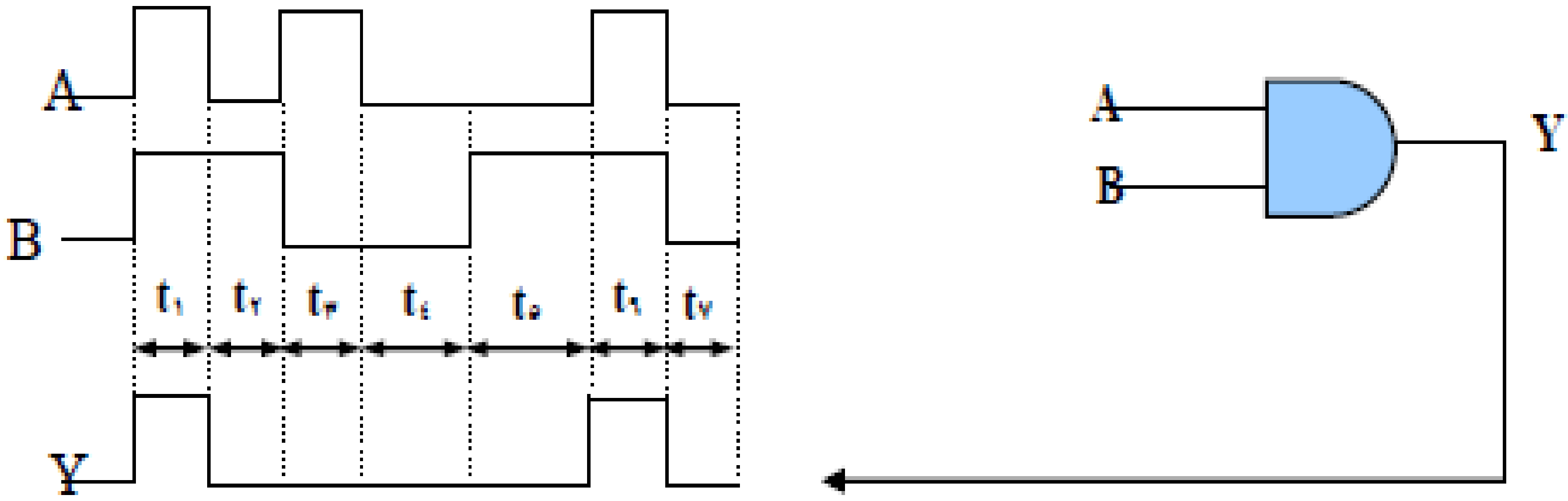
$$N=2^n=2^5=32$$

يعتبر الجبر البوليني (Boolean Algebra) صيغة للمنطق الرمزي والذي يبين كيف تعمل البوابات المنطقية، والعبارة البولينية(Boolean Expression) هي طريقة مختصرة لإظهار ماذا يحدث في دائرة منطقية ما.

والعبارة البولينية لبوابة AND ذات إدخالين هي: $Y=AB$

في معظم التطبيقات لا يكون دخل البوابة ثابت عند مستوى ثنائي معين ولكنه يكون عبارة عن نبضات(Pulses) تتغير بين المستويين المرتفع (HLGH) والمنخفض (LOW). وسوف نرى الآن كيفية عمل بوابة AND مع إدخالات ذات نبضات متغيرة المستوى، وبالنظر الى الإدخالات بالنسبة لبعضها البعض يمكن ان نحدد مستوى الإخراج عند أي لحظة.

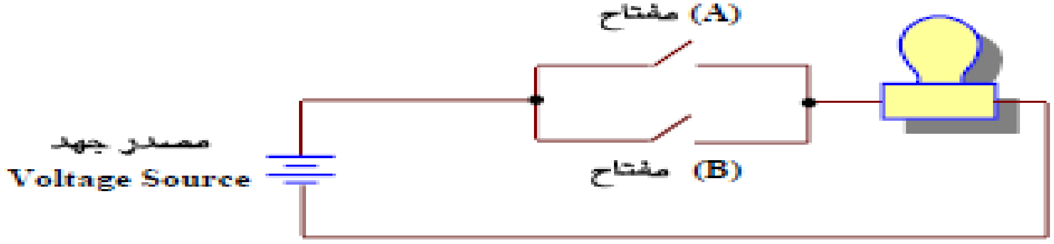
وكمثال على ذلك في الشكل كلا من الادخالين A,B مرتفع أي يساوي (1) خلال الفترة الزمنية t_1 والذي يجعل الإخراج Y مرتفع في هذه الفترة أي يساوي (1) خلال الفترة الزمنية t_2 الإدخال A منخفض أي يساوي (0) والإدخال B مرتفع وبالتالي يكون الإخراج Y يساوي(0) وهكذا خلال الفترة الزمنية الأخرى. يطلق على شكل نبضات الإدخال والإخراج كعلاقة مع الزمن اسم المخطط الزمني (Timing Diagram).



شكل (٢ -٢) المخطط الزمني لبوابة AND بمدخلين.

ثانيا :- بوابة OR

تعتبر البوابة OR واحدة من البوابات الأساسية والتي تدخل في بناء معظم الدوال المنطقية. والبوابة OR لها مدخلان أو أكثر ولها إخراج واحد، وتؤدي هذه البوابة ما يسمى بالجمع المنطقي (Logical Addition)، ويمكن تمثيل هذه البوابة بعدد من المفاتيح الموصلة على التوازي في دائرة كهربائية. وكما في البوابة AND فإن المفتاحين A,B تكون قيمة أي متغير منهما تساوي (0) عندما يكون المفتاح (Open) وتساوي (1) عندما يكون المفتاح مغلق (Closed).

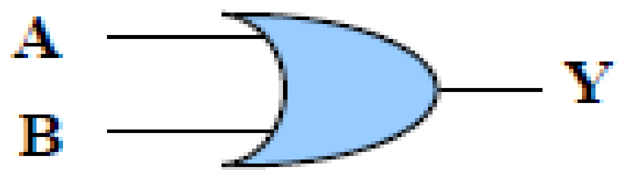


شكل (٢ -٤) تمثيل البوابة OR كمفتاحين على التوازى.

الجدول التالي يوضح العلاقة بين أوضاع المفتاحين وحالة المصباح، ونلاحظ من هذه الدائرة ومن الجدول أن المصباح (L) يضاء عندما يكون أي من المفتاحين أو كلاهما مغلقا.

A	B	L
0	0	0
0	1	1
1	0	1
1	1	1

جدول الحقيقة للبوابة OR



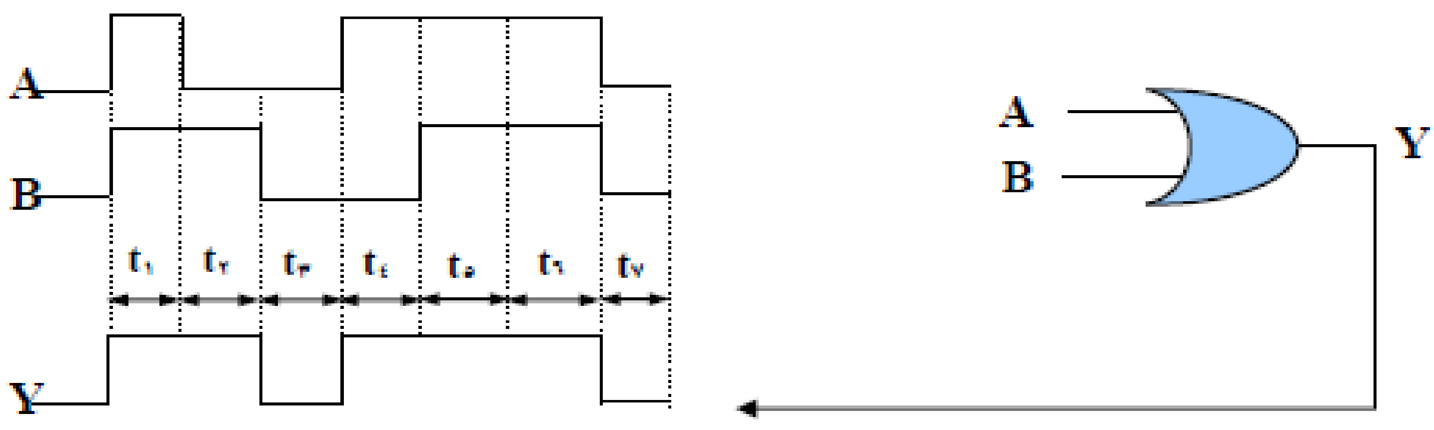
شكل (٢ -٥) رمز البوابة OR.

نلاحظ من الجدول أن الإخراج يساوي (1) أي حقيقياً عندما يكون أي من الإدخالين او كلاهما عند المستوى (1)، وإن الإخراج يكون غير حقيقي أي (0) عندما تكون كل الإدخالات عند مستوى (0) الثنائي. والعبارة البولينية لبوابة OR إدخالين هي: Y=A+B

وتقرأ هذه العبارة كالتالي: الإخراج Y يساوي A OR B (+ تعني OR).

والآن سوف نرى كيفية عمل بوابة OR مع إدخالات ذات نبضات متغيرة المستوى، وكما سبق شرحه في بوابة AND يجب النظر الى الإدخالات بالنسبة لبعضها البعض حتى نتمكن من تحديد مستوى الإخراج عند أي فترة زمنية.

في الشكل كل من الإدخالين A,B مرتفع أي يساوي (1) خلال الفترة الزمنية t_1 والذي يجعل الإخراج Y مرتفع في هذه الفترة أي يساوي (1) خلال الفترة الزمنية t_2 الإدخال A منخفض أي يساوي (0) والإدخال B مرتفع وبالتالي يكون الإخراج Y يساوي (1) وهكذا في الفترات الزمنية الأخرى.

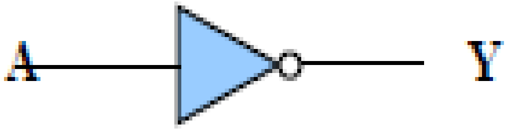


شكل (٢ -٦) المخطط الزمني لبوابة OR بمدخلين.

ثالثا:- بوابة NOT (العاكس) NOT Gate (INVERTER)

العاكس أو بوابة **NOT** تؤدي عملية يطلق عليها العكس **(Inversion)** أو الإتمام **(Complementation)**. والعاكس يغير المستوى المنطقي للدخل إلى عكسه، فإذا كان إدخاله (1) يغيره في الإخراج الى (0)، وإذا كان إدخاله (0) يغيره الى (1).
وتعتبر البوابة **NOT** بوابة غير عادية وذلك لأنها لها إخراج واحد وإدخال واحد. والرسم يوضح الرمز المنطقي المستخدم لبوابة العاكس، إما الجدول فيوضح جدول الحقيقة لهذه البوابة.

الإدخال	الإخراج
A	Y
0	1
1	0



شكل (٢ -٧) رمز البوابة NOT.

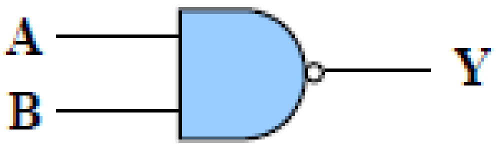
من جدول الحقيقة نجد ان إخراج يكون نفي أو عكس الإدخال، ويعبر عن هذه العملية بالتعبير البوليني الآتي:

$$Y=\overline{A}$$

وتقرأ على النحو التالي:الإخراج Yيساوي **not $\overline{A}$** وتسمى الإشارة فوق **A** باسم **bar** وبالتالي فإن التعبير البوليني يقرأ، الإخراج **Y** يساوي **A bar** (A).

رابعا:- بوابة NAND

كلمة (NAND) هي اختصار لكلمتي (NOT AND) وهي تعني عكس AND، وهذه البوابة يمكن الحصول عليها بتوصيل إدخال بوابة العاكس مع إخراج البوابة AND كما يبين الشكل الرمز المنطقي لهذه البوابة حيث انه رمز بوابة AND ولكن مع دائرة صغيرة عند الإخراج والتي ترمز الى بوابة العاكس. والجدول يبين بوابة NAND بادخالين.



شكل (٢ -٨) رمز البوابة NAND.

جدول الحقيقة للبوابة NAND بادخالين

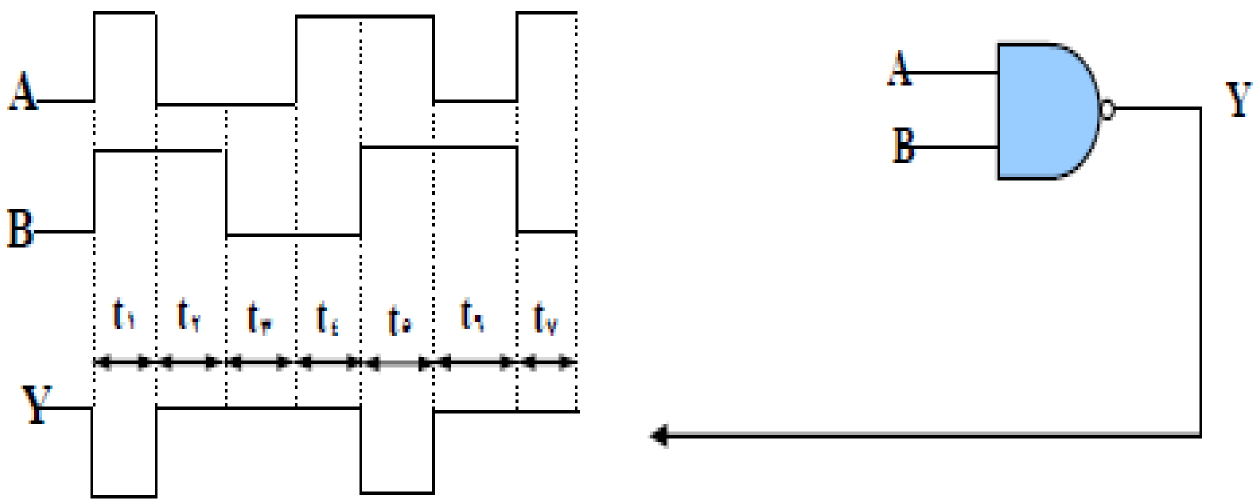
الإدخال		الإخراج
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

نلاحظ من الجدول ان الإخراج يكون غير حقيقي (0) عندما تكون كل الإدخالات عند الواحد (1) المنطقي، وان الإخراج يكون حقيقياً (1) عندما يكون احد الإدخالات على الأقل عند الصفر (0) المنطقي، وهذا عكس البوابة AND. وتعتبر البوابة NAND إحدى البوابات الرئيسية الهامة في الدوائر الرقمية، فهي تستخدم على نطاق واسع في معظم النظم الرقمية حيث يمكن ان تؤدي عمل كل من بوابات، NOT، AND،OR.او أي تشكيلة من هذه البوابات، ويعبر عن عمل البوابة NAND بالتعبير البوليني:

$$Y=\overline{AB}$$

سوف نشرح كيفية عمل بوابة NAND مع إدخالات ذات نبضات متغيرة المستوى، مع الملاحظة ان البوابة NAND تعطي اخراج (0) فقط عندما تكون جميع الإدخالات تساوي (1).

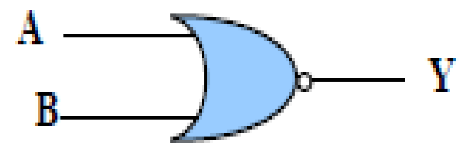
في الشكل كل من الإدخالين A,B مرتفع أي يساوي (1) خلال الفترة الزمنية t_1 والذي يجعل الإخراج Y منخفض في هذه الفترة أي يساوي (0) خلال الفترة الزمنية t_2 الإدخال A منخفض أي يساوي (0) والإدخال B مرتفع وبالتالي يكون الإخراج Y يساوي (1) وهكذا في الفترات الزمنية الأخرى.



شكل (٢ -٩) المخطط الزمني لبوابة NAND بمدخلين.

خامسا :- بوابة NOR

كلمة (NOT) هي ايضاً اختصار لكلمتي (NOT OR) وهي تعني عكس OR، وهذه البوابة يمكن الحصول عليها بتوصيل إدخال بوابة العاكس (NOT Gate) مع اخراج البوابة OR وسنرى شكل البوابة NOT. وجدول الحقيقة للبوابة NOT بادخالين.



شكل (٢ -١٠) رمز البوابة NOR.

الإدخال		الإخراج
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

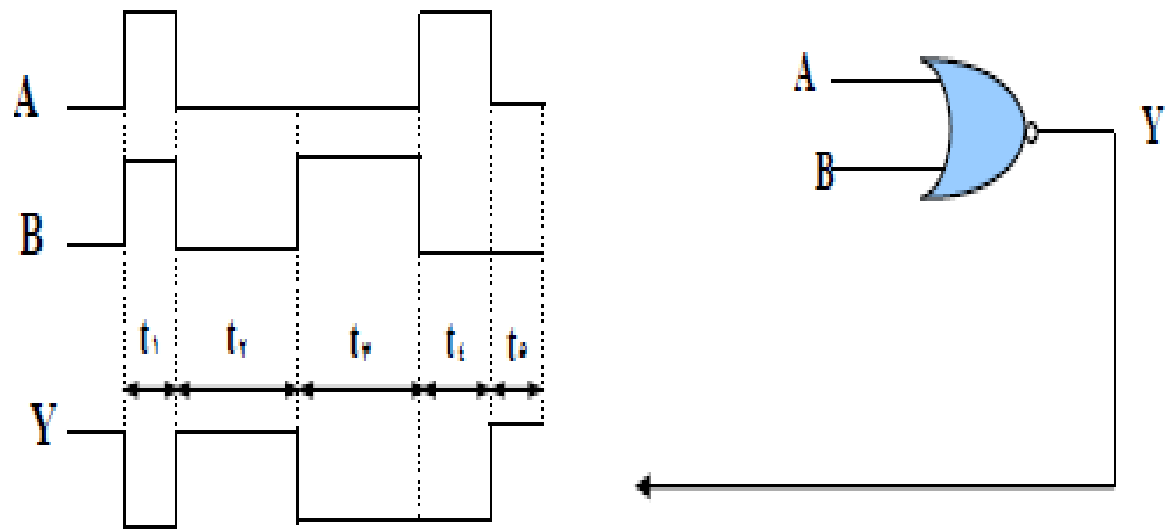
جدول الحقيقة للبوابة NOR بادخالين

نلاحظ من الجدول ان الإخراج (Y) يكون غير حقيقي (0) عندما يكون احد الإدخالات على الأقل عند المستوى (1) المنطقي، وان الإخراج يكون حقيقياً (1) فقط عندما تكون جميع الإدخالات عند الصفر (0) المنطقي.

وتعتبر البوابة NOR كما هو الحال في البوابة NAND من البوابات الرئيسية الجامعة في الدوائر الرقمية، حيث يمكن ان تؤدي عمل كل من بوابات AND، OR، NOT، او أي تشكيلة منها. والتعبير البوليني للبوابة NOR هو:

$$Y=\overline{A+B}$$

الشكل يوضح بوابة NOR لها ادخالان A,B ذو نبضات متغيرة المستوى، ويمكن من خلال جدول الحقيقة للبوابة NOR الحصول على الإخراج (Y) الموضح بالشكل.



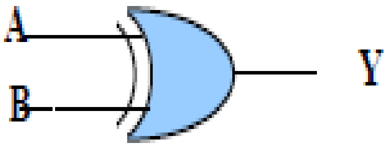
شكل (٢ -١١) المخطط الزمني لبوابة NOR بمدخلين.

سادسا :- بوابة OR المنفردة (المنحصرة) Exclusive- OR Gate

تسمى البوابة OR المنفردة باسم بوابة "أيهما وليس كلاهما" وتختصر الى XOR-Gate، وسنوضح الرمز المنطقي للبوابة. والبوابة XOR تختلف عن البوابات السابق مناقشتها لان عدد الإدخالات لها هو إدخالين فقط.

جدول الحقيقة للبوابة XOR

الإدخال		الإخراج
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0



شكل (٢ -١٢) رمز البوابة XOR.

جدول الحقيقة للبوابة XOR نلاحظ منه ان الإخراج (Y) لا يساوي (1) إلا إذا كان الإدخالين A,B مختلفين، بمعنى ان يكون احدهما (1) والآخر (0) او العكس، وتعطي إخراجاً يساوي (0) عندما يكون الإدخالان متساويان.

ونلاحظ ايضاً ان جدول الحقيقة للبوابة .XOR مشابه لجدول الحقيقة للبوابة OR فيما عدا الحالة التي يكون فيها A=B=1. كما نلاحظ ان بوابة XOR تعطي إخراجا يساوي (1) عندما يكون عدد الآحاد عند الإدخال عدد فردي، ولذا فإنه يطلق عليها بوابة اختبار الأرقام الثنائية الفردية.

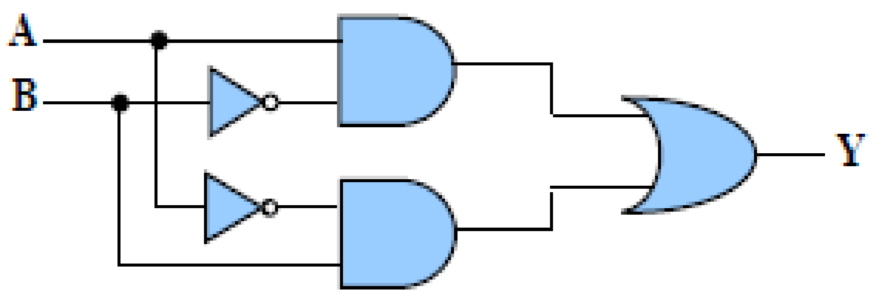
ومن جدول الحقيقة يمكن استنتاج التعبير البوليني لهذه البوابة وهو:

$$Y=A\bar{B}+\bar{A}B$$

والذي يرمز إليه اختصار بالتعبير المنطقي:

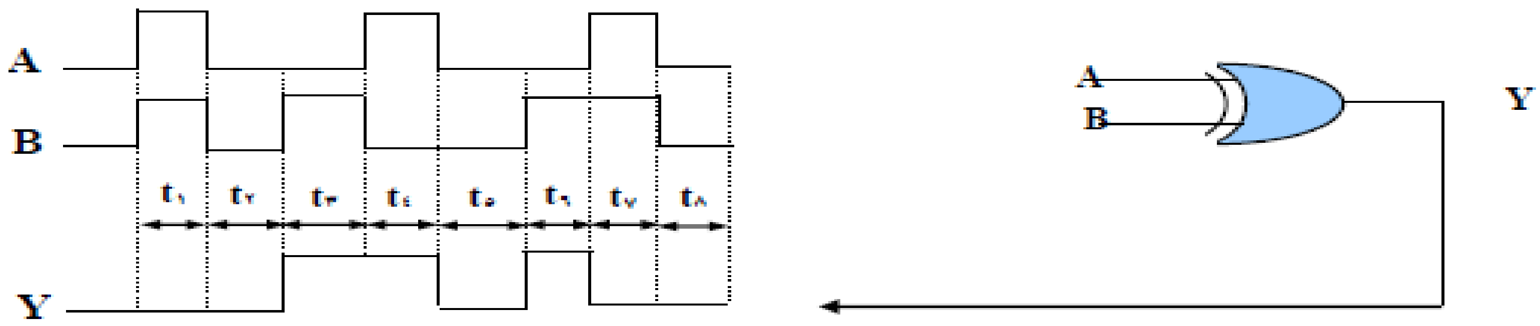
$$Y=A \oplus B$$

والعلامة تعني ان A منفردة اوB منفردة. ومن التعبير البوليني السابق للبوابة XOR يمكننا بناء البوابة باستخدام بوابات AND,OR,NOT، وهذا ما يبينه الشكل حيث تقوم هذه الدائرة المنطقية بوظيفة البوابة XOR المنطقية.



شكل (٢ -١٢) البوابة XOR ممثلة بالبوابات AND, OR, NOT.

يوضح كيفية عمل البوابة XOR عندما تكون الإدخالات لها عبارة عن نبضات متغيرة المستوى، وكما قلنا سابقاً يجب النظر الى الإدخالات بالنسبة لبعضها البعض حتى نتمكن من تحديد مستوى الإخراج عند أي فترة زمنية.



شكل (٢ -١٤) المخطط الزمني لبوابة XOR.

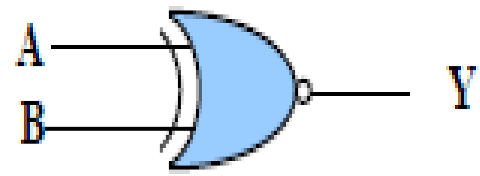
سابعا:- بوابة NOR المنفردة(المنحصرة) Exclusive- NOR Gate

البوابة NOR المنفردة وتختصر الى XNOR-gate، عدد الإدخالات لها لا تزيد عن إدخالين كما هو الحال في البوابة XOR، ويوضح الشكل الرمز المنطقي للبوابة.

جدول الحقيقة للبوابة XNOR موضح بالجدول، ويلاحظ منه ان الإخراج(Y) لا يساوي(1) إلا إذا كان الإدخالان A,B متساويين أي A=B=0 أو A=B=0 ويعطي إخراجاً يساوي(0) عندما يكون الإدخالان مختلفين بمعنى ان يكون احدهما (1) والآخر (0) او العكس، بمعنى آخر أنها تعطي إخراجاً يساوي (1) عندما يكون عدد الآحاد عند الإدخال عدد زوجي، ولذا فإنه يطلق عليها بوابة اختبار الأرقام الثنائية الزوجية.

الإدخال		الإخراج
A	B	L
0	0	1
0	1	0
1	0	0
1	1	1

جدول الحقيقة للبوابة XNOR



شكل (٢ -١٥) رمز البوابة XNOR.

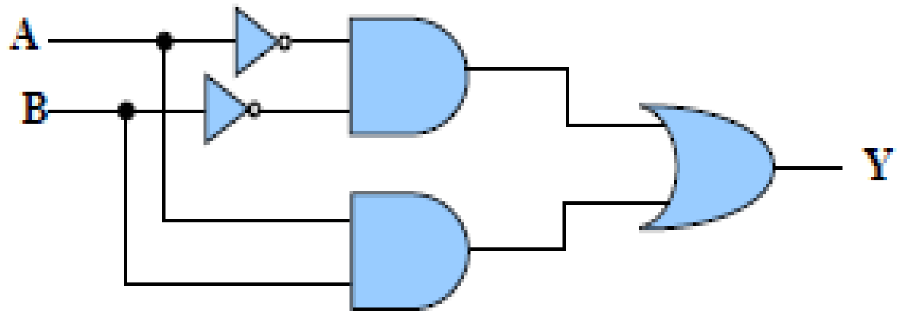
ومن جدول الحقيقة يمكن استنتاج التعبير البوليني لهذه البوابة وهو:

$$Y=\overline{AB}+AB$$

والذي يركز إليه اختصار بالتعبير البوليني:

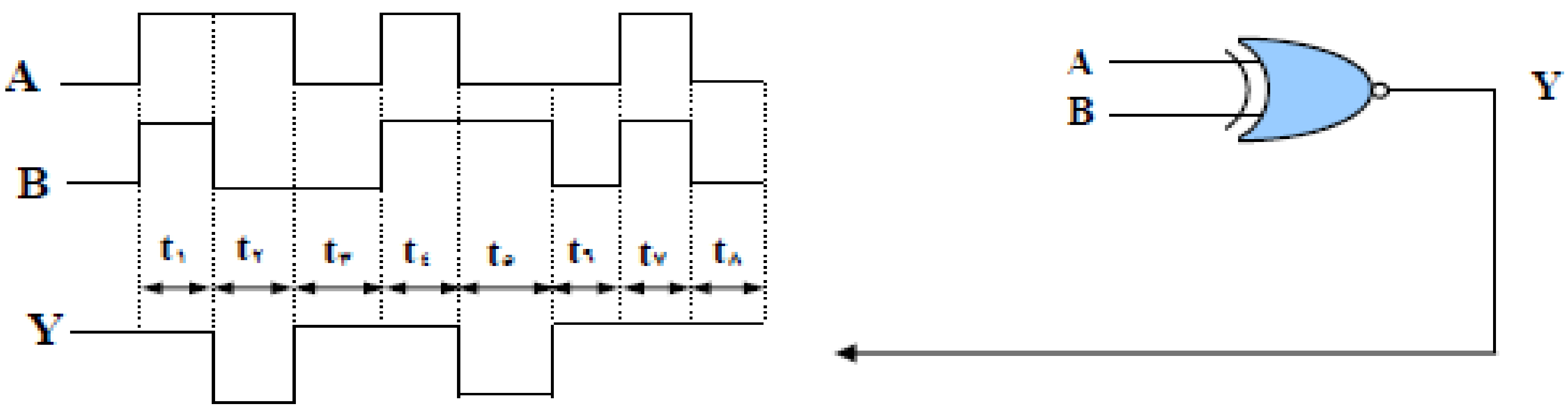
$$Y=\overline{A \oplus B}$$

والعلامة تعني علامة التكافؤ. ومن التعبير البوليني السابق للبوابة XNOR يمكننا بناء البوابة باستخدام بوابات AND,OR,NOT، وهذا ما يبينه الشكل حيث تقوم هذه الدائرة المنطقية بوظيفة البوابة XNOR المنطقية.



شكل (٢ -١٦) البوابة XNOR ممثلة بالبوابات AND, OR, NOT.

الشكل يوضح بوابة XNOR ذات إدخالين A,B لهما نبضات متغيرة المستوى، وعن طريق جدول الحقيقة للبوابة XNOR يمكننا الحصول على الإخراج (Y) كما هو موضح بالشكل.



شكل (٢ -١٧) المخطط الزمني لبوابة XNOR.

قواعد الجبر البوليني

Rules of Boolean Algebra

الجدول يبين القواعد الأساسية للجبر البوليني والتي تستخدم في تناول وتبسيط التعبيرات البولينية.

١. $A + \text{٠} = A$	٢. $A + \text{١} = \text{١}$
٣. $A \bullet \text{٠} = \text{٠}$	٤. $A \bullet \text{١} = A$
٥. $A + A = A$	٦. $A + \overline{A} = \text{١}$
٧. $A \bullet A = A$	٨. $A \bullet \overline{A} = \text{٠}$
٩. $\overline{\overline{A}} = A$	١٠. $A + AB = A$

جدول (٢ -١١) القواعد الأساسية للجبر البوليني.

والآن سوف نرى كيفية تحقيق هذه القواعد وذلك من خلال تطبيقها على البوابات المنطقية:

❖**القاعدة (1):**

A+0=A هذه القواعد يمكن فهمها بملاحظة ماذا يحدث عندما يكون أحد الإدخالين لبوابة OR دائماً يساوي(0) والإدخال الآخرA، يمكن أن يأخذ القيمة (1) أو (0). فإذا كان A=1 فإن الإخراج يساوي (1) والذي يساوي A. وإذا كان A=0 فإن الإخراج يساوي (0) وهو ايضاً يساوي A. وبناء على ذلك فإن أي متغير يدخل على بوابة OR مع(0) فإن الإخراج يساوي قيمة هذا المتغير (A+0=A).

❖**القاعدة (2):**

A+1=1 هذه القاعة تقول إذا كان أحد الإدخالين لبوابة OR دائماً يساوي (1) والإدخال الآخر A يأخذ القيمة (1) او القيمة (0). وجود (1) على أحد الإدخالين لبوابة OR يعطي دائماً إخراج يساوي (1) بصرف النظر عن قيمة المتغير الذي على الإدخال الآخر. وبناء على ذلك فإن أي متغير يدخل على بوابة OR مع (1) فإن الإخراج دائماً يساوي (1) (A+1=1) .

❖**القاعدة (3):**

A●0=0 . هذه القاعدة تقول إذا كان احد الإدخالين لبوابة AND دائماً يساوي (0) والإدخال الاخر A، فإن الإخراج دائما يساوي (0) بصرف النظر عن قيمة المتغير الذي على الإدخال الآخر. وبناء على ذلك فإن أي متغير يدخل على بوابة AND مع (0) فإن الاخراج دائماً يساوي (0) (A●0=0) .

❖**القاعدة (4):**

A●1=A هذه القاعدة تقول إذا كان احد الإدخالين لبوابة AND دائماً يساوي (1) والإدخال الأخر A، فإن الإخراج يساوي قيمة المتغير (A) فإذا كان المتغير A=0 فإن اخراج البوابة AND يساوي (0)، وإذا كان المتغير A=1 فإن اخراج البوابة AND يساوي(1) لان الإدخالين الآن قيمتهما تساوي (1). وبناء على ذلك فإن أي متغير يدخل على بوابة AND مع (1) فإن الاخراج يساوي قيمة هذا المتغير (A ● 1=A) .

❖القاعدة (5):

A+A=A مفهوم هذه القاعدة انه إذا كان إدخالا البوابة OR عليهما نفس المتغيرA، فإن الاخراج يكون قيمة هذا المتغير. فإذا كان المتغير A=0 فذلك يعني 0=0+0، وإذا كان المتغير A=1 فهذا يعني 1=1+1.

❖القاعدة (6):

$A+\overline{A}=1$ يمكن شرح هذه القاعدة كالتالي: أذا دخل متغير A على احد إدخالي بوابة OR والمتغير A على الإدخال الآخر لنفس البوابة فإن الاخراج دائما يساوي (1). وإذا كانت A=0 يكون 0+0=0+1=1. وإذا كانت $\overline{A}=1$ يكون 1=1+0=1=1 .

❖القاعدة (7):

A●A=A إذا دخل المتغير A على إدخالي البوابة AND فإن الاخراج يكون قيمة هذا المتغير. فإذا كان المتغير A=0 فذلك يعني 0=0●0 ، وإذا كان المتغير A=1 فهذا يعني 1=1●1، وفي كلتا الحالتين يكون اخراج البوابة AND يساوي قيمة المتغير A.

❖القاعدة (8):

$A●\overline{A}=0$ إذا دخل متغير A على احد إدخالي بوابة AND والمتغير $\overline{A}$ على الإدخال الآخر لنفس البوابة فإن الاخراج دائماً يساوي (0). وهذا من السهل فهمه لان احد الادخالين A او$\overline{A}$ سوف يساوي (0) دائماً، وعندما يوجد (0) على احد إدخالي بوابة AND فمن المؤكد ان الإخراج يساوي (0) ايضاً.

❖ **القاعدة (9):**

$\bar{\bar{A}}=A$ إذا تم عكس متغير مرتين تكون النتيجة هي قيمة هذا المتغير. إذا كان المتغير$A=0$ وتم عكسه نحصل على (1)، فإذا تم عكس (1) مرة اخرى نحصل على(0) وهو يساوي قيمة المتغير الأصلي.

❖ **القاعدة (10):**

يمكن تحقيق هذه القاعدة باستخدام القاعدة (2) والقاعدة (4) كالآتي:

$$A+AB=A(1+B)$$
$$=A(1)$$
$$=A$$

التعبير البوليني لدائرة منطقية

The Boolean Expression for a Logic Circuit

لاستنتاج التعبير البوليني لأي دائرة منطقية، نبدأ من الإدخالات في أقصى اليسار متجهين الى الاخراج النهائي للدائرة وذلك بكتابة الاخراج لكل بوابة. وكمثال على ذلك، نفترض الدائرة المنطقية الموضحة في الشكل. ويمكن استنتاج التعبير البوليني لهذه الدائرة كما يلي:

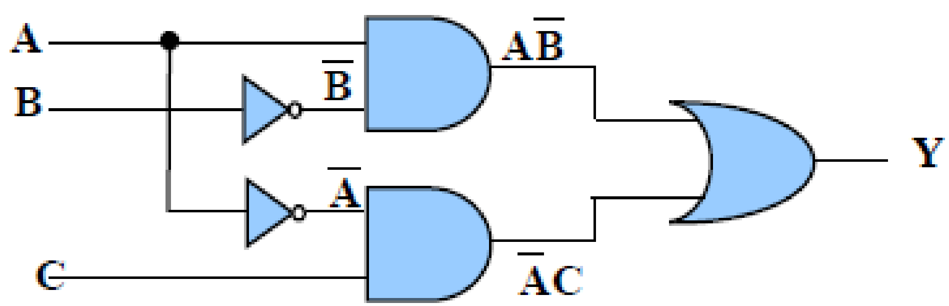
١. التعبير البوليني لبوابة AND والتي لها ادخالان $A,\overline{B}$ هو $A\overline{B}$.

٢. التعبير البوليني لبوابة AND والتي لها ادخالان $\overline{A},C$ هو $\overline{A}C$.

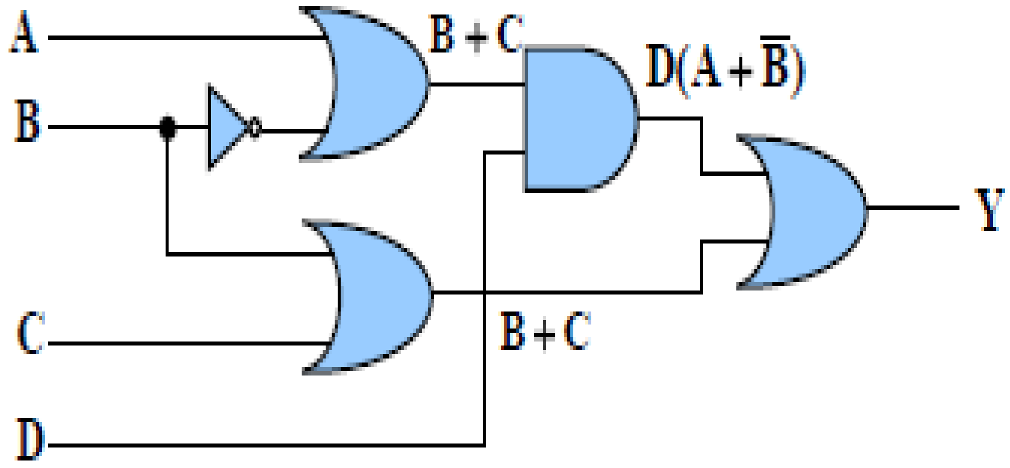
٣. ويكون التعبير البوليني لبوابة OR والتي لها ادخالان $A\overline{B}, A\overline{C}$ هو $A\overline{B}+A\overline{C}$.

وعلى ذلك يكون الاخراج النهائي للدائرة هو:

$$Y=A\overline{B}+A\overline{C}$$



مثال -: اكتب التعبير البوليني للدائرة المنطقية الموضحة في الشكل التالي :-



شكل الدائرة المنطقية للمثال، تبين كيفية الحصول على التعبير البوليني للإخراج. ويكون التعبير البوليني لإخراج الدائرة النهائي هو:

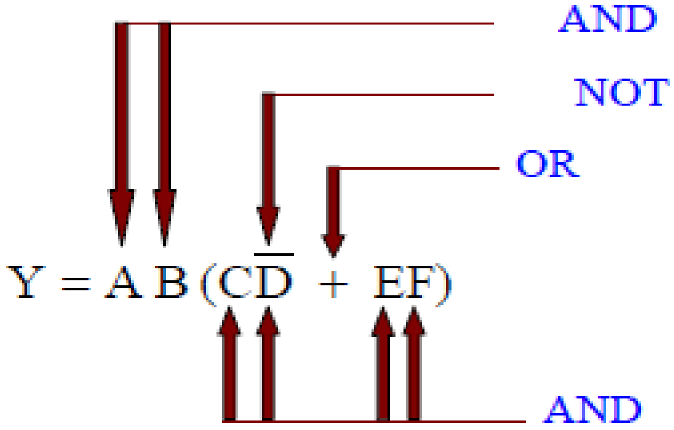
$$Y=D(A+\overline{B})+(B+C)$$

تمثيل دائرة منطقية باستخدام التعبير البوليني
Implementation of a Logic Circuit Using a Boolean Expression

سنوضح كيف يمكن تمثيل دائرة منطقية ما بمعلومة التعبير البوليني لها. لنفترض الآن إننا نريد تمثيل التعبير البوليني الآتي:

$$Y=AB(C\overline{D}+EF)$$

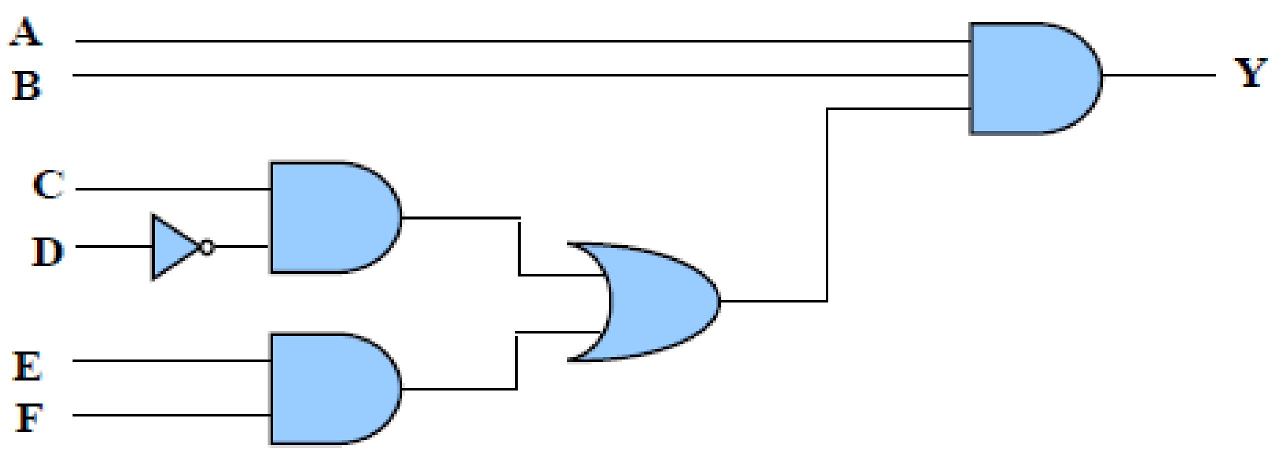
عند تقسيم هذا التعبير البوليني نجد ان المتغيرات **A,B** ثم **(CD+EF)** تمثل ثلاث إدخالات لبوابة **AND**، والمتغير **(CD+EF)** يمكن تشكيله بأخذ **C,D** على إدخالي بوابة **AND**، وآخذ **E,F** على إدخالي بوابة **AND** أخرى، ثم نأخذ كل من اخراج البوابتين **AND** على إدخالي بوابة **OR**. ويمكن توضيح عملية التقسيم السابقة كالآتي:



يجب الحصول على الحد $(C\overline{D}+EF)$ ولكن قبل الحصول على هذا الحد علينا الحصول على الحدين $C\overline{D},EF$. ولكن قبل ذلك يجب الحصول على المتغير $\overline{D}$، وبذلك كما نرى هناك سلسلة من العمليات المنطقية يجب ان تتم على الترتيب. وعلى ذلك فإن البوابات المنطقية المطلوبة لتمثل التعبير البوليني $AB(C\overline{D}+EF)$ هي:

١. بوابة NOT لتمثيل المتغير $\overline{D}$.
٢. بوابتي AND لكل منهما ادخالان لتمثيل الحدين $C\overline{D},EF$.
٣. بوابة OR ذات إدخالين لتمثيل الحد $(C\overline{D}+EF)$.
٤. بوابة AND لها ثلاثة إدخالات لتمثيل الاخراج النهائي Y.

والدائرة المنطقية التي تمثل التعبير البوليني السابق موضحة في الشكل.



تمثيل دائرة منطقية من خلال جدول الحقيقة
Implementation of a Logic Circuit via a Truth Table

سنتعرف على كيفية تمثيل دائرة منطقية من خلال جدول الحقيقة الخاص بها بدلا من التعبير البوليني، حيث يمكن لنا كتابة التعبير البوليني من جدول الحقيقة ومن ثم تمثيل الدائرة المنطقية. جدول الحقيقة يبين لنا دائرة منطقية ما، والمراد تمثيل هذه الدائرة والتي تحقق هذا الجدول. يمكن الحصول على التعبير البوليني من جدول الحقيقة كما يلي:

١. نحدد من جدول الحقيقة تشكيلة الإدخالات التي تعطي اخراج Y=1، ففي الصف الثالث من الجدول نجد ان اخراج Y=1، حيث قيمة الإدخالات هي A=0,B=1,C=0، وتكتب بالتعبير البوليني على الشكل $\overline{A}B\overline{C}$ حيث يكتب المتغير برمزه إذا كان يساوي (1)، ويكتب عكس رمزه إذا كان يساوي (0)، وبالمثل فإن الاخراج يساوي (1) في الصف السابع من الجدول والذي يكتب بالتعبير البوليني على الشكل $AB\overline{C}$.

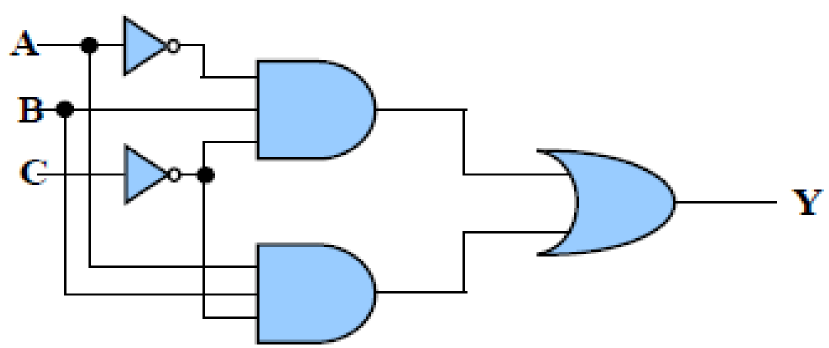
الإدخال			الإخراج
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

جدول الحقيقة لدائرة منطقية ما يراد تمثيلها

٢. بتجميع التعبيرات البولينية التي تعطي الاخراج Y=1 عن طريق بوابة OR نحصل على:
$Y=\bar{A}B\bar{C}+AB\bar{C}$

الحد الأول في التعبير البوليني السابق $\bar{A}B\bar{C}$ يمكن تمثيله عن طريق تجميع المتغيرات الثلاثة $\bar{A},B,\bar{C}$ على بوابة AND، والحد الثاني من العبير البوليني $AB\bar{C}$ يمكن تمثيله عن طريق تجميع المتغيرات الثلاثة A,.B,C على بوابة AND، وبتجميع الحدين الأول والثاني على بوابة OR يمكننا الحصول على التعبير البوليني للإخراج Y.

والبوابات المنطقية المطلوبة لتمثيل التعبير البوليني الأتي هي: بوابتان NOT لتمثيل كل من المتغيرين $\bar{A},\bar{C}$. بوابتان AND ذات ثلاثة إدخالات لتمثيل الحدين $\bar{A}B\bar{C}$, $AB\bar{C}$ ، وبوابةOR بادخالين لنحصل منهما على دالة الاخراج النهائي $AB\bar{C}+\bar{A}B\bar{C}$ والدائرة المنطقية التي تمثل هذا التعبير البوليني موضحة في الشكل.



الدائرة المنطقية للتعبير البوليني $\bar{A}B\bar{C}+AB\bar{C}$.

مثال :- استنتج الدائرة المنطقية المطلوبة لتمثيل جدول الحقيقة الموضح في الجدول.

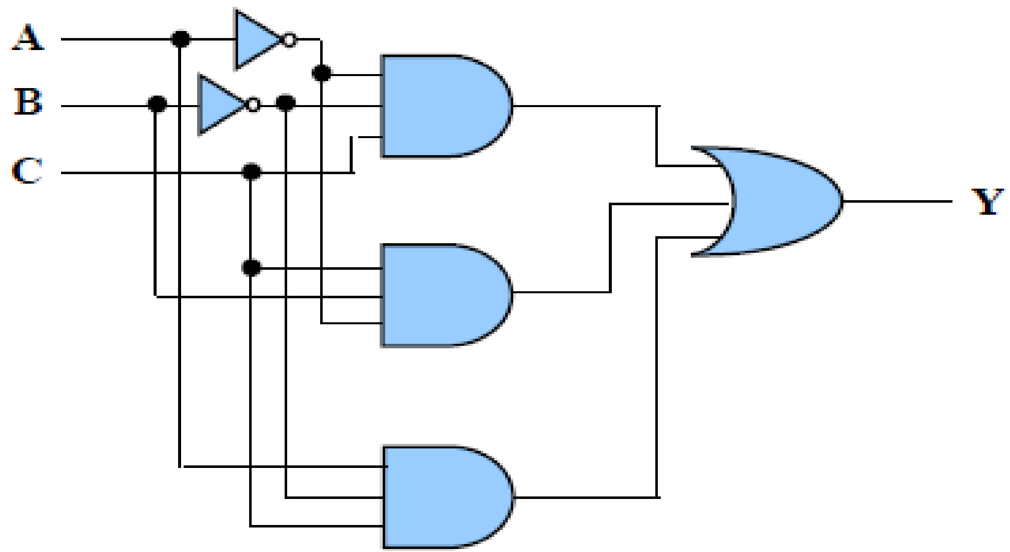
الإدخال			الإخراج
A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	0

جدول الحقيقة للدائرة المنطقية المراد تمثيلها

الحل: التعبير البوليني لجدول الحقيقة المبين يمكن كتابته عن طريق تجميع الحدود التي تعطي الاخراج Y=1 (الحدود المظللة بالجدول) على بوابة OR كما يلي:

$$Y=\bar{A}\bar{B}C+\bar{A}BC+A\bar{B}C$$

ويكون التمثيل النهائي للدائرة كما هو موضح بالشكل التالي :-



الدائرة المنطقية للتعبير البوليني $\bar{A}\bar{B}C+\bar{A}BC+A\bar{B}C$.

تحويل التعبير البوليني الى جدول الحقيقة
Converting a Boolean Expression to a Truth Table

جدول الحقيقة ببساطة هو عبارة عن قائمة بالتشكيلات المحتملة لعدد المتغيرات وقيم الاخراج المقابلة لها. والتعبير البوليني المحتوي على متغيرين، هناك اربع تشكيلات مختلفة (2^2=4)، وللتعبير المحتوي على ثلاثة متغيرات، هناك ثماني تشكيلات مختلفة (2^2=8) وهكذا.

لعمل جدول الحقيقة للتعبير البوليني، نبدأ بكتابة التشكيلات المختلفة حسب عدد المتغيرات الموجودة بالتعبير البوليني ثم نضع (1) في عمود الاخراج (Y) لكل حد موجود في التعبير البوليني، ونضع (0) إمام الحدود المتبقية، والمثال التالي يوضح ذلك.

مثال:- استنتج جدول الحقيقة للتعبير البوليني:

$$Y=\overline{ABC}+\overline{A}B\overline{C}+AB\overline{C}+ABC$$

الحل: هناك ثلاث متغيرات (A,B,C) في التعبير البوليني المعطى، وبالتالي فهناك ثمانية احتمالات او تشكيلات مختلفة لهذه المتغيرات كما هو موضح بالأعمدة الثلاثة على اليسار في الجدول القيم الثنائية لكل حد من الحدود الأربعة في التعبير البوليني هي:

$$\overline{ABC}=000,\ \overline{A}B\overline{C}=010,\ AB\overline{C}=110,\ ABC=111$$

إمام كل من هذه القيم الثنائية يوضع (1) في عمود الإخراج (Y) كما هو موضح بالجدول، ولكل التشكيلات الثنائية المتبقية يوضع (0) في عمود الإخراج (Y).

الإدخال			الإخراج
A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

جدول الحقيقة للتعبير البوليني $Y=\bar{A}\bar{B}\bar{C}+\bar{A}B\bar{C}+AB\bar{C}+ABC$

تنشيط التعبيرات البولينية باستخدام الجبر البوليني
Simplification of Boolean Expressions Using Boolean algebra

تستخدم قواعد الجبر البوليني لتبسيط الدوال المنطقية (التعبيرات المنطقية) وذلك لتمثيلها بأقل عدد من البوابات المنطقية، وكذلك بأقل عدد من الإدخالات، ولذلك فإنه عند تمثيل هذه الدوال المنطقية عملياً، يجب اولاً ان نضعها في ابسط صورة ممكنة لاقتصاديات التصميم، والمثال التالي يوضح كيفية اجراء عملية التبسيط.

مثال:- باستخدام الجبر البوليني بسط الدالة المنطقية الآتية:

$$Y=AB+A(A+C)+B(A+C)$$

الحل:

✓ الخطوة الاولى في عملية التبسيط هي فك الأقواس الموجودة بالدالة فنحصل على:

$$Y=AB+AA+AC+AB+BC$$

✓ نعوض عن قيمة الحد AA بالمتغيرA (راجع القاعدة رقم ٧ من قواعد الجبر البوليني) فتصبح الدالة:

$$Y=AB+A+AC+AB+BC$$

وبتطبيق القاعدة رقم ٥ حيث $A+A=A$ فإن $AB+AB=AB$ وتصبح الدالة:

$$Y=AB+A+AC+BC$$

وبأخذ المتغير A عامل مشترك بين الحد الأول والثاني والثالث فنحصل على:

$$Y=A(B+1+C)+BC$$

وبتطبيق القاعدة رقم ٢ حيث $A+1=1$، نجد ان:

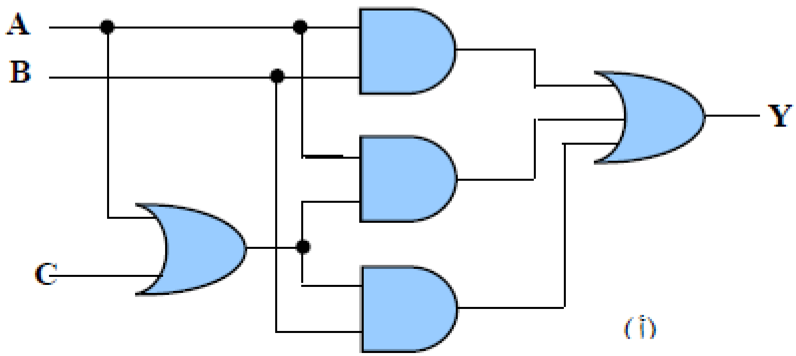
$$Y=A \bullet 1+BC$$

وأخيرا بتطبيق القاعدة رقم ٤ حيث $A \bullet 1=A$، نحصل على:

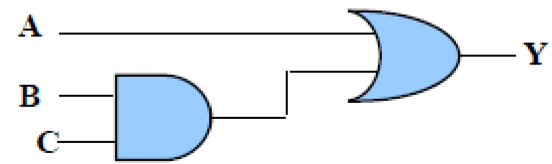
$$Y=A+BC$$

عند هذه المرحلة فإن التعبير البوليني قد تم وضعه في ابسط صورة ممكنة. يجب ان نلاحظ هنا انه عند اكتساب الخبرة في تطبيق قواعد الجبر البوليني فليس بالضروري تبسيط الدالة على شكل خطوات، ولكننا نبين هنا فقط كيفية الوصول الى الصورة النهائية للدالة المبسطة وما هي القواعد التي تم استخدامها.

الشكل يوضح كيف أمكن تمثيل الدالة بعد تبسيطها بأقل عدد ممكن من البوابات حيث أمكن تمثيلها باستخدام بوابتين فقط ، بينما احتاج تمثيل الدالة الأصلية قبل التبسيط الى خمس بوابات.



(أ)



(ب)

تمثيل الدالة المنطقية للمثال السابق قبل وبعد التبسيط

ومن المهم تحقيق من ان هاتين الدائرتين متكافئتان، بمعنى انه لأي تشكيلة من الإدخالات A,B,C نحصل على نفس الإخراج من الدائرتين.

<u>مثال:-</u> ضع التعبير البوليني الآتي في ابسط صورة ثم ارسم الدائرة المنطقية للتعبير قبل وبعد التبسيط.

$$Y=\bar{A}\bar{B}\bar{C}+\bar{A}\bar{B}C+\bar{A}BC+ABC$$

الحل: بأخذ الحدين الأول والثاني مع بعضهما، وكذلك الحدين الثالث والرابع، نحصل على:

$$Y=(\bar{A}\bar{B}\bar{C}+\bar{A}\bar{B}C)+(\bar{A}BC+ABC)$$

$$=\bar{A}\bar{B}(\bar{C}+C)+BC(\bar{A}+A)$$

وبتطبيق القاعدة رقم ٦ نحصل على:

$$Y=\overline{AB} \bullet 1+BC \bullet 1$$

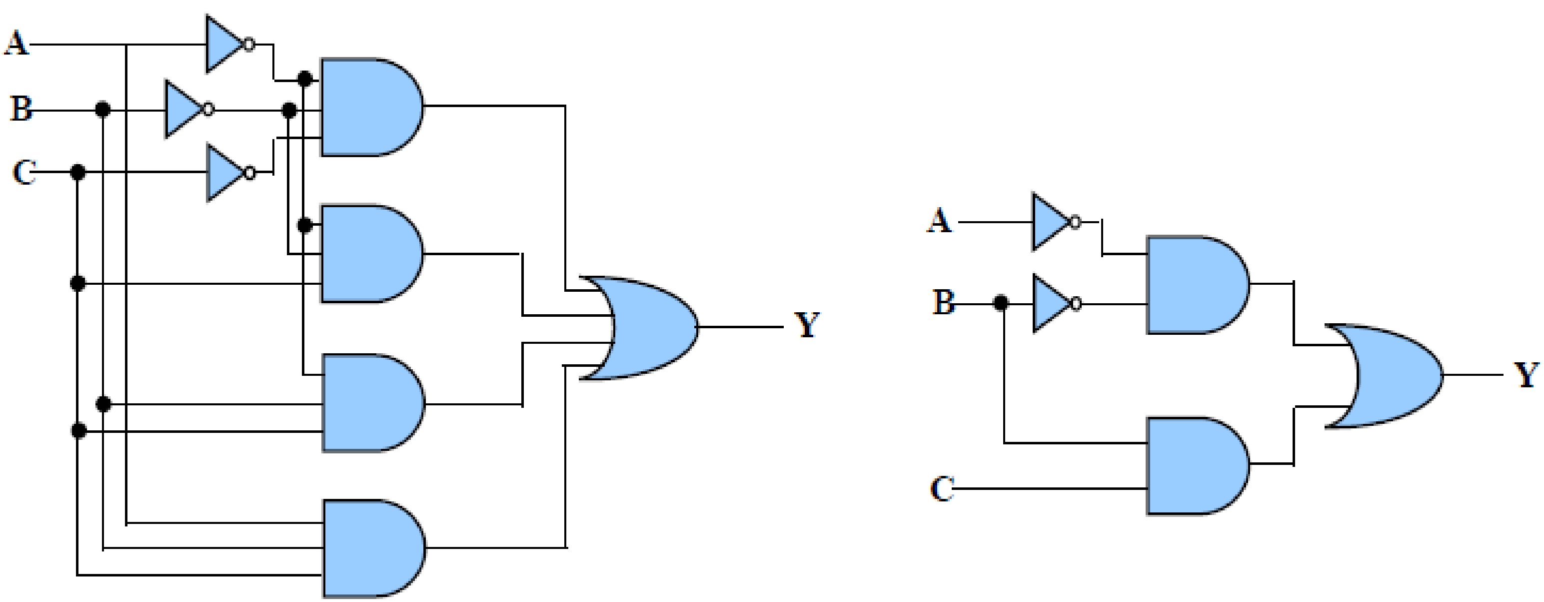
ثم بتطبيق القاعدة رقم ٤ نحصل على الصورة النهائية للتعبير البوليني وهي:

$$Y=\overline{AB}+BC$$

ثم بتطبيق القاعدة رقم ٤ نحصل على الصورة النهائية للتعبير البوليني وهي:

$$Y=\overline{AB}+BC$$

<u>**الشكل يوضح تمثيل التعبير البولينى بالبوابات قبل وبعد عملية التبسيط.**</u>



(أ) (ب)

الفصل الثالث
دوائر منطقية
الدوائر المنطقية التوافقية

الأهداف العامة للوحدة

عندما تكمل هذه الوحدة يكون لديك القدرة على:

- معرفة نظريتي ديمورجان
- معرفة خواص العامة للبوابة NAND والبوابة NOR.
- تمثيل الدوائر المنطقية التوافقية باستخدام بوابات NAND و NOR .
- تبسيط التعبيرات البولينية باستخدام خرائط كارنوف.
- معرفة وتمثيل دوائر الجمع والطرح الثنائي.

مقدمة Introduction

في هذه الوحدة سوف نتناول كيفية تمثيل الدوائر المنطقية التوافقية باستخدام البوابات NAND والبوابات NOR فقط مع دراسة بعض النظريات والتي تساعدنا في عملية التمثيل بهذه البوابات. وسوف نتناول بالتحليل ايضاً طريقة التبسيط للتعبيرات البولينية باستخدام خريطة كارنوف (Karnaugh_Map) والتي يطلق عليها ايضاً اسم خريطة_K (K_map).

في نهاية هذه الوحدة سوف نقوم بدراسة وتحليل وتصميم الدوائر المنطقية التوافقية لعمليات الجمع والطرح الثنائي بأنواعها.

Demorgans Theorems نظريات ديمورجان

نظريات ديمورجان تعتبر جزءاً هاماً من الجبر البوليني، فهذه النظريات تستخدم لتحويل التعبيرات الجبرية من وضعية AND الأساسية الى وضعية OR وبالعكس. كما تسمح لنا بحذف العلامات الفوقية (bars) من المتغيرات المتعددة، ويمكن كتابة نظريتا ديمورجان لمتغيرين على الشكل التالي:

نظرية ديمورجان الأولى: $\overline{A+B} = \overline{A} \bullet \overline{B}$

نظرية ديمورجان الثانية: $\overline{A \bullet B} = \overline{A} + \overline{B}$

النظرية الأولى تغير من وضعية OR الأساسية الى وضعية AND كما هو موضح بالشكل حيث تكافئ البوابة NOR في الطرف الأيسر البوابة AND ولكن بادخالين معاكسين في الطرف الأيمن حيث تقوم الدائرة الصغيرة في الإدخال مقام بوابة العاكس.

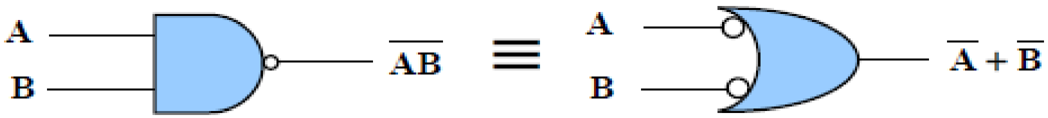
ويمكن إثبات هذه النظرية عن طريق جدول الحقيقة. يطلق على البوابة التي في الطرف الأيمن اسم بوابة AND السالبة (negative AND)

التغير من وضعية OR إلى وضعية AND

المدخلات		الخرج	
A	B	$\overline{A+B}$	$\bar{A} \bullet \bar{B}$
٠	٠	١	١
٠	١	٠	٠
١	٠	٠	٠
١	١	٠	٠

أثبات نظرية ديمورجان الأولى

وتعتبر النظرية الثانية من وضعية AND الاساسية الى وضعية OR كما هو موضح في الشكل، حيث تكافئ البوابة NAND في الطرف الأيسر البوابة OR بادخالين معاكسين في الطرف الأيمن (تقوم الدائرة الصغيرة في الإدخال مقام بوابة العاكس)، ويمكن ايضاً إثبات هذه النظرية عن طريق جدول الحقيقة. ويطلق ايضاً على البوابة التي على اليسار اسم بوابة OR السالبة (negative OR).



التغير من وضعية AND إلى وضعية OR.

المدخلات		الخرج	
A	B	$\overline{A \bullet B}$	$\overline{A}+\overline{B}$
٠	٠	١	١
٠	١	٠	٠
١	٠	٠	٠
١	١	٠	٠

أثبات نظرية ديمورجان الثانية

نظريات ديمورجان يمكن تطبيقها ايضاً على التعبيرات البولينية والتي لها اكثر من متغيرين. والأمثلة الآتية توضح كيفية تطبيق نظريات ديمورجان على ثلاث متغيرات وأربعة متغيرات.

مثال(١): طبق نظريات ديمورجان على التعبير البوليني التالي:

$$Y = \overline{(A + \bar{B} + \bar{C}) \bullet (\bar{A} + B + \bar{C})}$$

الحل:

$$\begin{aligned} Y &= \overline{(A + \bar{B} + \bar{C}) \bullet (\bar{A} + B + \bar{C})} \\ &= \overline{(A + \bar{B} + \bar{C})} + \overline{(\bar{A} + B + \bar{C})} \\ &= \bar{A}\,\bar{\bar{B}}\,\bar{\bar{C}} + \bar{\bar{A}}\,\bar{B}\,\bar{\bar{C}} = \bar{A}BC + A\bar{B}C \end{aligned}$$

مثال(٢): طبق نظريات ديمورجان على التعبير البوليني التالي:

$$Y = \overline{(\overline{A} + B) + CD}$$

الحل:

$$Y = \overline{(\overline{A} + B) + CD}$$

$$= \overline{(\overline{A} + B)}.\overline{CD}$$

$$= (\overline{\overline{A}}.\overline{B})(\overline{C} + \overline{D})$$

$$= A\overline{B}(\overline{C} + \overline{D})$$

الخواص العامة لبوابات NOR, NAND
The Universal Property of NAND and NOR Gates

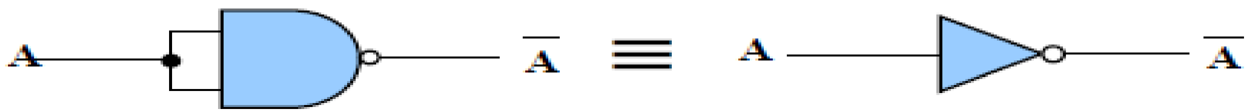
سوف نناقش استخدام بوابات NAND وبوابات NOR كبوابات عامة (Universal Gates)لتمثيل أي تعبير بوليني. ومعنى كلمة بوابة عامة يعني انه يمكن استخدامها كعاكس وتركيبة من بوابات NAND يمكننا استخدامها في تمثيل بوابة AND، وكذلك NOR.

وبالمثل فمعنى كلمة بوابة NOR عامة تعني انه يمكن استخدمها كعاكس وتركيبة من بوابات NOR يمكننا استخدامها في تمثيل بوابةOR, AND وكذلك NAND.

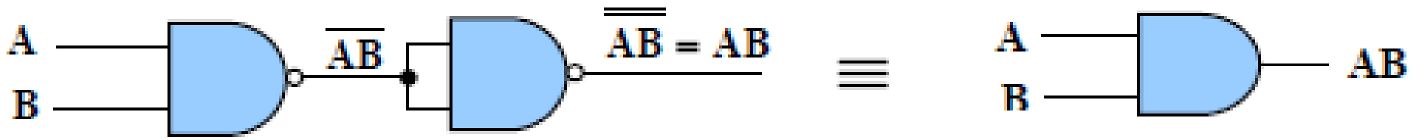
اولاً:- البوابة NAND كعنصر منطقي عام NAND gate as a Universal Logic Element

البوابة NAND هي بوابة عامة لأنه يمكن استخدامها في تنفيذ عملية العاكس، وعملية AND، وعملية OR ، وكذلك عملية NOT. والعاكس يمكن بناءه من البوابة NAND عن طريق توصيل جميع الإدخالات في إدخال واحد كما هو موضح في الشكل(أ)، وذلك لبوابة NAND ذات إدخالين.

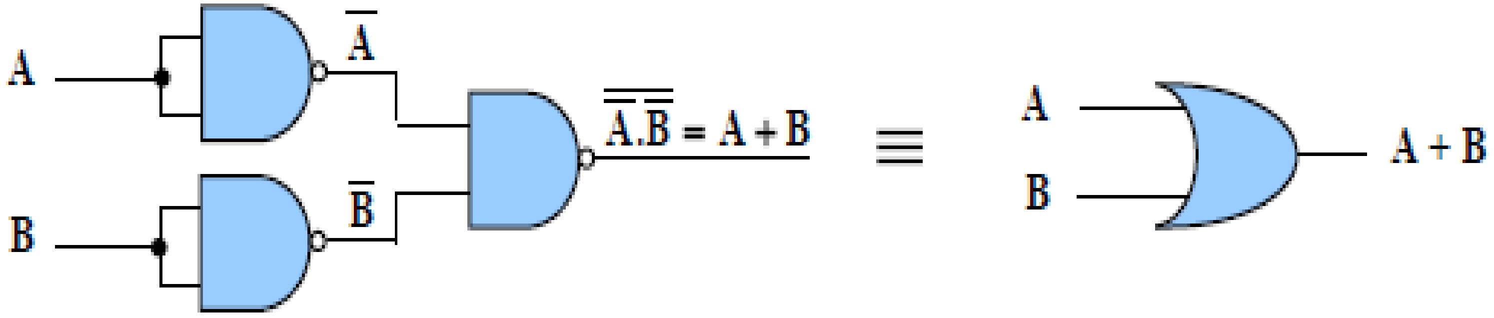
ويمكن توليد عملية AND باستخدام بوابات NAND فقط كما هو موضح في الشكل(ب)، والبوابة OR يمكن بناؤها باستخدام بوابات NAND كما في الشكل(ج). وأخيرا البوابة NOR يمكن بناؤها كما في الشكل(د).



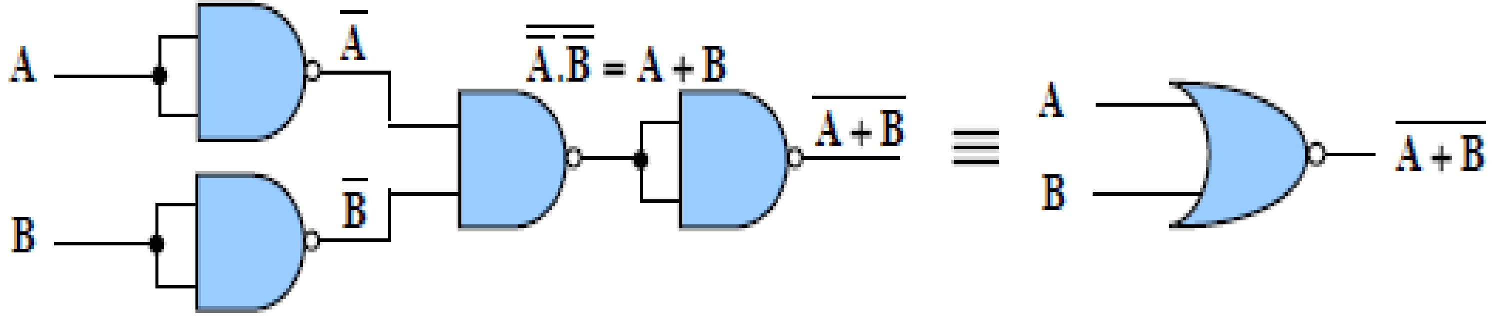
(أ)



(ب)



(جـ)

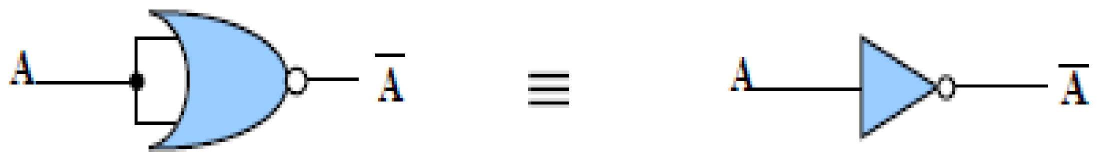


(د)

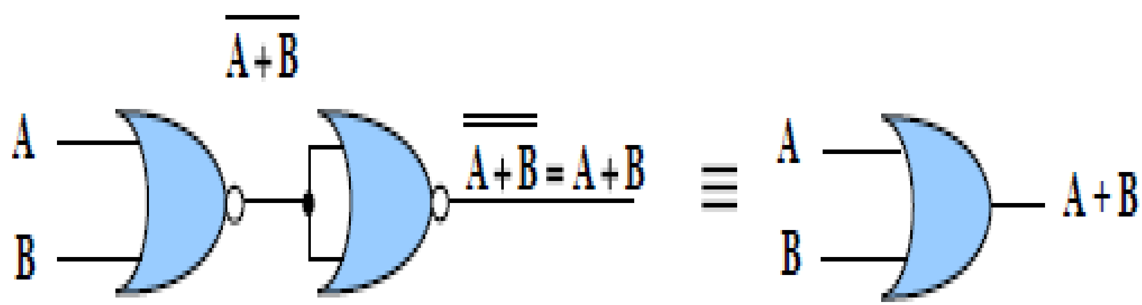
التطبيق العام لبوابات NAND

ثانيا :- البوابة NOR كعنصر منطقى عام NOR Gate as a Universal Logic Element

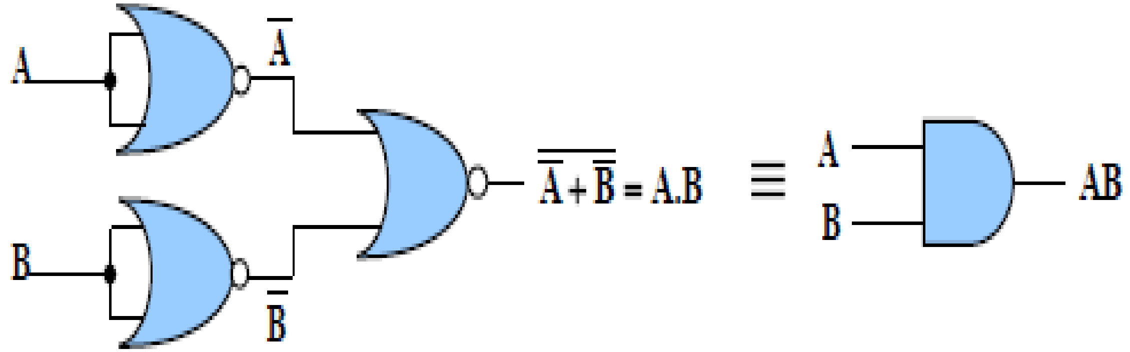
مثل بوابة NAND فإن البوابة NOR يمكن استخدامها لبناء بوابات عاكس OR, AND وكذلك بوابة NAND. الشكل يوضح كيفية توصيل البوابة NOR لتقوم بعمل بوابة NOT وبوابةOR وكذلك بوابة NAND.



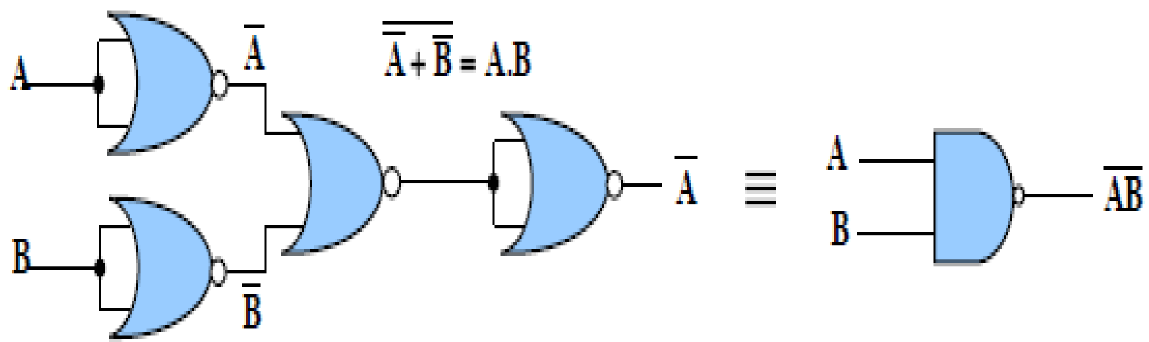
(أ)



(ب)



(جـ)



(د)

التطبيق العام لبوابات NOR

تصميم الدائرة المنطقية التوافقية باستخدام بوابات NOR , NAND
Design of Combinational Logic Circuits using NAND and BNOR Gates

سوف نستعرض هنا كيفية استخدام بوابات NAND وبوابات NOR وذلك لتمثيل الدوال المنطقية NOR تكافئ البوابة AND السالبة (Negative – AND). كما انه سوف نرى انه باستخدام بوابتي AND,OR السالبتين انه بالإمكان قراءة المخطط المنطقي (Logic diagram) للدائرة.

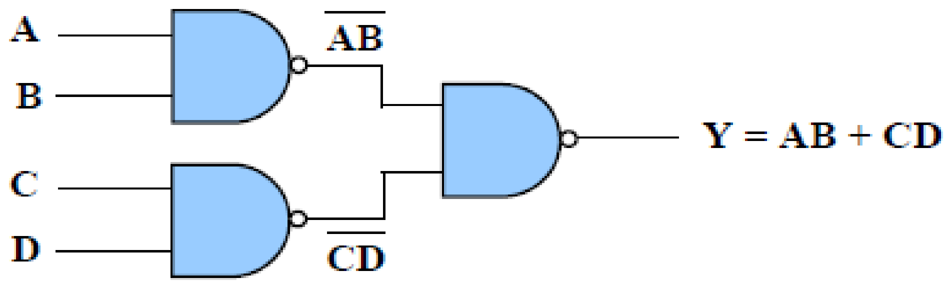
1- التصميم باستخدام بوابة NAND NAND Logic

ان بوابة NAND تؤدي دالة NAND او دالة OR السالبة، لأنه باستخدام نظرية ديمورجان الثانية:

$$\overline{A \bullet B} = \overline{A} + \overline{B}$$

NAND Negative-OR

فلنأخذ على سبيل المثال الدائرة المنطقية الموضحة في الشكل التالي :-



دائرة منطقية ممثلة باستخدام بوابات NAND فقط

التعبير البوليني للإخراج (Y) لهذه الدائرة يمكن استنتاجه كما في الخطوات التالية:

$$Y=\overline{(\overline{AB})(\overline{CD})}$$

وبتطبيق نظرية ديمورجان الثانية نحصل على:

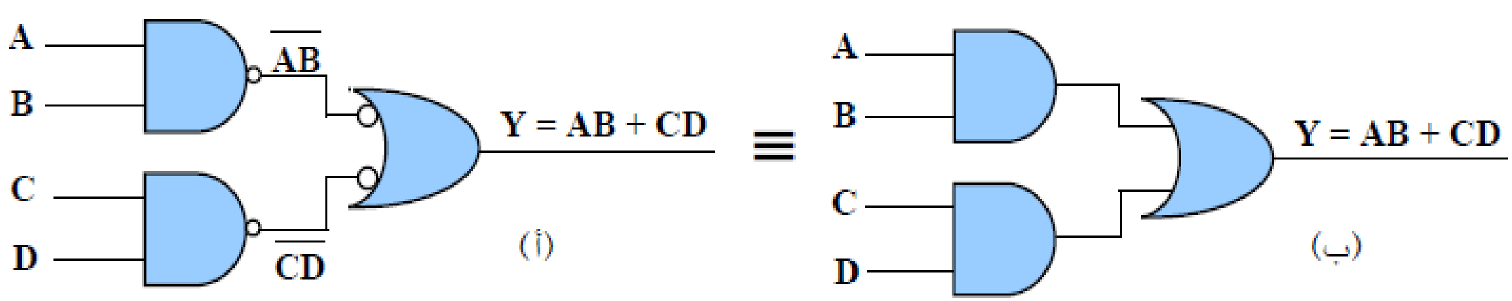
$$Y=\overline{\overline{AB}}+\overline{\overline{CD}}$$

وبحذف الإشارات الفوقية (bars) نحصل على ما يلي:

$$Y=AB+CD$$

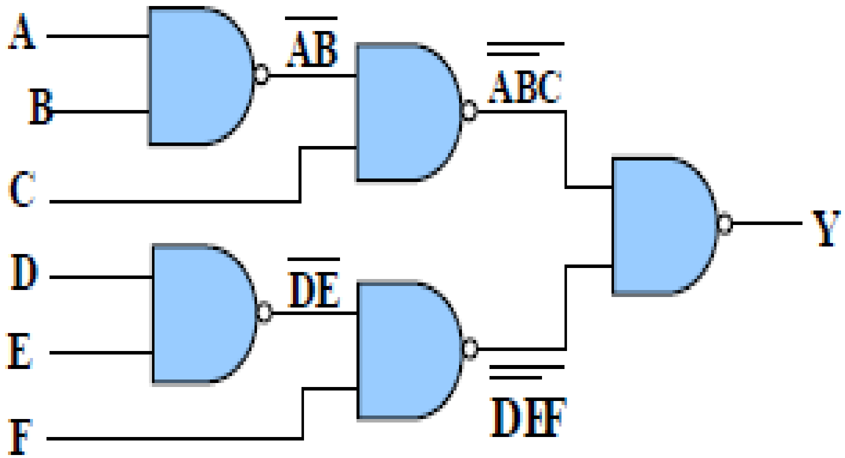
نلاحظ انه في أخر خطوة للحصول على الإخراج (Y)، AB+CD في شكل بوابتي AND وبوابة OR. هذا الشكل للتعبير البوليني للإخراج (Y) يبين لنا ان البوابتين NAND على اليمين في الشكل يقومان بعمل بوابتي AND وان بوابة NAND الثالثة تقوم بعمل بوابة OR. ويمكن تمثيل نفس التعبير البوليني للإخراج (Y) كما في الشكل (أ) حيث تم استبدال البوابة NAND على اليمين ببوابة OR السالبة. وحيث ان توصيل عاكسين على التوالي يلغيان بعضهما فإننا بذلك نحصل على الشكل (ب). وبالتالي فإن الدائرة

(NAND-NAND-NAND) تكافئ (AND-AND-OR)



شكل يبين أثبات ان AND-AND-OR تكافئ الدائرة في الشكل السابق

مثال :- الشكل يوضح دائرة منطقية ممثلة عن طريق بوابات NAND والمطلوب أعادة هذا المخطط المنطقي باستخدام بوابات OR السالبة.



الدائرة المنطقية المطلوب تمثيلها باستخدام بوابات OR -السالبة.

نحصل اولاً على معادلة إخراج (Y) للدائرة في الشكل:

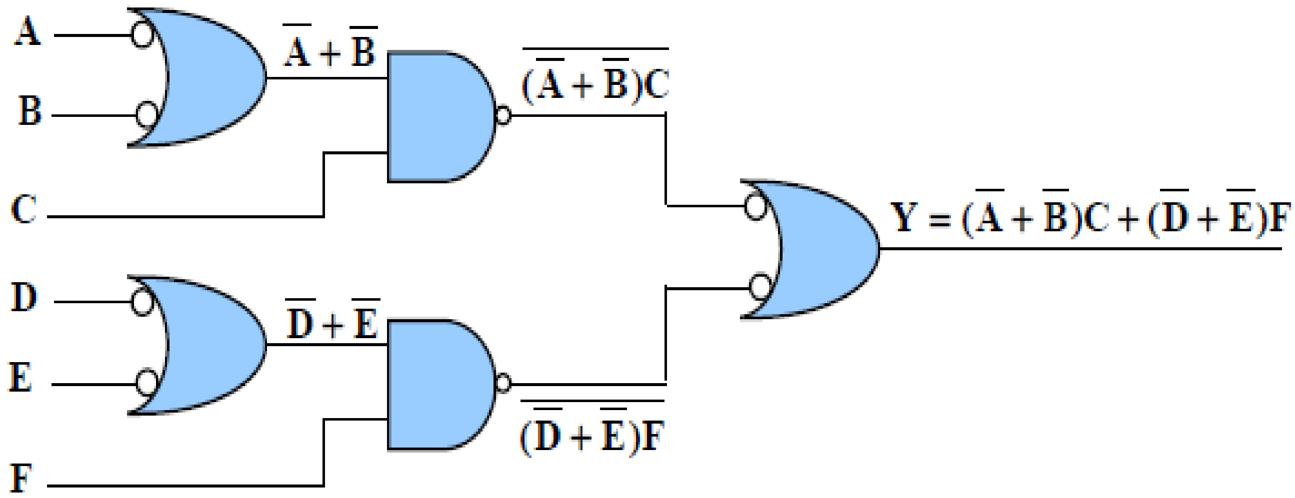
$$F=\overline{[\overline{(\overline{AB})C}] \bullet [\overline{(\overline{DE})F}]}$$

$$=\overline{[\overline{(\bar{A}+\bar{B})C}] \bullet [\overline{(\bar{D}+\bar{E})F}]}$$

$$=\overline{\overline{(\bar{A}+\bar{B})C}}+\overline{\overline{(\bar{D}+\bar{E})F}}$$

$$=(\bar{A}+\bar{B})C(\bar{D}+\bar{E})F$$

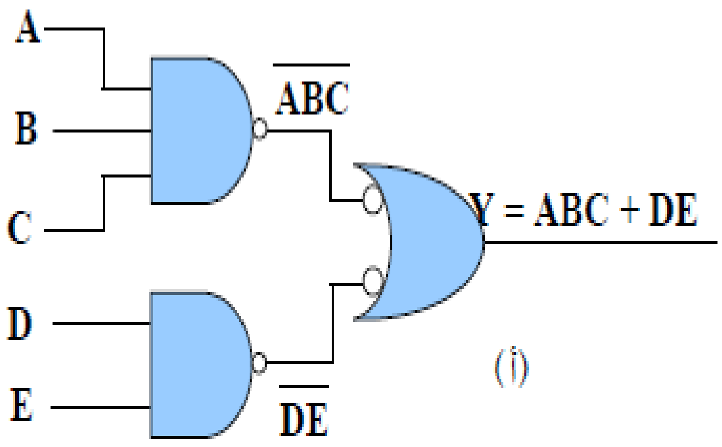
وباستخدام بوابة OR السالبة المكافئة لبوابة NAND نحصل على الدائرة المكافئة كما في الشكل، ويمكن كتابة معادلة إخراج (Y) مباشرة من خلال العمليات المنطقية لكل بوابة.

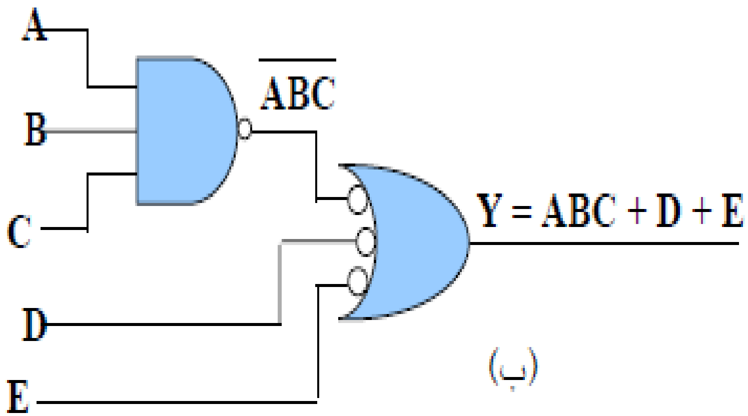


مثال :- حقق كلا من التعبيرين المنطقيين الآتيين مستخدما بوابات NAND فقط:

(a) Y=ABC+DE
(b) Y=ABC+D+E

الحل: انظر الى الشكل التالي



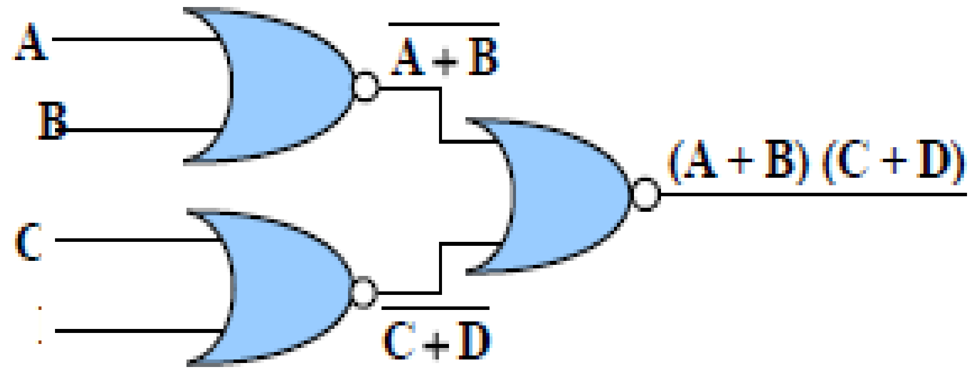


٢- التصميم باستخدام بوابة NOR   NOR Logic

كما ذكرنا لن بوابة NOR تؤدي دالة NOR او دالة AND السالبة لأنه باستخدام نظرية ديمورجان الثانية:

$$\underbrace{\overline{A + B}}_{\text{NOR}} = \underbrace{\overline{A} \bullet \overline{B}}_{\text{Negative-AND}}$$

فلنأخذ كمثال الدائرة المنطقية الموضحة في الشكل التالي :-



دائرة منطقية ممثلة باستخدام بوابات NOR فقط.

ويمكن استنتاج التعبير البوليني لهذه الدائرة كما يلي:

$$Y=\overline{(\overline{A+B})+(\overline{C+D})}$$

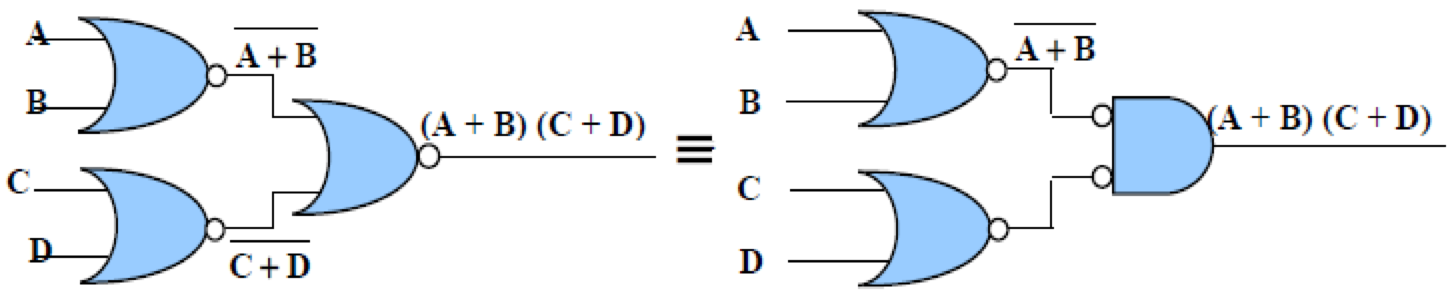
وبتطبيق نظرية ديمورجان الأولى نحصل على:

$$Y=(\overline{\overline{A+B}}) \bullet (\overline{\overline{C+D}})$$

وبحذف الإشارات الفوقية نجد ان:

$$Y=(A+B) \bullet (C+D)$$

نلاحظ ان التعبير (A+B)(C+D) يتكون من بوابتي OR وبوابة AND، وهذا يوضح ان البوابتين على اليسار تكافئان بوابتي OR والبوابة على اليمين تكافئ بوابة AND كما هو موضح في الشكل (أ). وهذه الدائرة أعيد رسمها في الشكل (ب) باستخدام بوابة AND السالبة.



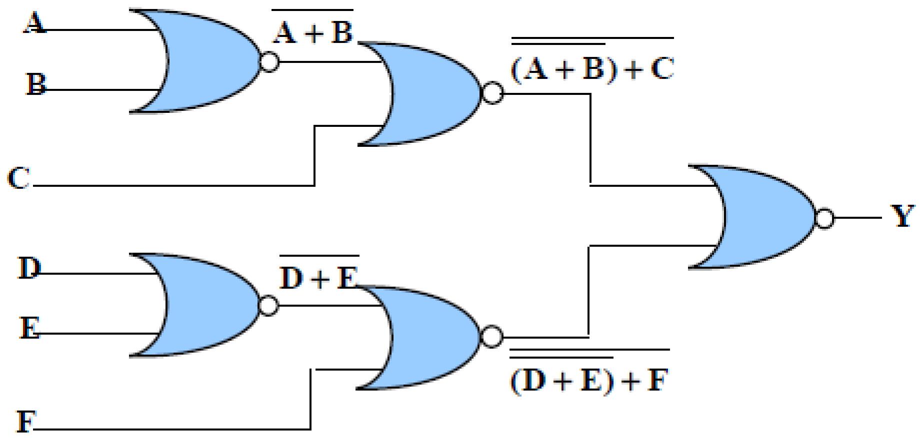
(أ) (ب)

مثال :- الشكل التالي يوضح دائرة منطقية ممثلة ببوابات NOR، والمطلوب إعادة تمثيل الدائرة باستخدام بوابة AND السالبة. نحصل اولاً على إخراج (Y) للدائرة كما يلي:

$$Y=\overline{\overline{[(\overline{A+B})+C]}+\overline{[(\overline{D+E})+F]}}$$

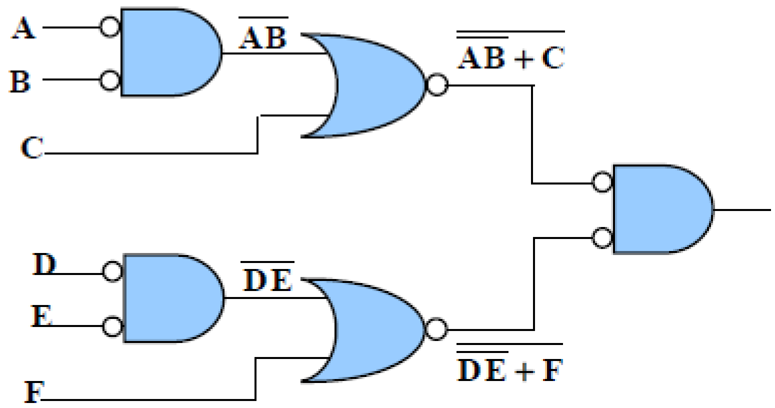
$$=\overline{\overline{[\overline{AB}+C]}+\overline{[\overline{DE}+F]}}$$

$$=(\overline{AB}+C)(\overline{DE}+F)$$



دائرة منطقية ممثلة ببوابات NOR فقط

وباستخدام بوابة AND السالبة المكافئة لبوابة NOR نحصل على الدائرة في الشكل.

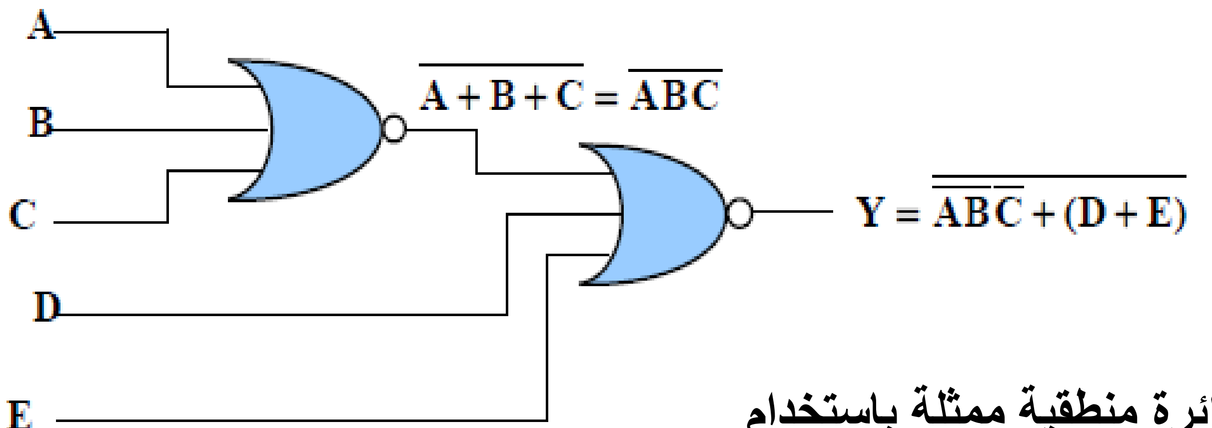


دائرة مكافئة للدائرة السابقة

مثال:- حقق التعبير المنطقي الآتي باستخدام بوابات NOR فقط:

$$Y=\overline{\bar{A}\bar{B}\bar{C}+(D+E)}$$

الحل: أنظر الى الشكل التالي



دائرة منطقية ممثلة باستخدام بوابات NOR فقط

خريطة كارنوف Karnaugh_Map

خريطة كارنوف او خريطة -K هي طريقة مرئية لتبسيط التعبيرات الجبرية، وإذا ما استخدمت بطريقة جيدة فسوف تعطي لنا التعبير البوليني في ابسط صورة ممكنة. وكما رأينا في الوحدة السابقة فإن استخدام قواعد الجبر البوليني لتبسيط تعبير جبري ما يعتمد الى حد كبير على الإلمام بجميع القواعد الجبر البوليني وكذلك القابلية لتطبيقه، وعادة فإن المهارة غالباً تمثل عامل هام في التبسيط باستخدام قواعد الجبر المنطقي. من ناحية اخرى فإن طريقة كارنوف تقدم لنا طريقة سهلة للتبسيط.

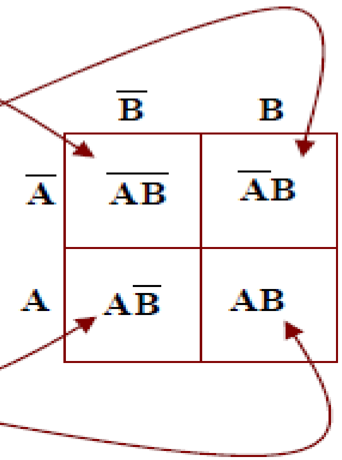
وخريطة كارنوف تماثل جدول الحقيقة لأنها تعطي لنا كل القيم المحتملة للإدخالات ونتيجة الإخراج لكل قيمة. وبدلاً من تنظيمها على شكل أعمدة وصفوف مثل جدول الحقيقة، فإن خريطة كارنوف عبارة عن مصفوفة (array) من الخلايا (cells) وتمثل كل خلية القيمة الثنائية لإحدى تشكيلات الإدخالات. وترتب الخلايا بطريقة تجعل عملية التبسيط للتعبير المعطى وتجميع الخلايا في غاية السهولة.

خريطة كارنوف يمكن استخدامها مع تعبيرات بولينية لها متغيران، ثلاثة ،أربعة، او خمسة متغيرات. لكننا سنتكلم على أربعة متغيرات. ويلاحظ انه عند ازدياد عدد المتغيرات عن خمسة فأكثر فإن استخدام خريطة كارنوف يزداد صعوبة لذا يتم اللجوء الى استخدام طرق اخرى خارج نطاق الحقيبة مثل طريقة كواين ماكلوسكي (Quine-McClusky) حيث يمكن استخدامها لعدد كبير من المتغيرات ومكن برمجة هذه الطريقة على الحاسوب بشكل سهل. عدد الخلايا في خريطة كارنوف يساوي عدد التشكيلات المحتملة للإدخالات،ويماثل ذلك عدد الصفوف في جدول الحقيقة. ولعدد ثلاثة متغيرات يكون عدد الخلايا يساوي $8=2^3$ ولعدد أربعة متغيرات يكون عدد الخلايا يساوي $16=2^4$.

التبسيط باستخدام خرائط كارنوف
Simplification using Karnaugh_Map

نلاحظ في الشكل، هناك متغيران فقط هما (A,B) والمتمم لهما $(\bar{A},\bar{B})$ وبناء على ذلك فإن خريطة كارنوف تحتوي (كما في جدول حقيقة لمتغيرين) فقط على أربعة تشكيلات (00,01,10,11) .

A	B	Y
٠	٠	$\bar{A}\,\bar{B}$
٠	١	$\bar{A}\,B$
١	٠	$A\,\bar{B}$
١	١	$A\,B$



أعادة ترتيب جدول الحقيقة على خريطة كارنوف

وكل خلية في خريطة كارنوف ذات المتغيرين تمثل واحد من الأربع تشكيلات للإدخال. عملياً علامات الإدخال (Input Labels) توضع خارج الخلايا كما هو موضح في الشكل التالي وتطبق على كل من الصف والعمود للخلايا. فمثلاً الصف الذي إمامه المتغير $\overline{A}$ يطبق على الخلايا العليا، بينما الذي إمامه A يطبق على الخلايا السفلى. ونرى في اعلي الخريطة المتغير $\overline{B}$ يطبق على الخلايا التي على اليسار، بينما المتغير B يطبق الخلايا التي على اليمين. وكمثال فإن الخلية العليا التي على اليمين تمثل تشكيلة الإدخال $\overline{A}\overline{B}$.

	$\overline{B}$	B
$\overline{A}$		
A		

خريطة كارنوف لمتغيرين (4=2^2خلايا)

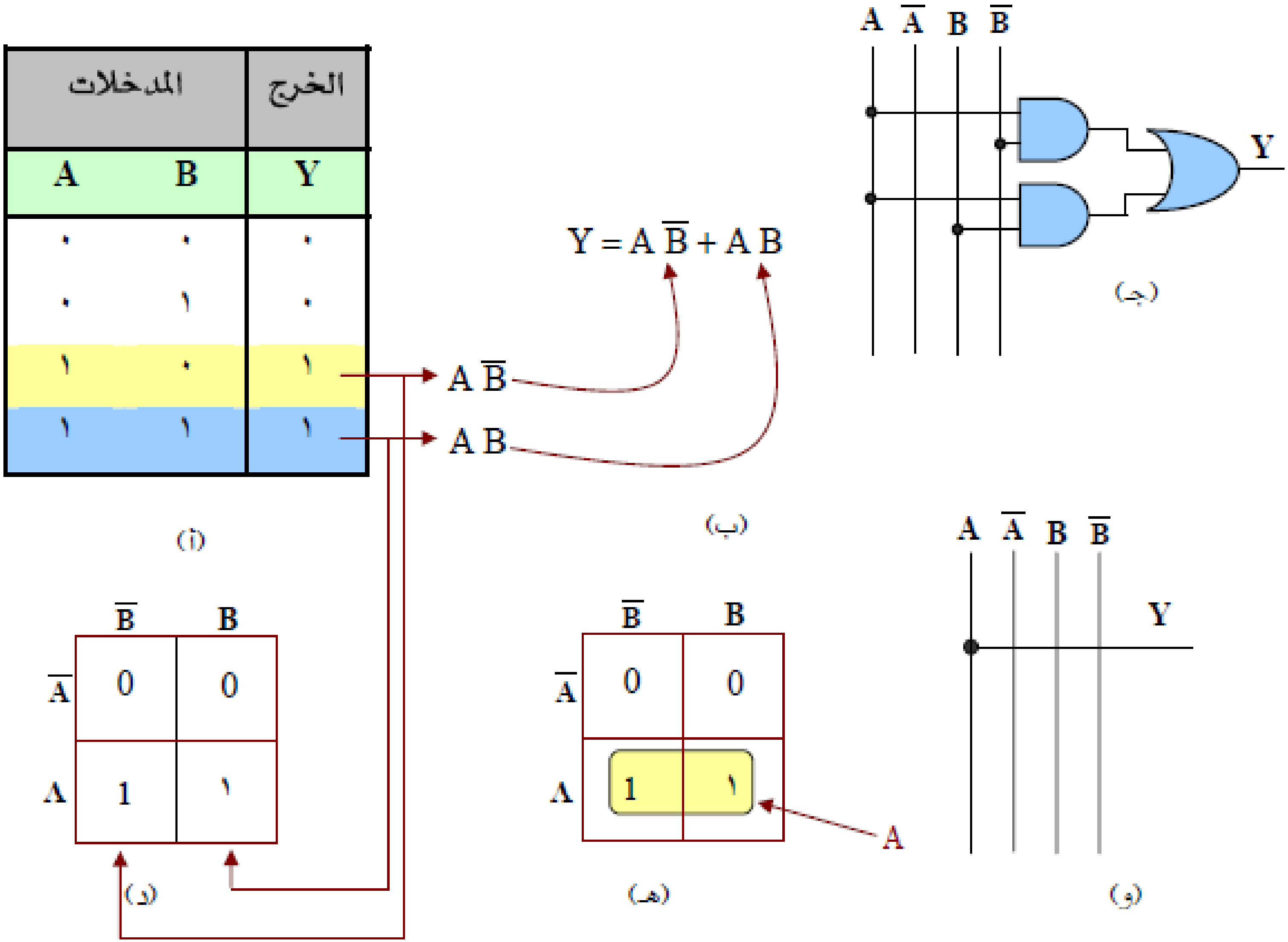
شكل (أ)، شكل(ب) يوضحان هيئة خريطة كارنوف لثلاثة متغيرات (ثماني خلايا)، وأربعة متغيرات(ستة عشر خلية).

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$				
$\bar{A}B$				
AB				
$A\bar{B}$				

	$\bar{B}\bar{C}$	$\bar{B}C$	BC	$B\bar{C}$
$\bar{A}$				
A				

سوف نرى كيف يمكن ان تستخدم لتبسيط الدوائر المنطقية، وكمثال على ذلك، نفترض أننا نريد تصميم دائرة منطقية لها جدول الحقيقة الموضح في الشكل.

الخطوة الاولى هي الحصول على التعبير البوليني من خلال جدول الحقيقة، وذلك بكتابة التشكيلة التي امامها (١) في الإخراج وبعد ذلك نجمع هذه التشكيلات باستخدام بوابة OR كما في الشكل (ب). الدائرة المنطقية المكافئة لهذه المعادلة موضحة في الشكل(ج). الخطوة التالية هي تمثيل هذا التعبير البوليني على خريطة كارنوف لمتغيرين كما نرى في (د).



كيفية استخدام خريطة كارنوف في تبسيط دائرة منطقية.

عند تمثيل التعبير البوليني على خريطة كارنوف يجب ان نتذكر ان كل خلية تمثل تشكيلة من التشكيلات الأربع المحتملة للإدخالات في جدول الحقيقة. الإخراج (1) في جدول الحقيقة يجب ان يظهر (1) في الخلية المكافئة له على خريطة كارنوف، والإخراج (0) في جدول الحقيقة يجب ان يظهر (0) في الخلية المكافئة له على خريطة كارنوف. وبناءً على ذلك فإن (1) سوف يظهر في الخلية السفلى على اليسار (يمثل AB)، وكلاهما يعطي (0) في الإخراج، وبناءً عليه يجب وضع (0) في هاتين الخليتين العلويتين.

تبسيط المعادلات البولينية بصفة عامة يمكن الحصول عليه عن طريق تطبيق قاعدة المتممات (Complements)، والتي تقول ان A+A=1 والآن بعد تمثيل المعادلة البولينية على خريطة كارنوف كما في الشكل (د). الخطوة التالية هي تجميع الحدود ثم نحدد العامل المشترك بينـها.

فإذا نظرنا الى خريطة كارنوف في الشكل (د) فسوف نرى ان الخلايا المتجاورة (adjacent cells) تختلف في متغير واحد. وهذا يعني إننا لو حركنا أي منـهما من مكانه الى الخلية المجاورة له رأسياً او أفقيا، فلن يحدث تغيير إلا في متغير واحد فقط. وبتجميع الخلايا المتجاورة المحتوية على (1) كما نرى في الشكل(ه) فإنه يمكن تبسيط الخلايا باستخدام قاعدة المتممات وجعلها حد واحد. في هذا المثال الخلايا $AB,A\overline{B}$ تحتوي على $\overline{B},B$ وبالتالي يتم حذف هذه المتممات، وتكون النتيجة Aكما يلي:

$$Y=AB+AB$$ (الأزواج المجمعة)

$$Y=A(\overline{B}+B)$$

$$=\overline{A} \bullet 1=A$$

هذا التحليل يمكن استنتاجه بدراسة جدول الحقيقة للدائرة الموضحة في شكل(أ) والذي نرى فيه ان الإخراج (Y) يتبع تماماً الإدخال (A). وبناء على ذلك تكون الدائرة المكافئة كما هو موضح في شكل(و).

مثال:- صمم دائرة منطقية في ابسط صورة لجدول الحقيقة مبيناً كل خطوة في عملية التبسيط.

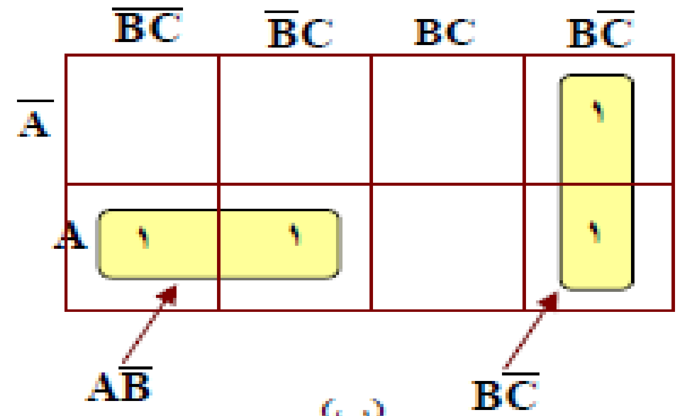
الحل: لدينا هنا ثلاثة متغيرات،

- ❖الخطوة الأولى هي رسم خريطة كارنوف لثلاثة متغيرات، كما هو موضح في شكل (ب).
- ❖ الخطوة الثانية ان ننظر الى الإخراج الذي يساوي (1) في جدول الحقيقة في شكل (أ) ثم نقوم بوضع هذه الآحاد في الخلايا المكافئة لها على خريطة كارنوف كما هو موضح في شكل (ب). وبعد وضع (0) في الخلايا الفارغة المتبقية، نجمع الآحاد في شكل أزواج كما هو في (ب)، ثم نحدد من خلال الصف والعمود المتغيرات المشتركة في هذه المجموعات (الأزواج) لنرى أي متغير سوف يتم حذفه تبعاً لقاعدة المتممات. في المجموعة التي على اليمين $A,\bar{A}$ يتم حذفهم والنتيجة $\bar{B}C$ وفي المجموعة التي على اليسار يتم حذف $C,\bar{C}$ والنتيجة $A\bar{B}$.

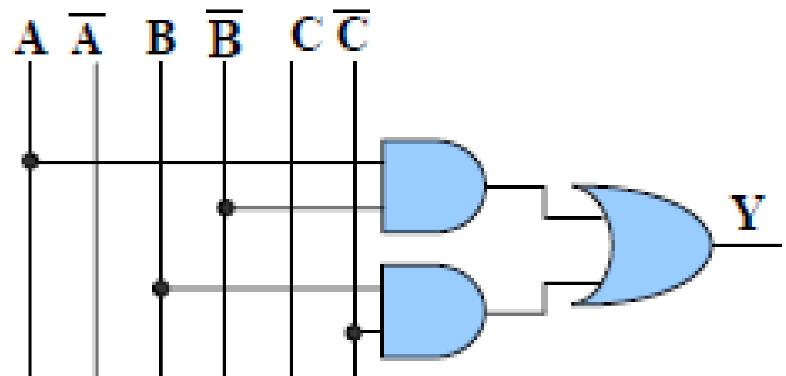
والحدود السابقة المبسطة سوف تشكل لنا المعادلة البولينية المكافئة بعد التبسيط والدائرة المنطقية، كما نرى في الشكل (ج). وفي هذا المثال نرى ان المعادلة الأصلية تتكون من أربعة حدود كل حد منها يمثل بوابة AND بثلاثة إدخالات مجمعة على بوابة OR بأربعة إدخالات أي ان عدد الإدخالات الكلية تساوي 16 إدخالاً، وبعد التبسيط أصبحت الدائرة تتكون من حدين كل منهما ممثل ببوابة AND بادخالين مجمعين على بوابة OR بادخالين ايضاً، وبالتالي يصبح عدد الإدخالات الكلية للدائرة بعد التبسيط يساوي 6 إدخالات كما نرى في الشكل(ج).

الإدخالات			الإخراج
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

(أ)



(ب)

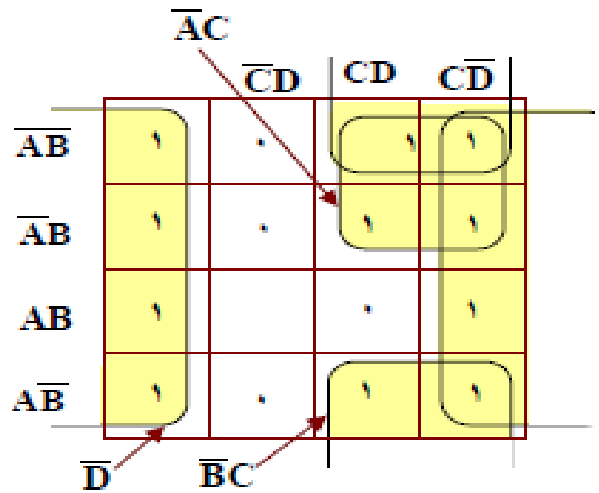


$Y = A\overline{B} + B\overline{C}$

(جـ)

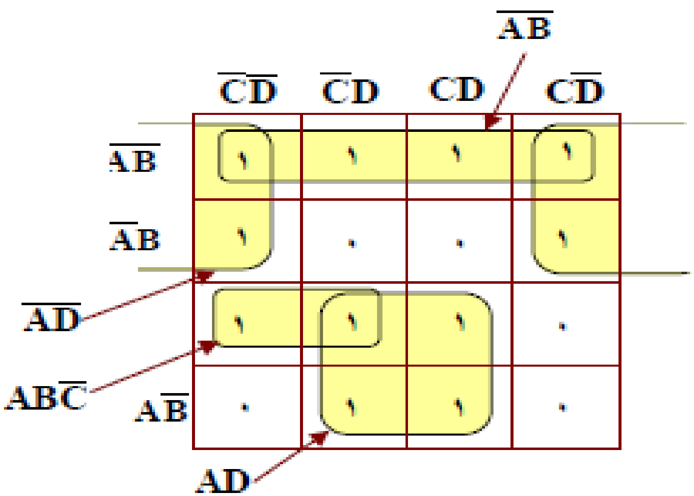
تصميم دائرة منطقية باستخدام خريطة كارنوف

الآحاد (1’s) في خريطة كارنوف يمكن ان تجمع كأزواج (مجموعات من اثنين) او مجموعات من أربعة، او ثمانية، او ستة عشر وهكذا لكل القوى 2. الشكل يوضح بعض الأمثلة للتجميع، وكيف ان خريطة كارنوف تستخدم لتبسيط التعبيرات البولينية الكبيرة. لاحظ ان المجموعات الكبيرة أي التي تحتوي على عدد كبير من الآحاد (1’s) تعطي لنا حد صغير وعليه تكون البوابات المستخدمة في التصميم لها إدخالات قليلة. ولهذا السبب يجب ان نبدأ بالبحث عن المجموعات التي تحتوي على اكبر عدد من الآحاد، فإن لم نجد نبحث عن الأقل وهكذا(بمعنى إننا نبحث عن المجموعات التي تحتوي على ثماني أحاد، فأن لم نجد نبحث عن المجموعات التي تحتوي على أربعة أحاد، وأخيرا فإن



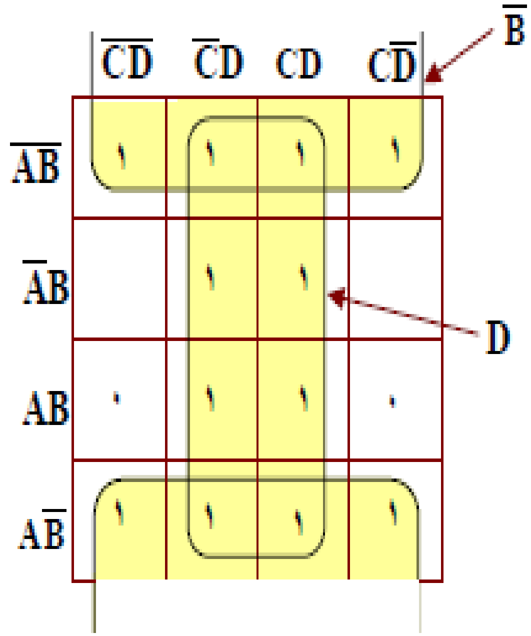
$$Y = \overline{A}\overline{B}\overline{C}\overline{D} + \overline{A}\overline{B}CD + \overline{A}\overline{B}C\overline{D} + \overline{A}B\overline{C}\overline{D}$$
$$+ \overline{A}BCD + \overline{A}BC\overline{D} + AB\overline{C}\overline{D} + ABC\overline{D}$$
$$+ A\overline{B}\overline{C}\overline{D} + A\overline{B}CD + A\overline{B}C\overline{D} \quad \text{(قبل التبسيط)}$$
$$Y = \overline{A}C + \overline{B}C + \overline{D} \quad \text{(بعد التبسيط)}$$

(ب)



$$Y = \overline{A}\overline{B}\overline{C}\overline{D} + \overline{A}\overline{B}\overline{C}D + \overline{A}\overline{B}CD + \overline{A}\overline{B}C\overline{D}$$
$$+ \overline{A}B\overline{C}\overline{D} + \overline{A}BC\overline{D} + AB\overline{C}\overline{D} + AB\overline{C}D$$
$$+ ABCD + A\overline{B}\overline{C}D + A\overline{B}CD \quad \text{(قبل التبسيط)}$$
$$Y = AB\overline{C} + AD + \overline{A}B\overline{D} + \overline{A}\overline{B} \quad \text{(بعد التبسيط)}$$

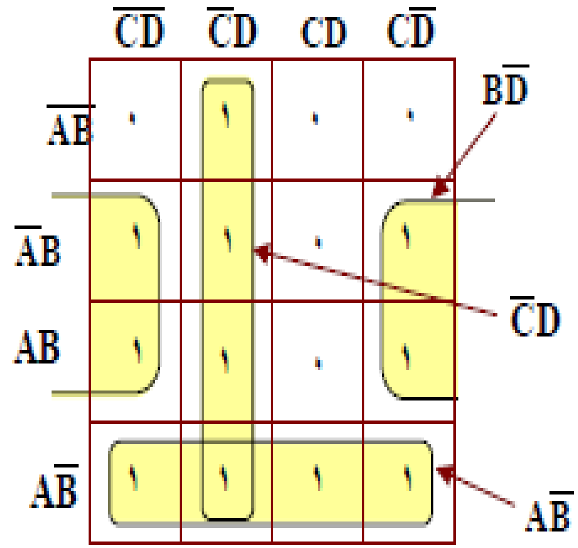
(أ)



$$Y = \overline{ABCD} + \overline{ABC}D + \overline{AB}CD + \overline{AB}C\overline{D}$$
$$+ \overline{A}B\overline{C}D + \overline{A}BCD + A\overline{B}CD + ABCD$$
$$+ A\overline{BCD} + A\overline{BC}D + AB\overline{C}D + A\overline{B}C\overline{D}$$ (قبل التبسيط)

$$Y = \overline{B} + D$$ (بعد التبسيط)

(حـ)



$$Y = \overline{ABC}D + \overline{A}B\overline{CD} + \overline{A}B\overline{C}D + \overline{A}BC\overline{D}$$
$$+ AB\overline{CD} + AB\overline{C}D + ABC\overline{D} + A\overline{BCD}$$
$$+ A\overline{BC}D + A\overline{B}CD + A\overline{B}C\overline{D}$$ (قبل التبسيط)

$$Y = \overline{C}D + A\overline{B} + B\overline{D}$$ (بعد التبسيط)

(د)

أمثلة مختلفة عن التجميع في خرائط كارنوف

مثال :- اكتب التعبير الجبري الذي يمثله جدول الحقيقة المبين في الشكل ثم قم بتبسيطه باستخدام خريطة كارنوف.

الإدخالات				الإخراج
A	B	C	D	Y
0	0	0	0	0
0	0	0	1	1
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1

→ تكملة للجدول

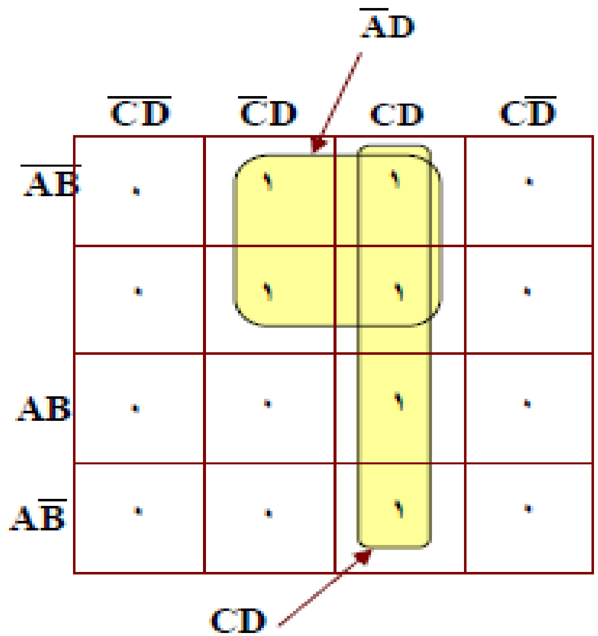
الإدخالات				الإخراج
A	B	C	D	Y
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

جدول الحقيقة المطلوب تبسيط الدالة له

الخطوة الأولى للحصول على التعبير الجبري هي كتابة الحدود التي تعطي الإخراج (Y) في جدول الحقيقة والمساوي للقيمة (1) كما في الشكل.
وبتجميع هذه الحدود يمكننا استنتاج التعبير الجبري وهو كما يلي:

$$Y=\bar{A}\bar{B}\bar{C}D+\bar{A}\bar{B}CD+\bar{A}B\bar{C}D+\bar{A}BCD+A\bar{B}CD+ABCD$$

والخطوة التالية هي رسم خريطة كارنوف لأربعة متغيرات ونقوم بوضع الآحاد التي في عمود الإخراج (Y) من جدول الحقيقة في الخلايا المكافئة لها على خريطة كارنوف.



وبالنظر الى خريطة كارنوف في الشكل نجد انه يمكن تجميع الآحاد في مجموعتين كل مجموعة تحتوي على أربعة من الآحاد (1’s). وبالتالي فإن الشكل المربع العلوي والذي يحتوي على أربعة أحاد المتغير B والمتغير B يمكن حذفها وبالمثل المتغير C، المتغير C وتكون النتيجة هي AD. وكذلك بالنسبة الشكل المستطيل على الخريطة والذي يحتوي على أربعة آحاد فإنه يمكن حذف كل من المتغيرات A,A,B,B والنتيجة هي CD. والتعبير الجبري المبسط على ذلك يكون:

$$Y=\bar{A}D+CD$$

دوائر الجمع والطرح الثنائية
Binary Adders and Subtractors

Half Adder circuit دائرة الجامع النصفي

المدخلات		الإخراج	
A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

بدراسة عمود الجمع S في جدول الحقيقة نجد انه يماثل إخراج بوابة XOR ونجد ان عمود الحامل يماثل تماما إخراج بوابة AND

شكل (٣-٢٢) (أ) يوضح كيفية توصيل البوابتين لجمع الادخالين A,B والحصول على الاخراجين C,S واللذان يتبعان جدول الحقيقة السابق وتسمى الدائرة باسم الجامع النصفي . والمخطط الصندوقي لدائرة الجامع النصفي موضحة في شكل (٣-٢٢)(ب) حيث يرمز الحرفان HA إلى كملتي (Half Adder) أي الجامع النصفي

شكل (٣-٢٢) الدائرة المنطقية لجامع النصفي

- **الدالة المنطقية المبسطة للاخراجين S,C ،يمكن الحصول عليهما مباشرة من جدول الحقيقة وبالرجوع إلى الجدول نجد أن :**

$$S = \overline{A}B + A\overline{B}$$
$$C = AB$$

دائرة الجامع الكامل
Full Adder Circuit

من دراستنا جمع الإعداد الثنائية وجدنا إن عند جمع خانتين (2 bits)غالبا ما يتبقى مقدار يسمى الباقي أو الحامل (carry) والذي يجب إن يرحل ليجمع مع الخانة التالية وهذا فانه في احد الأعمدة يكون الجمع لثلاثة أرقام وخانات (bits) وليس لي رقمين وبالتالي فان الجامع النصفي لن يستطيع العمل في هذه الحالة.

دائرة الجمع الكامل هي دائرة توافقية تستطيع جمع ثلاثة أرقام (bits) في نفس الوقت وهي تتكون من ثلاث إدخالات وخراجين هما A,B يمثلان الرقمين المراد جمعهما والمدخل الثالث c_{in} (input (carry) يمثل الرقم الباقي أو المرحل من جمع الرقمين السابقين وهناك أخراجان هما الحامل والمجموع،

جدول الحقيقة لدائرة الجمع الكامل موضح بالشكل التالي(٣-٤)

الاخراجات			الادخالات	
A	B	C_{IN}	S	C
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$0+0+0=0$ مع عدم وجود حامل
$0+0+1=1$ مع عدم وجود حامل
$0+1+0=1$ مع عدم وجود حامل
$0+1+1=10_2$ or 2_{10} والتي تمثل ٠ وحامل ١
$1+0+0=1$ مع عدم وجود حامل
$1+0+1=10_2$ or 2_{10} والتي تمثل ٠ وحامل ١
$1+1+0=10_2$ or 2_{10} والتي تمثل ٠ وحامل ١
$1+1+1=11_2$ or 3_{10} والتي تمثل ١ وحامل ١

جدول ٣-٤ قواعد الجمع في حالة
الجامع الكامل

الأعمدة الثلاثة الأولى في الجدول تمثل الإدخالات A B C وبذلك يكون عدد احتمالات الإدخالات يساوي (٨=٢^٣) ثمانية احتمالات إما الاخراجات S C يتم الحصول عليها من حاصل الجمع للمداخلات

$$S = \overline{A}\,\overline{B}C_{in} + \overline{A}B\overline{C}_{in} + A\overline{B}\,\overline{C}_{in} + ABC_{in}$$

$$C = \overline{A}BC_{in} + A\overline{B}C_{in} + AB\overline{C}_{in} + ABC_{in}$$

- وللوصول إلى الشكل النهائي والمبسط يجب كتابة المعادلتين ولنبدأ بمعادلة الإخراج

$$S = \bar{A}\,\bar{B}\,C_{in} + \bar{A}\,B\,\bar{C}_{in} + A\,\bar{B}\,\bar{C} + A\,B\,C_{in}$$

$$= (\bar{A}\,B + A\,\bar{B})\,\bar{C}_{in} + (\bar{A}\,\bar{B} + A\,B)\,C_{in}$$

المقدار $\bar{A}\,B + A\,\bar{B}$ يمثل معادلة XOR بادخالين والمقدار $\bar{A}\,\bar{B} + A\,B$ يمثل معادلة XNOR بادخالين ويمكن وضع المعادلة السابقة على الصورة التالية :-

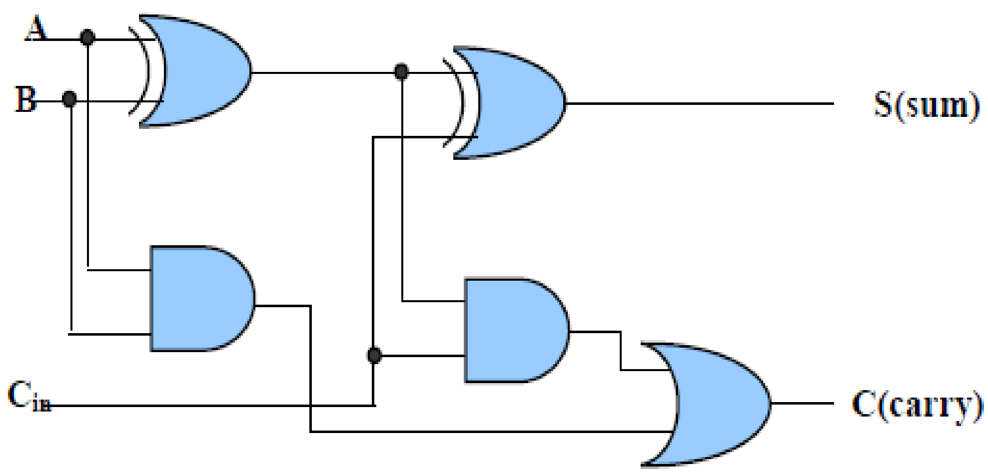
$$S = (A \oplus B)\,\overline{C}_{in} + (\overline{A \oplus B})\,C_{in}$$

وبالنظر الى المعادلة السابقة نجد أنها تمثل XOR بادخالين احدهما (A + B)والأخر C_{in} وبالتالي فان الصورة النهائية لمعادلة S تصبح

$$S = (A \oplus B) \oplus C_{in} = A \oplus B \oplus C_{in}$$

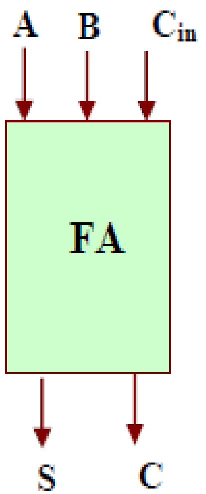
أي ان ان معادلة S يمكن تمثيلها باستخدام بوابتي XOR الاولى إدخالها A,B والثانية إدخالها يمثل إخراج الاولى مع C_{in}

وتمثيل معادلة Sومعادلة C بالبوابات موضح في شكل ٣-٢٣(ا) والمخطط الصندوقي لدائرة الجمع الكامل موضح في شكل ٣-٢٣(ب) حيث يرمز الحرفان FA إلى اختصار كلمتي (FULL ADDER) أي



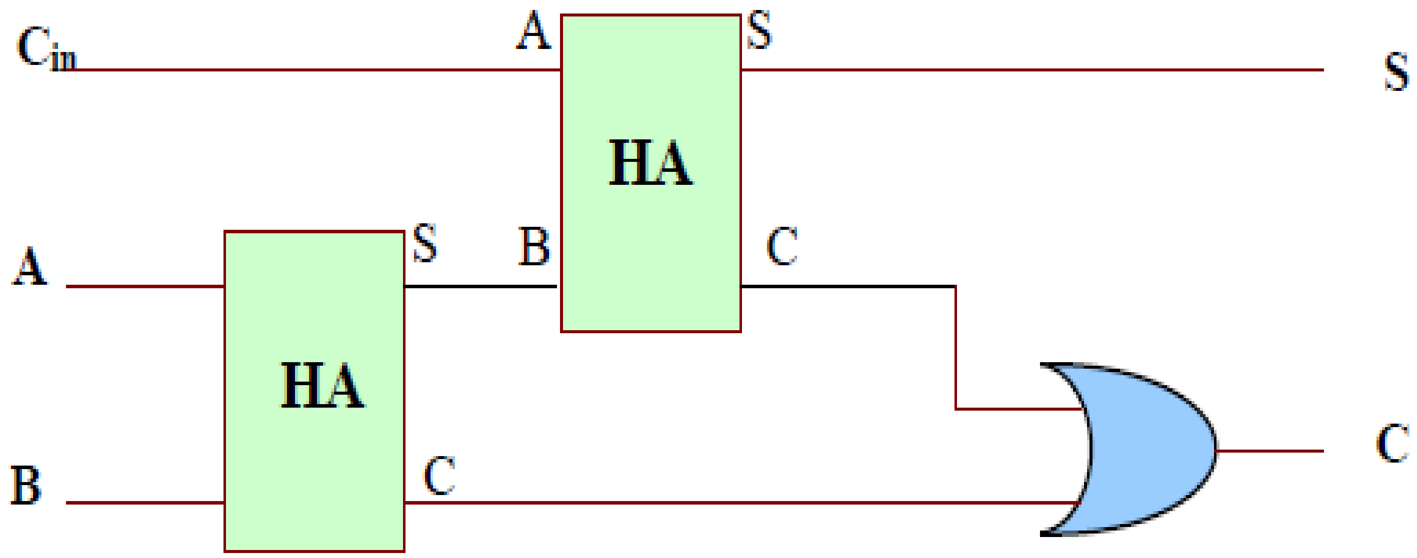
(أ)

≡



(ب)

ومن الدائرة في شكل ٣-٢٣(ا) يتضح لنا إن الجامع الكامل يتكون من دائرتين للجامع النصفي مع بوابة OR والمخطط الصندوقي للجامع الكامل باستخدام عدد ٢ جامع نصفي وبوابة OR



شكل(٣-٢٤) المخطط الصندوقي للجامع الكامل

دائرة الطارح النصفي Half Subtractors Circuit

ان طرح عددين ثنائيين يمكن ان يأخذ عن طريق المتمم للمطروح ثم نجمع الناتج على المطروح منه بهذه الطريقة عملية الطرح أصبحت عملية جمع وتتطلب جامع كامل او عدد منه لتمثيل الدائرة ومن الممكن تمثيل الطرح باستخدام الدوائر المنطقية بطريقة مباشرة ،كما نجربها بالورقة والقلم وبهذه الطريقة كل خانة (bit) من المطروح تطرح من الخانة المقابلة لها من المطروح منه للحصول على خانة (bit) حاصل الطرح

الفرق إذا كانت خانة المطروح منه اصغر من خانة المطروح.فهناك (1) سوف يستعار من الخانة التي تليها وكما ان هناك جامع نصفي وجامع كامل ،يوجد لدينا أيضا طارح نصفي وطارح كامل والطارح النصفي هو دائرة توافقية تطرح خانتين (bit-2) وتعطي لنا إخراج يمثل الفرق بينهما ولها أيضا إخراج أخر يساوي (1) في حالة الاستعارة والاستلاف وسنرمز للمطروح منه A والمطروح B. ولتنفيذ (A-B) يجب ان نختبر مقدار كل من $\overline{A}$, B لو كان A > B نحصل على ثلاثة احتمالات وهي 1-1=0، 1=0-1، 0-0=0

وتسمى النتيجة خانة الفرق إذا كان لدينا A<B يكون لدينا 1-0 ومن الضروري استعارة واحد من المرحلة التالية والواحد المستعار يضيف 2 على المطروح منه كما في النظام العشري ، حيث الاستعارة تضيف عشرة (10)على خانة المطروح منه .وبما ان أصبح المطروح منه يساوي (2) فان الفرق يصبح 2-1=1 . والطارح النصفي يحتاج أخراجين احدهما يمثل الفرق ويرمز له بالرمز (D) والإخراج الثاني يمثل الاستعارة او الاستلاف ويرمز لها بالرمز (B)

جدول الحقيقة والذي يوضح العلاقة بين الإدخالات الاخراجات للطارح النصفي موضح في جدول (٣-٥) والتعبير البوليني للإخراج (D)،الإخراج (B_0) للطارح النصفي يمكن استنتاجه مباشرة من جدول الحقيقة

$$D = \overline{A}\,B + A\,\overline{B}$$

$$B_0 = \overline{A}\,B$$

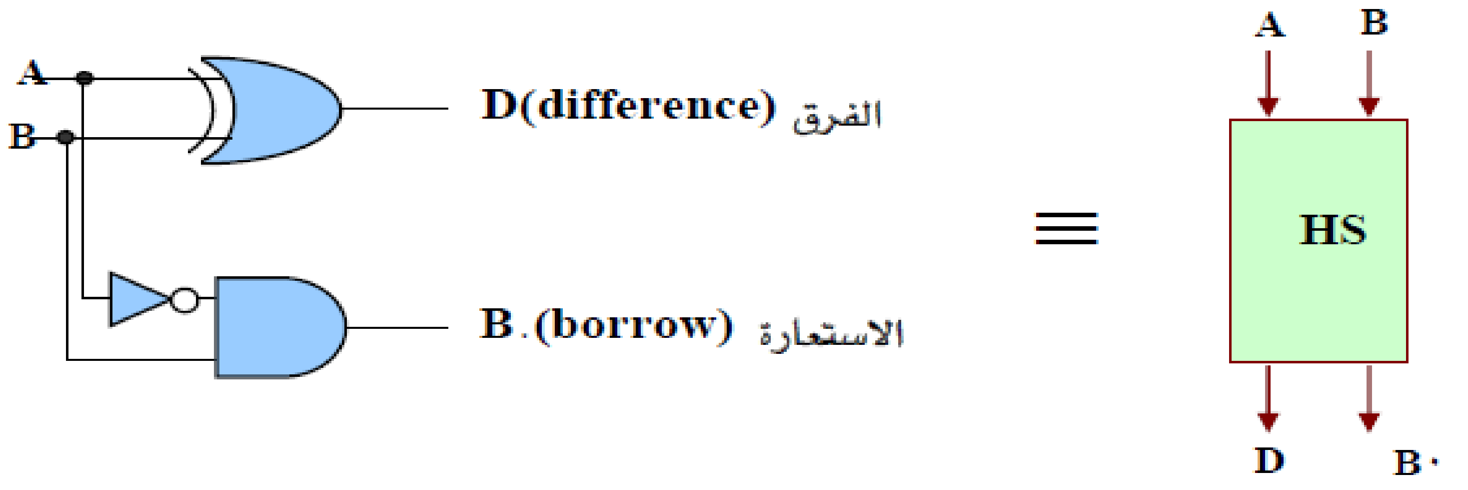
نلاحظ من معادلة الإخراج (D) انه يماثل تماما الإخراج (S) في الجامع النصفي وبذلك يمكن تمثيله عن طريق بوابة XOR بينما الإخراج (B_0) يختلف عن الإخراج (C) في الجامع النصفي بان المتغير A معكوس ويمكن تمثيل الإخراج (B_0) أيضا عن طريق بوابة AND لها الادخالين $\overline{A}$, B

الإدخالات		الاخراجات	
A	B	D	B_0
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

جدول (٣-٥) القواعد الأربعة للطرح الثنائي

شكل (٣-٢٥)(ا)   يوضح كيفية تمثيل الطارح النصفي بينما شكل (٣-٢٥)(ب) يمثل المخطط الصندوقي له حيث

يرمز الحرفان H S الى اختصار كلمتي (Half Subtractor)



شكل (٣-٢٥) الدائرة المنطقية للطارح النصفي

FULL –SUB TRACTOR دائــرة الطارح الكــامــل

الطرح الكامل هو دائرة توافقية تؤدي عملية الطرح بين رقمين (2bit) مأخوذا في الاعتبار ان (1) ربما يستعار من الرقم الذي يليه هذه الدائرة لها ثلاث مدخلات ومخرجان ،المدخلات الثلاثة هي A , B ,B_{in} وترمز الى المطروح منه A والمطروح B والاستلاف السابق B_{in} على الترتيب الاخراجين D,B_0 يرمزان الى الفرق والمستعار

الإدخالات			الاخراجات	
A	B	B_{in}	D	B
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

جدول (٣-٦)قواعد الطرح في حالة الطارح التام

حيث ان الصفوف الثمانية تحت المدخلات تمثل التشكيلات المحتملة $S,1$ $S،0،$ التي يمكن ان يأخذها المتغير الثنائي إما $S،1$ ، $S,0$ للمتغيرات, في الإخراج فانه يمكن تحديدها من العلاقة الآتية $A- B -B_{in}$ التشكيلات التي لها $Bin =0$ كأنها تمثل الأربع احتمالات في جدول الحقيقة للجامع النصفي عندما يكون $B_{in}=1$, $A=0, B=0$ يجب ان نستعير (1) من المرحلة المقبلة والذي يجعل $B_0=1$ ونضيف (2) على A وبالتالي نقول $2-0-1=1$ ويكون $D=1$ ، وعندما يكون $A=0, B=1, B_{in}$ يجب ان نستعير (1) من المرحلة المقبلة والذي يجعل $A=2$, $B_0=1$ وبالتالي نقول $2-1-1 =0$ ويكون $D=0$وعندما يكون $A=1$ $B=0$, $B_{in} =1$, فان $A-B-B_{in}=0$ وهذا يجعل $B_0=0$, $D=0$ وأخيرا عندما يكون $A=1, B=1$,$B_{in}=1$ يجب ان نستعير (1) من المرحلة المقبلة والذي يجعل $B_0=1$, $A=3$ ويكون $3-1-1=1$ ويكون $D=1$ويمكن كتابة الدالة المنطقية للطارح الكامل من جدول الحقيقة كما يلي :-

$$D = \overline{A}\overline{B}B_{in} + \overline{A}B\overline{B}_{in} + A\overline{B}\overline{B}_{in} + ABB_{in}$$

وهي تماثل تماما معادلة (S) في الجامع الكامل ، وبالتالي يمكن وضعها في الصورة النهائية لها على الشكل

$$D = (A \oplus B) \oplus B_{in} = A \oplus B \oplus B_{in}$$

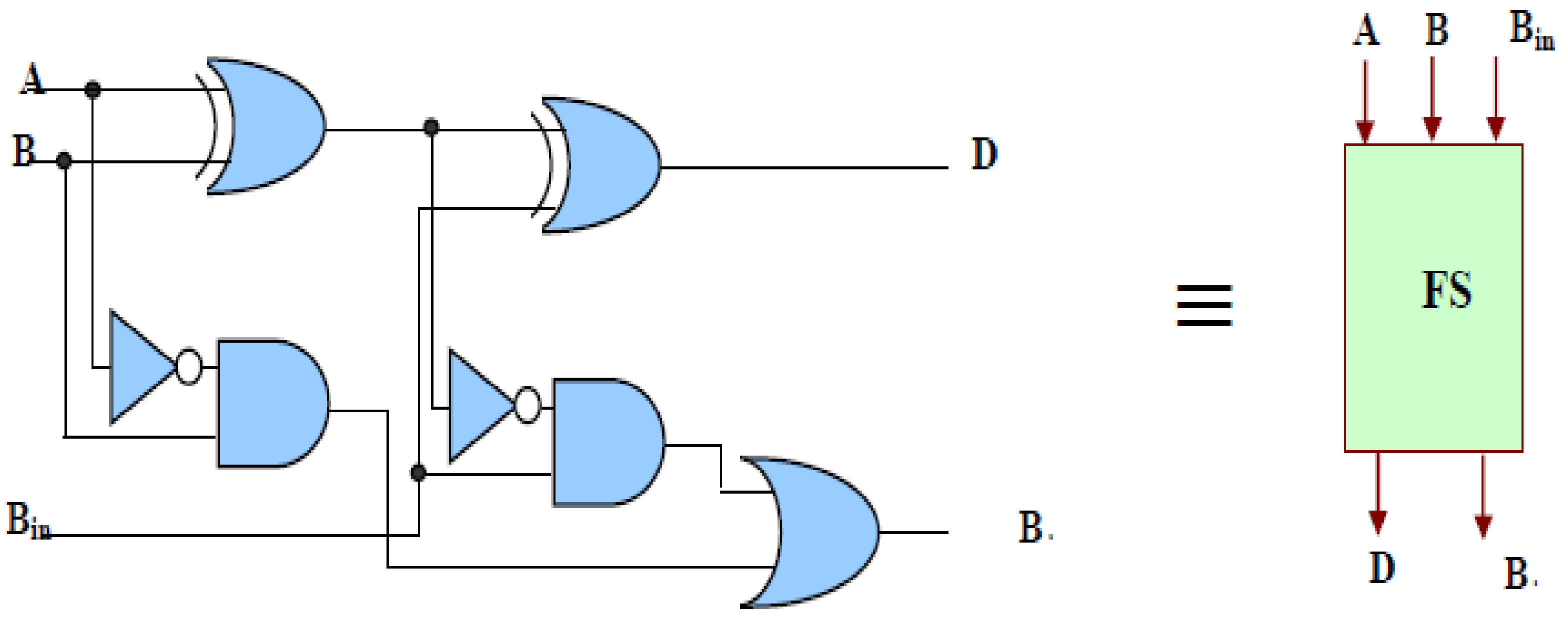
وبالنسبة للخرج الثاني (B) فتكون شكل الدالة له كالآتي :-

$$B_0 = \overline{A}\overline{B}B_{in} + \overline{A}B\overline{B}_{in} + \overline{A}BB_{in} + ABB_{in}$$

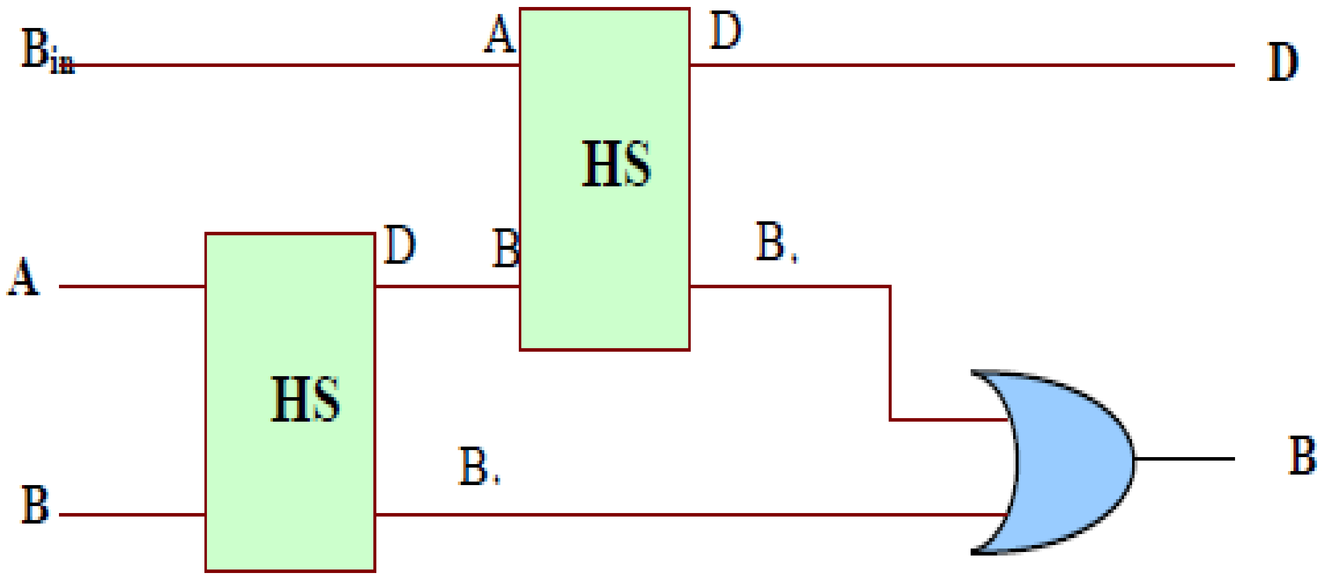
$$= B_{in}(\overline{AB} + AB) + \overline{A}B(\overline{B}_{in} + B_{in})$$

$$B_0 = B_{in}(\overline{A \oplus B}) + \overline{A}B \quad \Leftarrow \quad (\overline{B}_{in} + B_{in} = 1)$$

وتمثيل معادلتي الإخراج (D)، (B) موضح بالشكل ٣-٢٦(ا) في هذا الشكل يتضح لنا ان الطارح الكامل يتكون من دائرتين للطارح النصفي مع بوابة OR



شكل (٣-٢٦) الدائرة المنطقية للطارح الكامل



شكل (٣ -٢٧) المخطط الصندوقي للطارح الكامل.

الفصل الرابع
الدوائر المنطقية المتعاقبة

الأهداف العامة لهذه الوحدة :

عندما تكمل هذه الوحدة يكون لديك القدرة على :

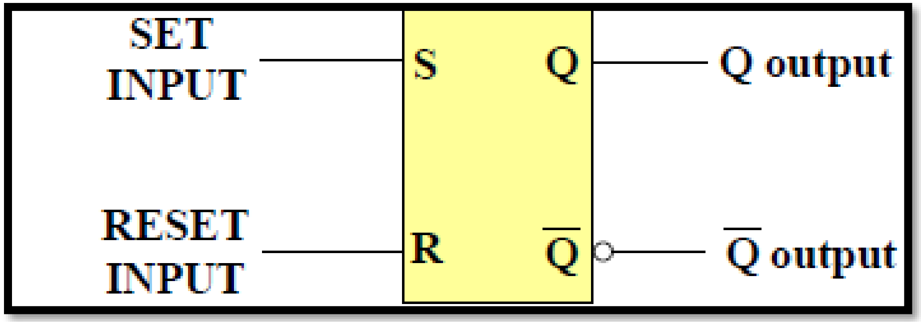
- معرفة دوائر المساكات وجدول الحقيقة لها وكيفية رسم المخطط الزمني للدائرة .
- معرفة دوائر القلابات وجدول الحقيقة لها وكيفية رسم المخطط الزمني للدائرة .
- معرفة الأنواع المختلفة لمسجلات الإزاحة .
- معرفة الأنواع المختلفة للعدادات الثنائية غير المتزامنة والمتزامنة ورسم نبضات الاخراج لها .
- معرفة الفرق بين العدادات غير المتزامنة والمتزامنة .

Latches المساكات

دائرة هي نوع من عناصر التخزين ثنائية الاستقرار والتي عادة ما توضع في تصنيف منفصل عن دوائر القلابات .والمساكات من حيث طبيعة العمل تشبه دوائر القلابات لأنها عنصر ثنائي الاستقرار يمكن وضعه في إحدى حالتي الاستقرار بواسطة نظام التغذية الخلفية والذي فيه يوصل الإخراج خلفيا الى الإدخال المعاكس.

والفرق الرئيسي بين المساكات والقلابات هو في الطرقة المستخدمة لتغير حالتي الاستقرار فقط .

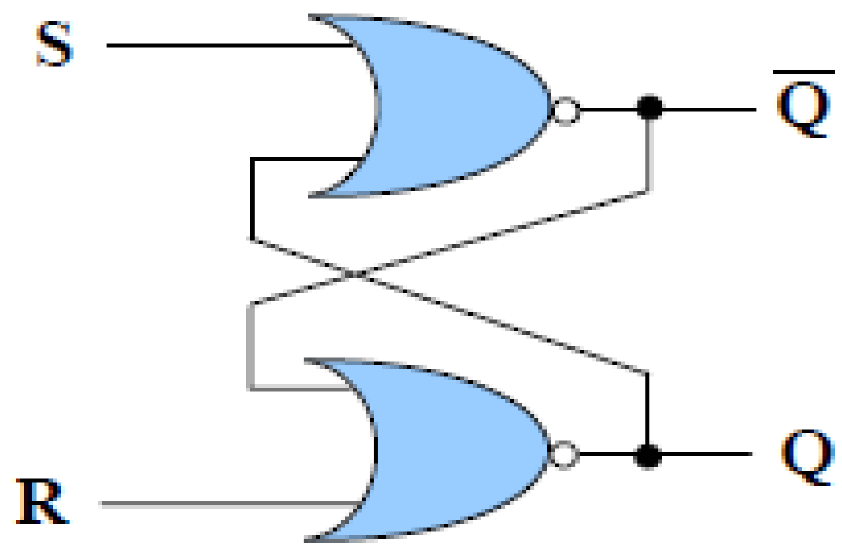
المساك (Latch) هو نوع من المهتز متعدد التوافقيات ثنائي الاستقرار يوضح شكل (4 - 1) الرمز المنطقي لدائرة المساك من النوع R - S ومنه يتضح وجود مدخلين يرمز لأحدهما بالرمز S يعرف بالمدخل الفعال او مدخل الوضع في الحالة "١" (set input) ويرمز للأخر بالرمز R ويعرف بالمدخل الغير فعال او مدخل الوضع بالحالة "0" (Reset input) كما يوجد لها مخرجان يرمز لأحدهما بالرمز Q ويعرف بالمخرج المتمم



شكل (٤- ١) الرمز المنطقي لدائرة المساك S-R

- يقال ان دائرة المساك في حالة فعالة او نشطة (set condition) عندما يكون $\bar{Q}=0$,$Q=1$.
- ويقال أنها غير فعالة او خاملة (Rest condition) عندما يكون $\bar{Q} = 1$, $Q = 0$.

ويمكن بناء دائرة المساك S-R من بوابتي NOR باستخدام خاصية التغذية الخلفية المرتدة من مخرج إحدى البوابتين الى مدخل البوابة الأخرى كما موضح في الشكل (4-2)



شكل (4-2) دائرة المساكات S-R ذو المتدخلات الفعالة العالية

ونظرا لان المستوى المنطقي الفعال لبوابة NOR هو (1) أي مستوى الإدخال الذي يحدث عند تغير في حالة الإخراج لذا فان جدول الحقيقة لدائرة المساك في هذه الحالة يأخذ الصورة الموضحة في جدول 4-1 وتسمى الدائرة في هذه الحالة بدائرة المساك ذات المدخلات الفعالة العالية

الادخالات		الاخراجات	وضع التشغيل Mode of operation
S	R	Q	
0	0	Q_0	وضع الإمساك عدم التغير No change
0	1	0	الوضع الغير فعال Latch RESETS
1	0	1	الوضع الفعال Latch sets
1	1	?	وضع الخطر او وضع غير مسموح بيه Invalid condition

جدول (1-4) جدول الحقيقة لدائرة المساك S-R ذات المدخلات العالية

وبالنظر الى جدول الحقيقة الموضح يمكننا ملاحظة ما يلي :-

١- عند وجود المستوى المنطقي (0) على المدخلين S-R في نفس الوقت لأتغير حالة المساك أي تضل قيمة الإخراج Q كما هي السطر الأول في جدول الحقيقة السابق .

٢- عندما يتغير المستوى المنطقي على الإدخال R من 0 الى 1 يتغير المستوى المنطقي للإخراج Q الى 0 أي ان Q=0 للحالة غير الفعالة كما في السطر الثاني في جدول الحقيقة السابق، إما إذا كان الإخراج Q=0 أصلا فيظل كما هو بدون تغير .

٣- عندما يتغير المستوى المنطقي على الإدخال S من 0 الى 1يتغير المستوى المنطقي للإخراج Q من 0 الى 1 أي ان Q=1 للحالة الفعالة كما في السطر الثالث في جدول الحقيقة السابق ،إما إذا كان الإخراج Q=1 أصلا فيضل كما هو بدون تغير .

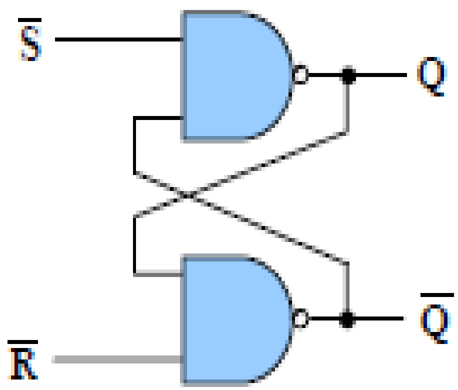
٤-غير مسموح بوجود المستوى المنطقي 1 على المدخلين S – R في نفس الوقت نظرا لأنه يمثل الحالة الفعالة للبوابة NOR ومن ثم تصير المخارج في هذه الحالة غير معرفة كما في السطر الأخير من جدول الحقيقة السابق

٥-حالة المخارج تتغير فقط عندما تتغير المداخل وتحتفظ المخارج بحالتها بدون تغير إذا ظلت المداخل بدون تغير .اي ان دائرة المساك تمسك على حالة معينة إذا لم تتغير المداخل .ثم قيل ان لها خاصية الاحتفاظ بالبيانات بصفة مؤقتة .

ويمكن بناء دائرة المساك بوابتي NAND كما في الشكل (٤-٣) ونظرا لان المستوى الفعال لبوابة NAND هو 0 لذا فان جدول الحقيقة في هذه الحالة في الصورة الموضحة في جدول (2-4) وتسمى الدائرة في هذه الحالة بدائرة المساك ذات المدخلات الفعالة المنخفضة

الادخالات		الاخراجات	وضع التشغيل
$\overline{S}$	$\overline{R}$	Q	Mode of Operation
0	0	؟	وضع خطر وغير مسموح بيه Invalid Condition
0	1	1	الوضع الفعال Latch sets
1	0	0	الوضع غير الفعال Latch Resets
1	1	Q_0	وضع الإمساك عدم التغير No change

جدول(2-4) جدول الحقيقة لدائرة المساك S-R ذات المدخلات المنخفضة



شكل (٤-٣) دائرة المساك S-R ذو المدخلات الفعالة المنخفضة

وبالنظر الى جدول الحقيقة الموضح بالشكل السابق يمكننا ملاحظة ما يلي :-

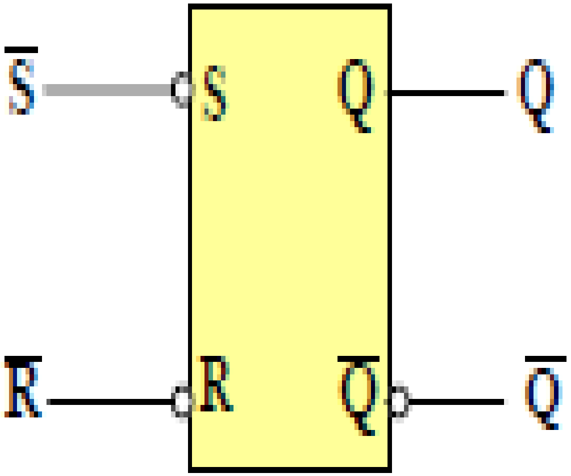
١- وجود المستوى المنطقي(1) على المدخلين بنفس الوقت لا يغير حالة دائرة المساك ويظل المخرج Qكما هو (السطر الأخير) .

٢-عندما يكون المستوى المنطقي على المدخل $\overline{S}=0$, و$\overline{R}=1$ يتغير المستوى المنطقي للإخراج الى 1 كما في السطر الثاني من جدول الحقيقة السابق ، إما إذا كان الإخراج $Q=1$ أصلا فيظل كما هو بدون أي تغير .

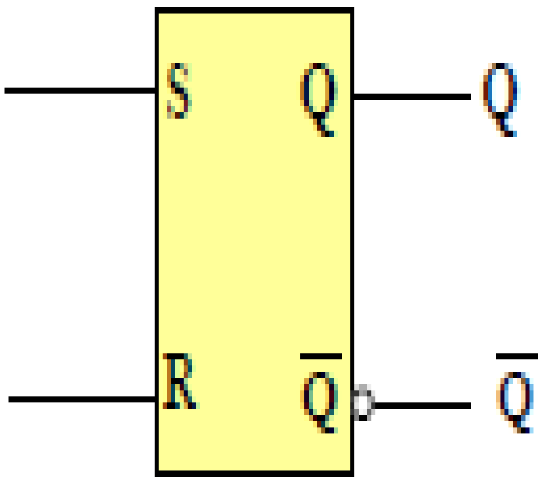
٣- عندما يكون المستوى المنطقي على الإدخال $\overline{S}=1$ المدخل $\overline{R}=0$ يتغير المستوى المنطقي للإخراج الى 0 انظر السطر الثالث من الجدول ، إما إذا كان الإخراج $Q=0$ أصلا فيظل كما هو بدون تغير .

٤- غير مسموح بوجود المستوى 0 على المدخلين في نفس الوقت نظرا لأنه يمثل المستوى الفعال لبوابة NAND ومن ثم فان حالة المخارج تكون غير معرفة الشكل (4-4) يوضح الرمز المنطقي لدائرة المساك ذات المدخلات الفعالة العالية ودائرة المساك ذو المدخلات الفعالة المنخفضة

يوضح شكل (٤ـ ٤) الرمز المنطقي لكل من دائرة المساك ذات المدخلات الفعالة العالية والمنخفضة



دائرة المساك ذات المدخلات الفعالة المنخفضة

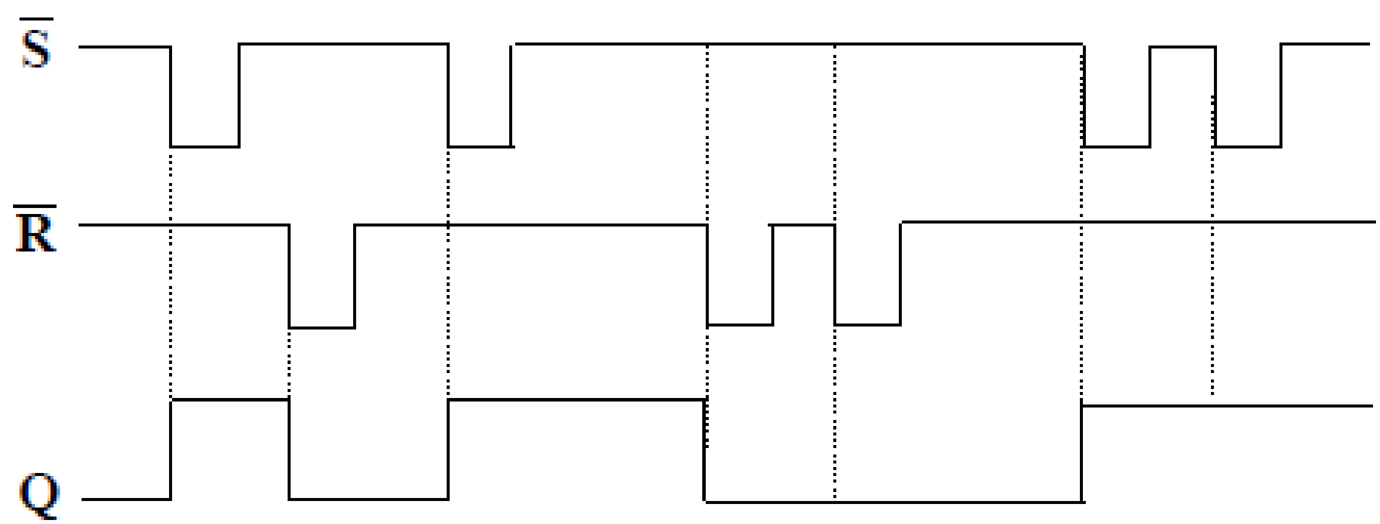


دائرة المساك ذات المدخلات الفعالة العالية

المثال التالي يوضح كيفية عمل دائرة المساك ذات المدخلات الفعالة المنخفضة وذلك عن طريق وضع نبضات على كل من $\overline{R}$ $\overline{S}$ وملاحظة شكل الإخراج Q وسوف نتجنب وضع $\overline{R}=0$ $\overline{S}=0$ حيث ان حالة الإخراج لا تكون معروفة في هذه الحالة

<u>مثال (4-1)</u> :- إذا كان شكل نبضات الإدخال لكل من $\overline{S}$و $\overline{R}$ في شكل (4-5) ارسم شكل نبضات الإخراج Q بفرض ان الحالة التي عليها الإخراج Q قبل تطبيق أول نبضة لكلا الادخالين هي $Q=0$

<u>الحل :-</u>

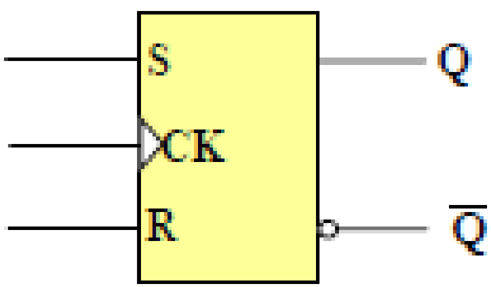


شكل (4-5) المخطط الزمني لدائرة المساك

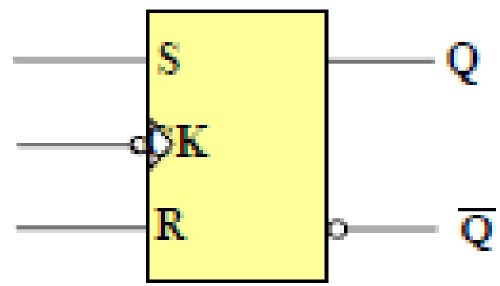
Clocked S-R Flip Flop القلاب S-R المتزامن

يعرف المساك S-R او $\overline{S}$-$\overline{R}$ الأساسي السابق دراسته بالمساك غير المتزامن نظرا لتغير وضع الإخراج الطبيعي Q مباشرة مع تغير المدخلات فور التأثير بالمستوى المنطقي الفعال كما يحدث في الدوائر المنطقية التوافقية ولذلك فان الدوائر المنطقية التوافقية ودوائر المساك تعمل بشكل لا تزامني

ويمكن القول بان كلمة تزامن تعني ان الإخراج سوف يتغير فقط عند نقطة محددة من نبضات التزامن او ما يطلق عليها نبضات الساعة (Clock Pulse) وسوف تكتب اختصارا (CK) ان التغير في الإخراج يحدث متزامنا مع نبض الساعة



(أ)

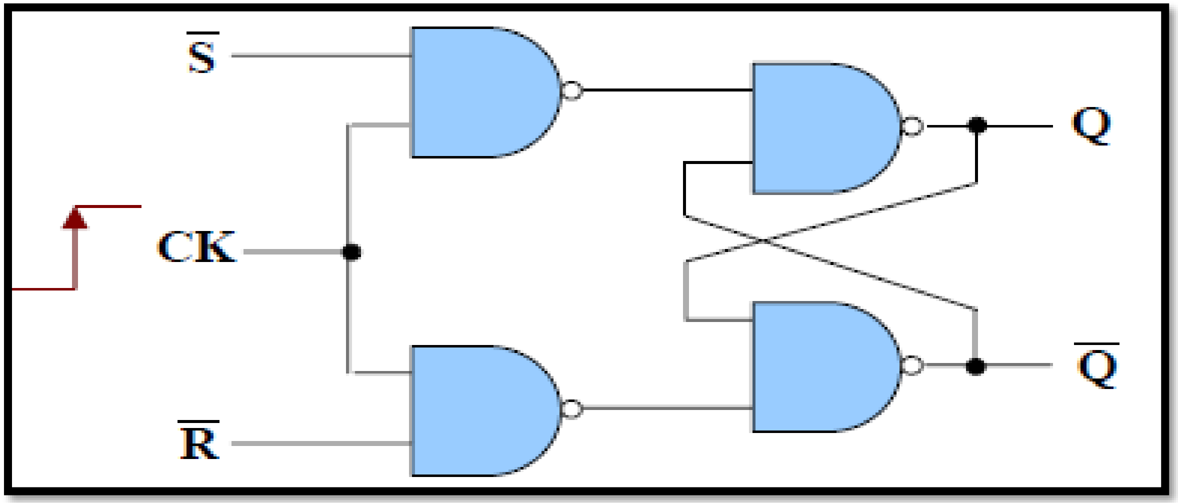


(ب)

شكل (٤-٦) الرمز المنطقي للقلاب S-R المتزامن

في الشكل (٤-٦) (أ) نلاحظ عدم وجود حلقة دائرية صغيرة إمام مدخل نبضة الساعة وهذا يعني ان إخراج القلاب S-R لن يتغير ألا مع وصول حافة النبضة الموجبة أي الحافة التي تغير من (0) الى(1) بينما في الشكل(٤-٦) (ب) نلاحظ وجود هذه الحلقة الدائرية الصغيرة وهذا يعني ان إخراج القلاب سوف يتغير مع وصول حافة النبضة السالبة أي الحافة التي تغير من (1) الى (0) .

شكل (٤-٧) يبين دائرة القلاب S-R المتزامن باستخدام بوابة NAND ، حيث أضيفت بوابتي NAND الى المساك الأساسي وذلك لإضافة خاصية التزامن له ويتم نقل البيانات الموجودة على مدخل البيانات S و R الى المخرج (Q) عندما تكون نبضة التزامن عند الحافة الموجبة حيث تعمل كنبضة سماح لنقل البيانات من الإدخال الى الإخراج



شكل (٤-٧) دائرة القلاب S-R المتزامن

جدول الحقيقة (٤-٣) يبين بالتفصيل طريقة تشغيل القلاب S-R المتزامن على النحو التالي :-

١- عندما تصل نبضة التزامن CK الى المدخل بينما المداخل S R عند المستوى المنطقي (0) فان الإخراج أي يضل كما هو كما كان قبل مجيء نبضة التزامن ويعرف هذا الوضع بالا مساك .

٢-عندما يتم التأثير على المدخل R بالمستوى العالي S=0, R=1 وتنتقل نبضة التزامن من (0) الى (1) فان الإخراج يصبح مساويا للصفر (0) ويقال ان القلاب في الحالة غير الفعالة .

٣- عند التأثير على المدخل S بالمستوى المنطقي العالي R=0 S=1, وتنتقل نبضة التزامن من (0) الى (1) فان الإخراج Q=1 ويقال ان القلاب في حالة فعالة .

<u>الوضع المحظور عندما يكون R=1 ، S=1 لاستخدم كما قلنا سابقا لان حالة الإخراج تكون غير معرفة</u>

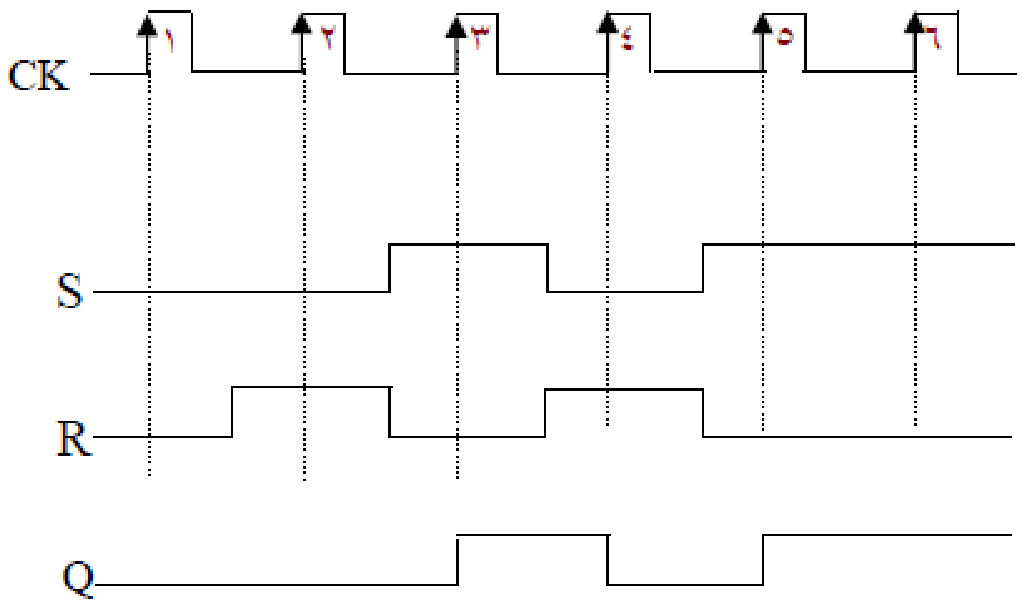
جدول (٤-٣) جدول الحقيقة لدائرة القلاب S-R المتزامن

المدخلات			الخرج	وضع التشغيل
S	R	CK	Q	Mod of Operation
0	0	X	Q_0	وضع الإمساك (عدم التغير) **No Change**
0	1	↑	0	**الوضع غير الفعال (latch (Resets**
1	0	↑	1	**الوضع الفعال (latch sets)**
1	1	↑	?	**وضع خطر او غير مسموح به invalid condition**

- **نبضة الساعة تتغير من (0) الى (1)= ↑**
- **لا يهم = X**
- **الإخراج الموجودة قبل وصول أول نبضة تزامن = Q**

ونظرية العمل وجدول الحقيقة للقلاب S-R الذي يعمل مع حافة النبضة السالبة (أي التي تتغير من 0 الى 1) تماثل تماما القلاب السابق مع اختلاف واحد فقط ان التغير في الإخراج سوف يحدث مع تغير نبضة التزامن من (1) الى (0)

مثال (4-2) :- ارسم شكل نبضات الإخراج (Q) لدائرة القلاب S – R والموضحة في شكل (4-6) إذا كان شكل نبضات الإدخال لكل من S ,R , CK موضح بالشكل (4-7) افترض ان دائرة القلاب تعطي إخراج Q=0 قبل وصول أول نبضة من نبضات التزامن



شكل ٤-٧ المخطط الزمني لدائرة القلاب S-R المتزامن

حل المثال السابق

١-عند نبضة التزامن الاولى S=0, R=0 وبالتالي الإخراج Q لن يتغير أي ان Q=0

٢-عند نبضة التزامن الثانية S=0 , R=1 وبالتالي يظل الإخراج Q=0 (Reset)

٣-عند نبضة التزامن الثالثة S=1 , R= 0 وبالتالي يتحول الإخراج Q الى 1 أي ان Q=1

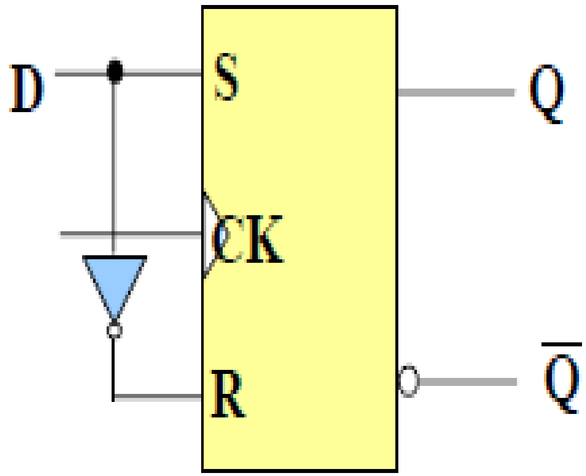
٤-عند نبضة التزامن الرابعة S=0, R=1 وبالتالي يكون الإخراج Q=0 (Reset)

٥-عند نبضة التزامن الخامسة S=1, R=0 وبالتالي يكون الإخراج Q=1 (Set)

٦-عند نبضة التزامن السادسة S=1, R=0 وبالتالي يظل الإخراج يساوي (1) أي ان Q=1

D-Type Flip -Flop دائرة القلاب من النوع D

الدائرة القلابية من النوع D يمكن استخدامها كوحدة تخزين لخانة واحدة (Single Bit) من المعلومات (0 او 1) وبإضافة بوابة عاكس الى دائرة القلاب S-R المتزامن تتحول الى دائرة قلاب من النوع D كما هو موضح في شكل (٤-٨)



شكل (٤-٨) دائرة قلاب من النوع D

نلاحظ ان دائرة القلاب من النوع D بدخل واحد فقط وهو الدخل D بالإضافة الى نبضة التزامن CK فإذا كان D عند المستوى المنطقي (1) عندما تصل نبضة التزامن الى المدخل CK فان إخراج دائرة القلاب يكون هو المستوى المنطقي1 لأنه في هذه الحالة يكون المدخل S=1 وR=0

بالرجوع الى جدول الحقيقة لدائرة القلاب S-R المتزامن (جدول ٤-٣) نجد ان الإخراج Q=1 وإذا كان D عند المستوى المنطقي (0) عند ما تصل التزامن الى المدخل CK فان إخراج دائرة القلاب يكون هو المستوى المنطقي (0) لأنه في هذه الحالة يكون الإدخال S=0 ,والإدخال R=1 وبالنظر الى الجدول (٤-٣) نجد ان الإخراج Q=0 في الحالة الفعالة نقول انه تم تخزين (1) بدائرة القلاب وفي الحالة الغير فعالة (0) نقول انه تم تخزين (0) بدائرة القلاب

وطريقة التشغيل السابقة لدائرة القلاب من النوع D والذي يتغير الإخراج له عند الحافة الموجبة لنبضة التزامن (Positive Edge Trigger) موضحة في الجدول (٤-٤)

نبــضة الساعـة تتغير من (0) الى (1) = ↑

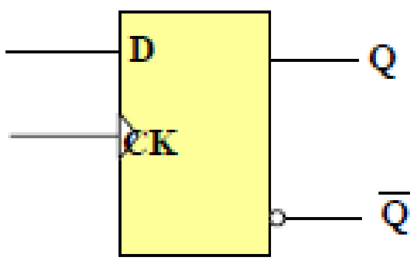
وضع التشغيل (Mode of Operation)	الاخراجات Q	الإدخالات CK	الإدخالات D
الحالة الفعالة(SET) (Stores a1)	1	↑	1
الحالة الغير فعالة (Reset) (Stores a0)	0	↑	0

جدول (٤-٣)
جدول الحقيقة
لدائرة القلاب D
المتزامن

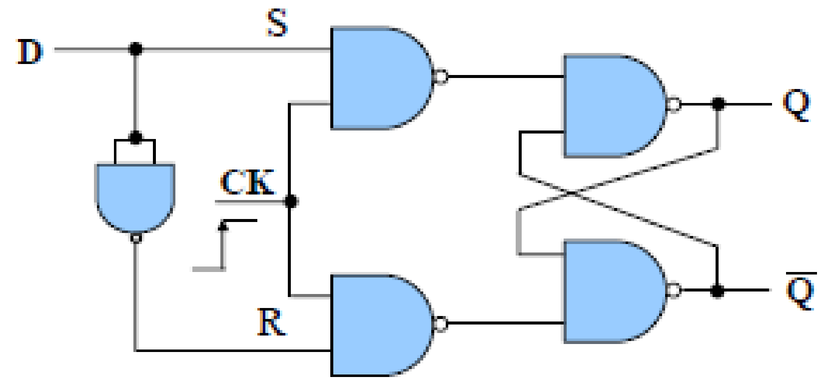
ونلاحظ من الجدول ان الإخراج (Q) يتبع الإدخال (D) عند وصول نبضة التزامن

الشكل (٤-٩) يوضح الرمز المنطقي للقلاب D ذي الإدخال الواحد للبيانات (D) بالإضافة الى مدخل نبضات التزامن CK ويسمى القلاب أحيانا بقلاب التأخير الزمني

كما يبين الشكل (٤-١٠) كيفية بناء دائرة القلاب D باستخدام بوابات NAND



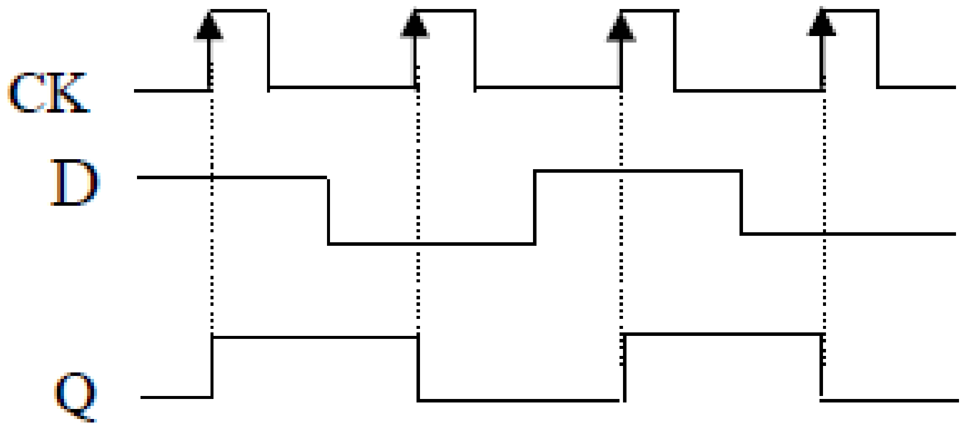
شكل (٤-٩)
الرمز المنطقي
للقلاب D



شكل (٤-١٠)دائرة القلاب D
باستعمال بوابة NAND

مثال ٤-٣ : ارسم شكل نبضات الإخراج(Q) لدائرة القلاب من النوع D والموضحة في الشكل (٤-٩) إذا كان شكل نبضات الإدخال (D) موضح بالشكل (٤-١١) افرض ان دائرة القلاب تعطي إخراج Q=0 قبل وصول أول نبضة تزامنية

الحل: -



شكل(٤-١١) المخطط الزمني لدائرة القلاب من النوع D

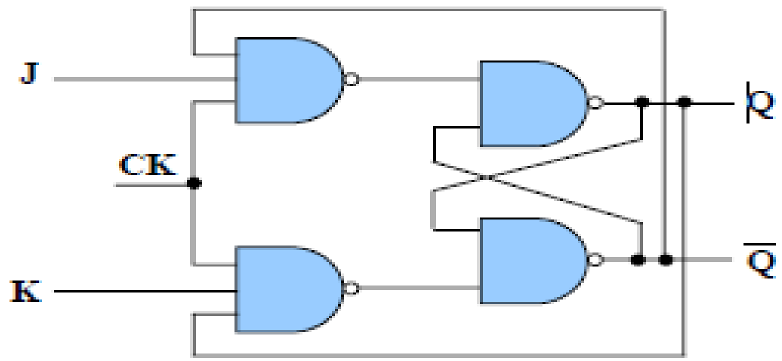
الإخراج (Q) يتبع حالة الإدخال (D) عند الوقت الذي يتغير فيه نبضة التزامن من (0) الى (1) أي عند الحافة الموجبة

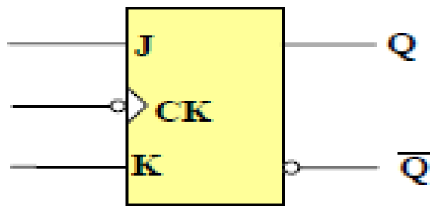
القلاب J-K المتزامن J-K Flip Flop

تعتبر دائرة القلاب J-K من اكثر أنواع القلابات استخداما والرمزان J,K يمثلان الدخل لهذا القلاب وليس اختصارا لأي كلمة كما في حالة S-R سوى إنهما حرفان متتاليان من الحروف الهجائية .

طريقة عمل القلاب (J-K) تماثل تماما القلاب S-R في الأوضاع الثلاثة الاولى وهي عدم التغير او الإمساك والحالة الفعالة (Set) والحالة الغير فعالة (Reset) والفرق فقط ان القلاب J-K ليس له حالة حظر كما هو الحال في حالة القلاب S-R

الشكل (٤-١٢)يبين دائرة القلاب J-K المتزامن وكذلك الرمز المنطقي له وكما ذكرنا سابقا فان هذا القلاب يقوم بجميع إعمال القلاب S-R المتزامن ويضاف إليه السماح بتحديد شروط الإخراج عندما تكون المداخل J-K عند المستوى المنطقي (1) وفي وجود نبضة التزامن .





شكل(٤-١٢) دائرة القلاب J-K المتزامن والرمز المنطقي له

نلاحظ من شكل (٤-١٢) ان دائرة هذا القلاب مختلفة عن دائرة القلاب S-R حيث ان الإخراج $Q, \overline{Q}$ موصلان على الإدخال مرة اخرى

والجدول (٤- ٥) يوضح جدول الحقيقة للقلاب J-K ويبين السطر الأول حالة الإمساك او عدم التغير عندما يكون كل من J,K مساويا للصفر (0)

بينما يبين السطر الثاني من الجداول حالة الخمول او المسح (Reset) او الحالة (0) عندما تكون الإدخالات $K=1, J=0$ مع وصول نبضة التزامن

إما السطر الثالث فيبين الوضع في الحالة الفعالة (Set) للقلاب J-K عندما تكون الإدخالات $K=0. J=1$ مع وصول نبضة التزامن

ويبين السطر الرابع حالة هامة من حالات القلاب J-K تسمى وضع التبادل (Toggle) فعندما يكون كل من الادخالين J,K في المستوى المنطقي (1) فان الإخراج Q يتحول الى الحالة العكسية له عندما تصل نبضة التزامن الى المدخل CK

نبضة الساعة تتغير من
(1) الى (0) = $\downarrow$

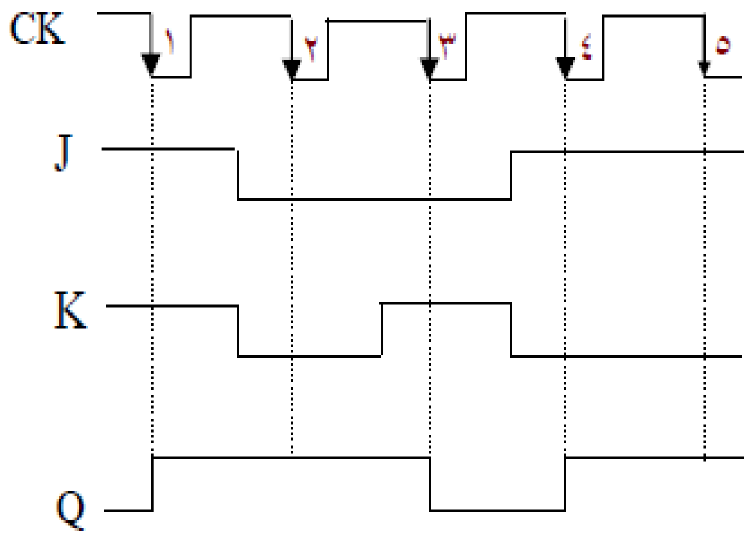
الإخراج الموجود قبل
وصول أول
نبضة تزامن = Q_0

وضع التشغيل (Mode of Operation)	الاخراجات	الإدخالات		
	Q	CK	K	J
وضع الإمساك(عدم التغير) (No change)	Q_0	$\downarrow$	0	0
الوضع غير الفعال (RESET)	0	$\downarrow$	1	0
الوضع الفعال (SET)	1	$\downarrow$	0	1
وضع التبديل (Toggle)	$\overline{Q_0}$	$\downarrow$	1	1

جدول (٤- ٥) جـدول الـحقيقـة
للقلاب J-K المتزامن

مثال (٤ـ ٤) :ارسم شكل نبضات الإخراج (Q) لدائرة القلاب J-K والموضحة في شكل (٤ـ١٢) إذا كان شكل نبضات الإدخال لكل من J-K وكذلك CK موضح في الشكل (٤ـ١٣) افترض ان القلاب يعطي إخراج Q=0 قبل وصول أول نبضة تزامن

<u>الحل :-</u>



شكل (٤ـ١٣)المخطط الزمني لدائرة القلاب J-K المتزامن

١ـعند وصول نبضة التزامن الاولى كل من J,K يساوي (1)لان هذا وضع التبديل فان إخراج Q تحول الى المستوى (1)

٢ـعند نبضة التزامن الثانية يكون وضع الإمساك او عدم التغير وهو الموجود نظرا لان J=K=0

٣ـعند حدوث النبضة الثالثة يكون K=1,J=0 وهو وضع (Reset) وبالتالي تكون Q=0

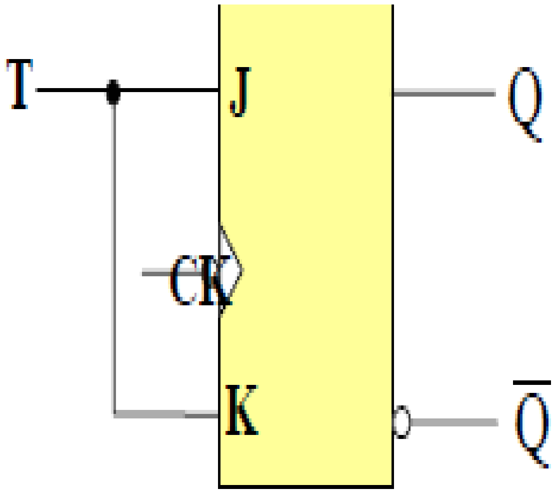
٤ـعند حدوث النبضة الرابعة يكون J=1,K=0 وهو وضع (Set) وعليه يكون Q=1

٥ـالوضع(Set)يستمر مع وصول النبضة الخامسة نظرا لعدم تغير J,K وبالتالي يظل الإخراج Q على الوضع (1)

T-TYPE-FLIP-FLOP دائرة القلاب من النوع T

دائرة القلاب من النوع T يمكن بناؤها من دائرة القلاب J-K المتزامن وذلك بربط كل من الادخالين J,K مع بعضها البعض كما هو موضح في شكل (٤-١٤) ومنه نلاحظ ان القلاب من النوع T له إدخال واحد فقط وهو إدخال T بالإضافة الى نبضة التزامن CK والرمز T هو اختصار لكلمة (Toggle) وتعني التبديل او تغير الحالة .

عند توصيل إدخال (T)بالمستوى المنطقي (1) مع تغذية المدخل CK بنبضات التزامن ومع استمرار تدفق نبضات التزامن على المدخل CK يبدأ الإخراج في التبديل او التغير ويحدث التبديل عند الطرف الهابط لنبضة التوقيت وهو ما تشير إليه الدائرة الصغيرة إمام الإدخال CK في شكل (٤-١٤)



شكل(٤-١٤)الرمز المنطقي لدائرة القلاب من النوع T

وجدول الحقيقة لدائرة القلاب من النوع T موضح في جدول (٤-٦)

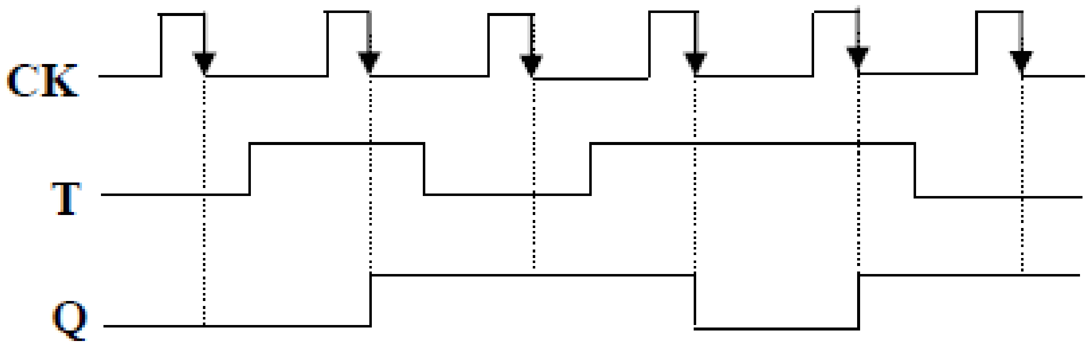
ادخالات		اخراجات	وضع التشغيل
T	**CK**	**Q**	**(Mod of Operation)**
0	$\downarrow$	Q_0	وضع الإمساك (عدم التغير) No change
1	$\downarrow$	$\overline{Q_0}$	وضع التبديل Toggle

نبضة الساعة تتغير من (1) الى (0) = $\downarrow$

الإخراج الموجود قبل وصول أول نبضة تزامن $= Q_0$

مثال (٤- ٥) :- ارسم شكل نبضات الإخراج Q لدائرة القلاب من النوع (T)والموضحة في شكل (٤-١٤) إذا كان الإدخال T وكذلك الإدخال CK كما موضح في شكل (٤- ١٥) وبافتراض ان القلاب يعطي إخراج Q= 0 قبل وصول أول نبضة تزامن

الحل



شكل (٤- ١٥)المخطط الزمني لدائرة القلاب من النوع T

من الشكل نجد ان الخراج Q يتغير إذا كانت T=1 وذلك مع نبضة التزامن الهابطة فعند نبضة التزامن الاولى فان T =0 وبالتالي فان Q لن يتغير Q=0 وعند النبضة الثانية T=1 ، إذن يتغير الإخراج Q من (0)الى (1) وهكذا

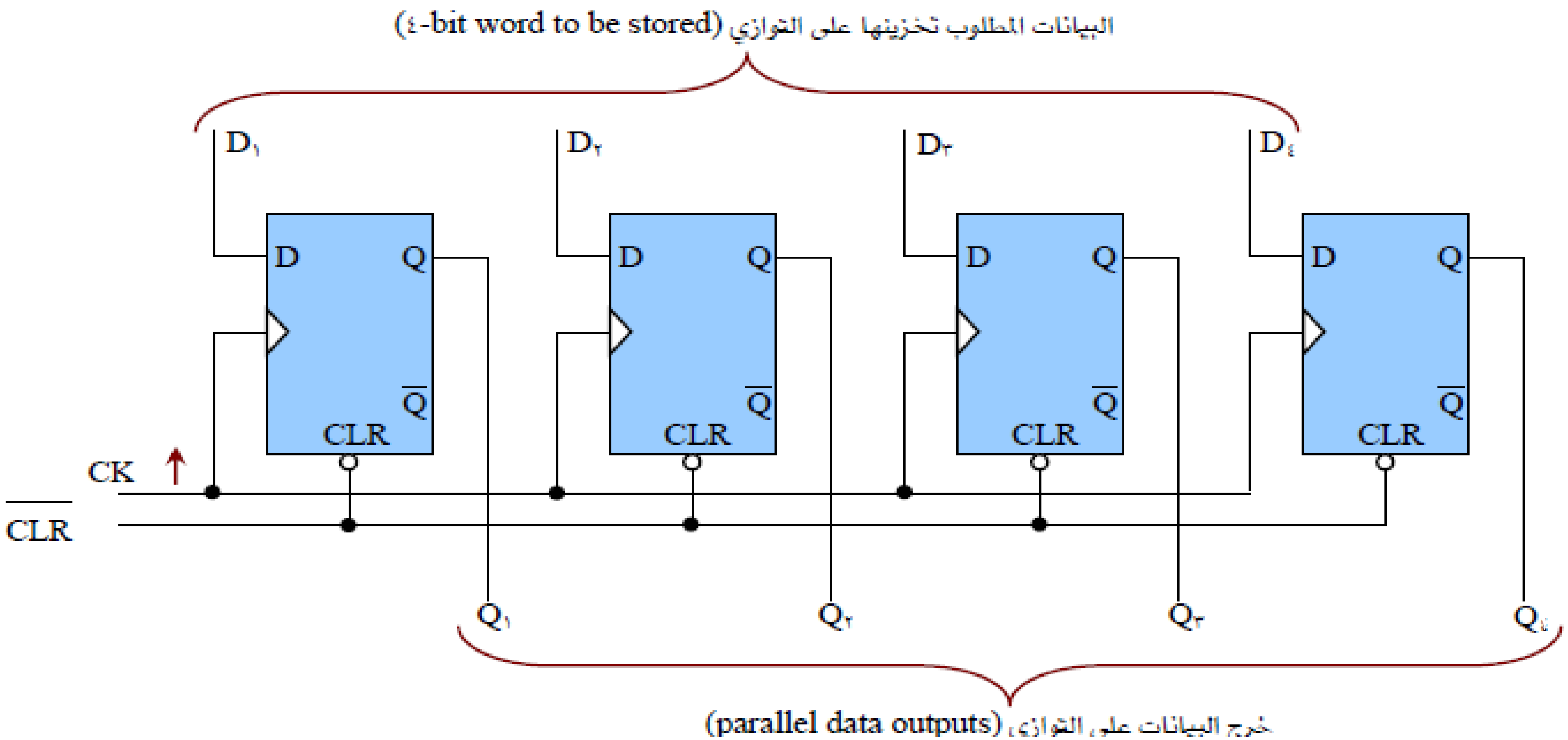
مسجلات الإزاحة Shift Registers

تعتبر المسجلات احد أنواع الدوائر المنطقية التعاقبية وتستخدم المسجلات عادة لتخزين البيانات ومن دراستنا السابقة للدوائر القلابية وجدنا انه يمكن تخزين رقم ثنائي مفرد (bit) بواسطة دائرة قلابة مفردة ومن ثم يمكن توصيل عدد من الدوائر القلابة معا لبناء ما يعرف بالمسجل والذي يستخدم كذاكرة مؤقتة لتخزين كمية صغيرة من البيانات ولفترة زمنية قصيرة وذلك تمهيدا لنقلها كما في مسجلات النقل والعزل (Buffer Registers) او لإزاحة البيانات الى اليسار (Parallel Data) والعكس كما في مسجلات الإزاحة (Shift Registers)

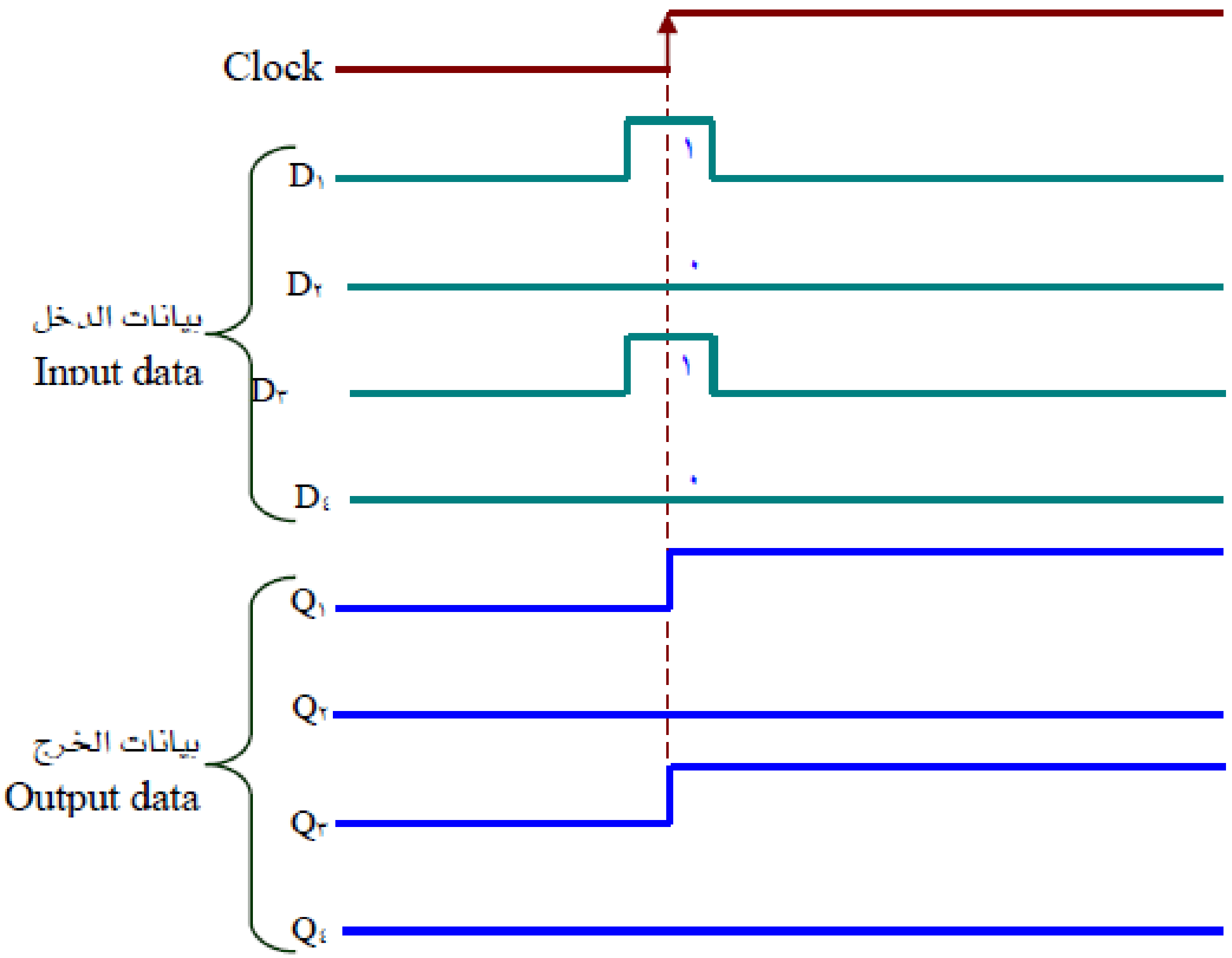
مسجلات العزل Buffer Registers

مسجل العزل ببساطة يستخدم لتخزين كلمة رقمية (Digital word) مكونة من مجموعة من الأرقام الثنائية (bits) شكل (٤- ٥)(ا) يوضح كيفية بناء مسجل عزل مكون من اربع مراحل باستخدام دوائر القلابات من النوع D والتي يتم تنشيطها عند الحافة الموجبة لنبضة التزامن

شكل (٤- ٢٥) (أ) مسجل عزل مكون من اربع مراحل باستخدام دوائر القلاب من النوع D



شكل (٤ـ ٢٥)(ب) المخطط الزمني لمسجل العزل في شكل ٤ـ ٢٥ (ا)



(ب)

البيانات المطلوب تخزينها والتي تتكون من أربعة أرقام ثنائية (bit-4) تطبق على الإدخالات D_1,D_2,D_3,D_4 للمسجل وتظهر على الاخراجات Q_1,Q_3,Q_2,Q_4 عند حدوث أول نبضة تزامن موجبة عند إدخالات نبضات التزامن (CK)

وبالرجوع الى الرسم البيناني الزمني في شكل ٤-٢٥(ب) نرى ان البيانات المراد تخزينها والتي تكون موجودة على خطوط البيانات Q_1,Q_3,Q_2,Q_4 يتم تخزينها إدخالها في المسجل عند الحافة الموجبة لنبضة التزامن هذه البيانات تكون موجودة بصفة مستمرة على الإخراج

وحيث انه تم إدخال كلمة مكونة من أربعة أرقام ثنائية على التوازي لمدخل المسجل وتم إخراجها على التوازي أيضا لذاك فان مسجلات العزل غالبا ما تسمى بمسجلات متوازية الإدخالات – متوازية الاخراجات (Parallel-in , Parallel-out Registers) ودخل المسح (clear input) والمنشط عند الحافة السالبة (active –low) يستخدم لمسح جميع دوائر القلابات (مسح الكلمة فقط)

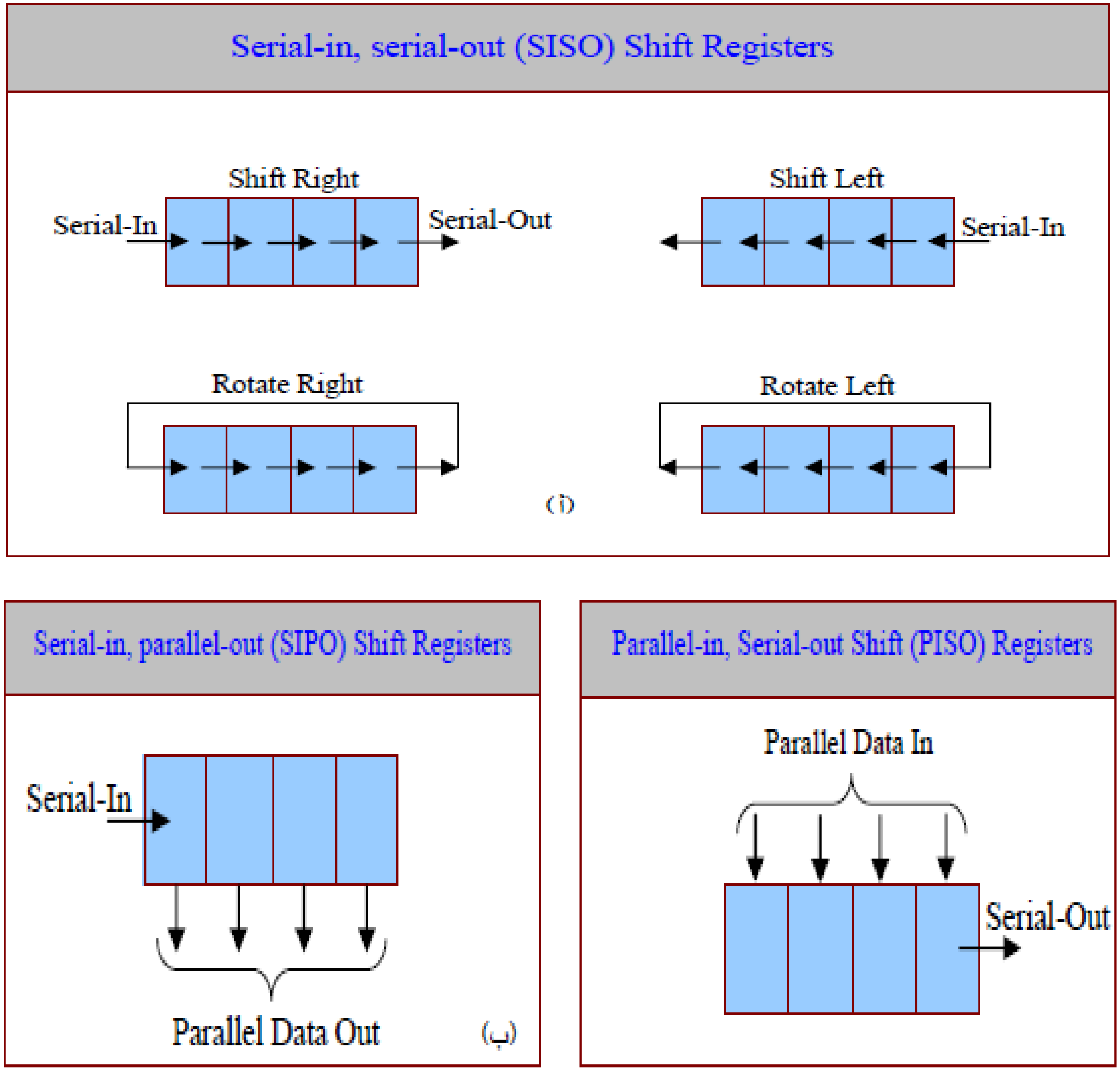
مسجلات الإزاحة Shift Registers

مسجل الإزاحة هو مسجل لتخزين البيانات تمهيدا لتحريكها (move) او إزاحتها (shift) يسارا او يمينا والأنواع الثلاثة الأساسية لمسجلات الإزاحة موضحة بالشكل (٤- ٢٦) وهي

١- مسجلات إزاحة متوالية الإدخالات – متوالية الاخراجات (Serial -in ,Serial-out Shift Registers) وتكتب اختصارا(SISO)

٢- مسجلات إزاحة متوالية الإدخالات – متوازية الاخراجات (Serial in ,Parallel-out Shift Registers) وتكتب اختصارا (SIPO)

٣- مسجلات إزاحة متوازية الإدخالات – متوالية الاخراجات (Parallel-in Serial-out Shift Registers) وتكتب اختصارا (PISO)



شكل ٤ -٢٦(ب) تصنيف مسجلات الإزاحة.

ولفهم كيفية تشغيل هذه المسجلات بتفصيل اكثر فلنأخذ بالتفصيل كل نوع من هذه الأنواع الثلاثة على حده

١-مسجلات الإزاحة متوالية الإدخالات – متوالية الاخراجات

Serial-in ,Serial-out(SISO)Shift Registers

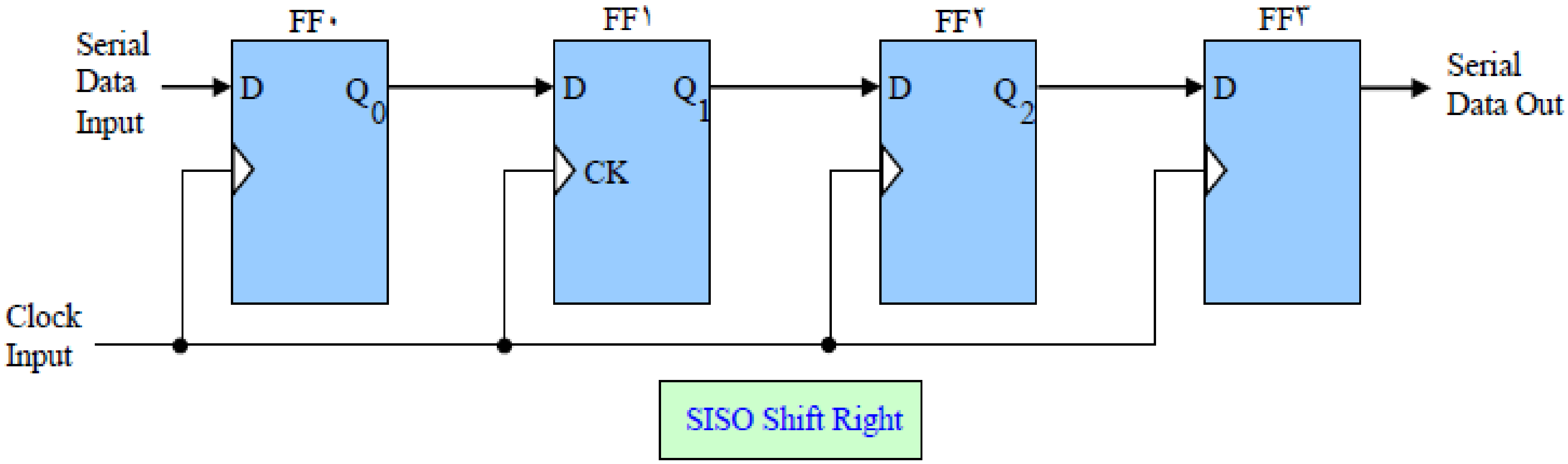
فلنبدأ مع جدول (٤- ٨) الذي يوضح كيفية عمل مسجل الإزاحة ، في هذا المثال نجد ان المسجل يحتوي على البيانات 0110 (محتوي ابتدائي) بينما البيانات الخارجية المتوالية 1001 موجودة على إدخال المسجل في انتظار حدوث إزاحة لها

نبضات التزامن	البيانات المراد تخزينها	خرج المسجل			
Clock	Input	Q٠	Q١	Q٢	Q٣
—	—	٠	١	١	٠
١st	١	١	٠	١	١
٢nd	٠	٠	١	٠	١
٣rd	٠	٠	٠	١	٠
٤th	١	١	٠	٠	١

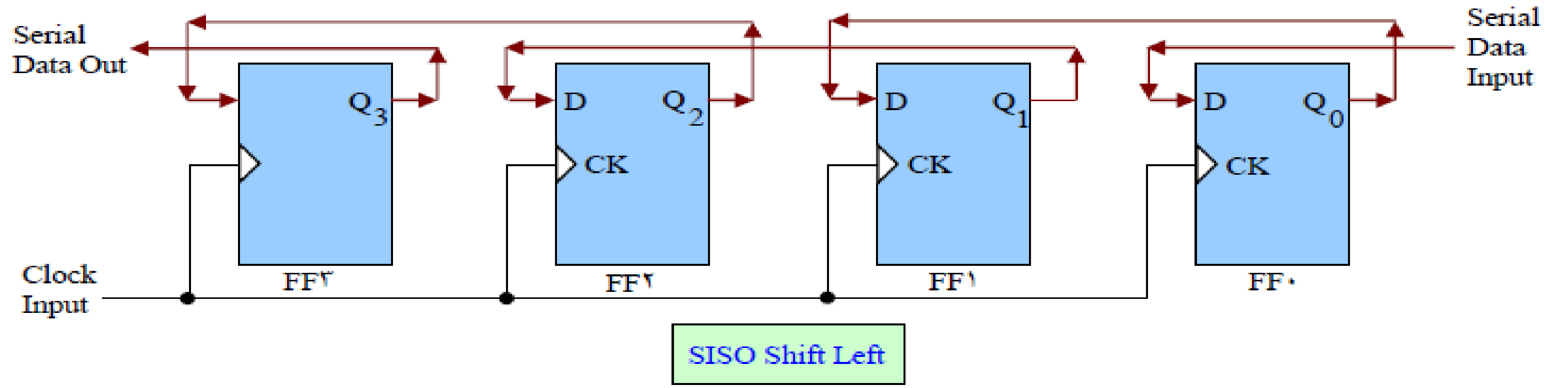
جـــــدول (٤- ٨)
كـــيفية عمــل مسجل الإزاحة

بعد نبضة التزامن الاولى (1st clock Pulse) البيانات المخزونة بالمسجل سوف يحدث لها إزاحة بمقدار خانة واحدة الى اليمين وفي نفس الوقت فان الرقم الأول من البيانات الخارجية المتوالية سوف يحدث لها إزاحة داخل الخانة الاولى من المسجل بعد نبضة التزامن الثانية (2st clock Pulse) يكون هناك رقمين من الأرقام المخزونة (0110) قد تمت إزاحتها خارج المسجل بينما تم تخزين رقمين من الأرقام الخارجية المتوالية (1001) بعد نبضة التزامن الثالثة ، ثلاث إزاحات في اتجاه اليمين تكون قد تمت ، وبعد نبضة التزامن الرابعة فان البيانات الأصلية المخزونة (0110) تكون قد حدث لها إزاحة خارج المسجل ، بينما البيانات المطبقة على الإدخال (1001) حدث لها إزاحة بالكامل داخل المسجل وهي ألان مخزونة بيه

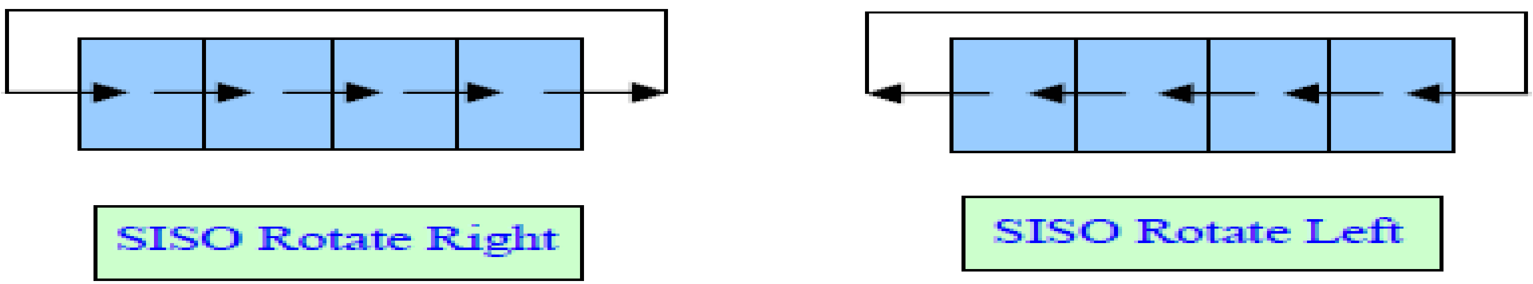
ألان نظرية التشغيل الأساسية لمسجل الإزاحة قد تم فهمها ، وسوف نرى كيف يمكن استخدام دوائر القلابات لبناء دائرة مسجل الإزاحة



(i)



(ب)



(جـ)

شكل (٤ـ ٢٧) مسجل إزاحة الى اليمين واليسار ودوران يمين ويسار
مكون من اربع مراحل

شكل (٤ـ ٢٧) (أ) يوضح مسجل إزاحة مكون من اربع مراحل وذلك باستخدام دائرة القلاب من النوع D البيانات المتوالية يتم إدخالها الى الطرف D لدائرة القلاب الاولى (FF0) وإخراج دائرة القلاب الاولى (Q_0) يوصل الى الإدخال D لدائرة القلاب الثانية (FF1) وإخراج ودائرة القلاب الثانية (Q_1)يوصل الى الإدخال لدائرة القلاب الثالثة (FF2) وإخراج دائرة القلاب الثالثة (Q_2) يوصل الى الإدخال لدائرة القلاب الرابعة (FF3) وإخراج دائرة القلاب الرابعة يمثل الإخراج المتوالي النهائي لدائرة المسجل المكون من اربع مراحل .

نبضات التزامن (Clock input) توضع لحظيا على كل دوائر القلابات ومع كل حافة موجبة من النبضات يتم إزاحة خانة واحدة (bit-1) من بيانات الإدخال الى المسجل ، وبالتالي فان مسجل الإزاحة متوالي الإدخال – متوالي الإخراج يحتاج الى اربع نبضات تزامن ليتم تسجيل البيانات الأربعة الموجودة على الإدخال ، ومن ناحية اخرى فان هذا المسجل يحتاج الى اربع نبضات اخرى لإزاحة المعلومات الى الخارج .

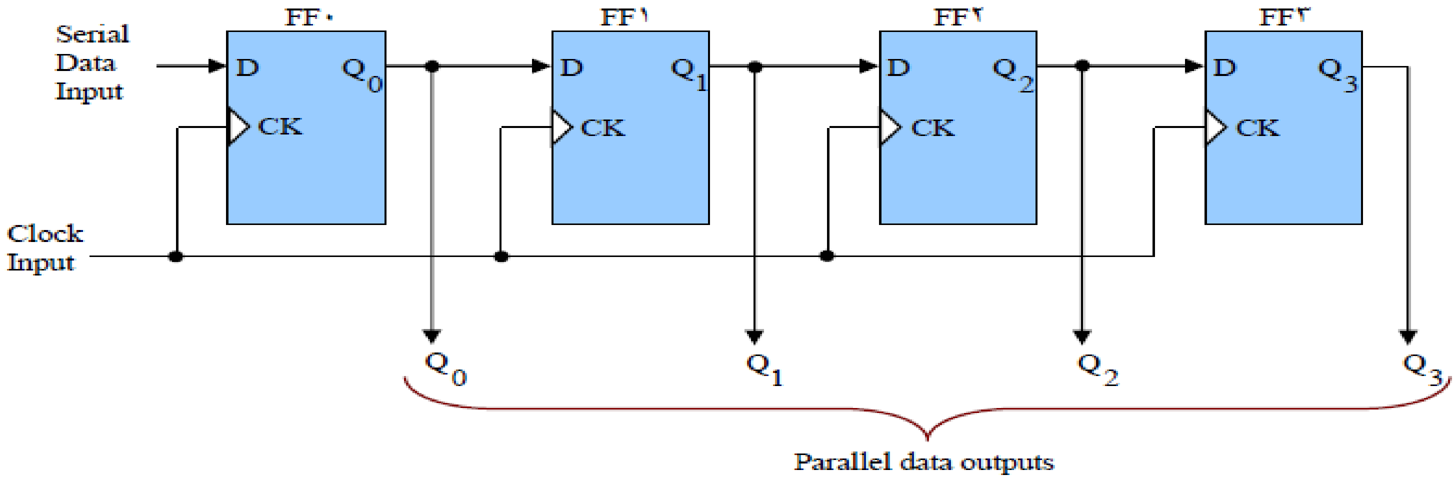
والملخص لما سبق شرحه

ان الدائرة الموضحة في شكل ٤- ٢٧ (أ) تبين لنا كيفية توصيل عدد اربع دوائر قلابة من النوع D وذالك لبناء مسجل إزاحة الى اليمين من النوع متوالي الإدخال – متوالي الإخراج ، والدائرة الموضحة في شكل ٤- ٢٧ (ب) توضح لنا كيفية بناء مسجل إزاحة الى اليسار مكون من اربع دوائر قلابة من النوع D على شكل متوالي الإدخال – متوالي الإخراج

في بعض التطبيقات البيانات المتوالية في شكل ٤- ٢٧ (ا)، شكل ٤- ٢٧ (ب) يتم توصيلها مباشرة الى الخلف مرة اخرى دون ان تفقد وتسمى هذه العمليات باسم توالي الإدخال – توالي الإخراج دوران يمين ، وتوالي الإدخال – توالي الإخراج دوران يسار، وكما هو موضح في شكل ٤- ٢٧ (ج)

٢ـ مسجلات إزاحة متوالية الإدخال ـمتوازية الإخراج
SERIAL-IN ,PARALLEL OUT(SIPO) SHIFT REGISTERS

الشكل (٤ـ ٢٨) يوضح النوع الثاني من مسجلات الإزاحة والذي يسمى بمسجل الإزاحة متوالي الإدخال - متوازي الإخراج ولإدخال البيانات في هذا السجل ، يتم تطبيق البيانات المتوالية والمكونة من (٤- bits) على مدخل البيانات على التوالي ويتم إزاحتها تحت التحكم في نبضات الإدخال المتزامنة (إزاحة واحدة في اتجاه اليمين لكل نبضة

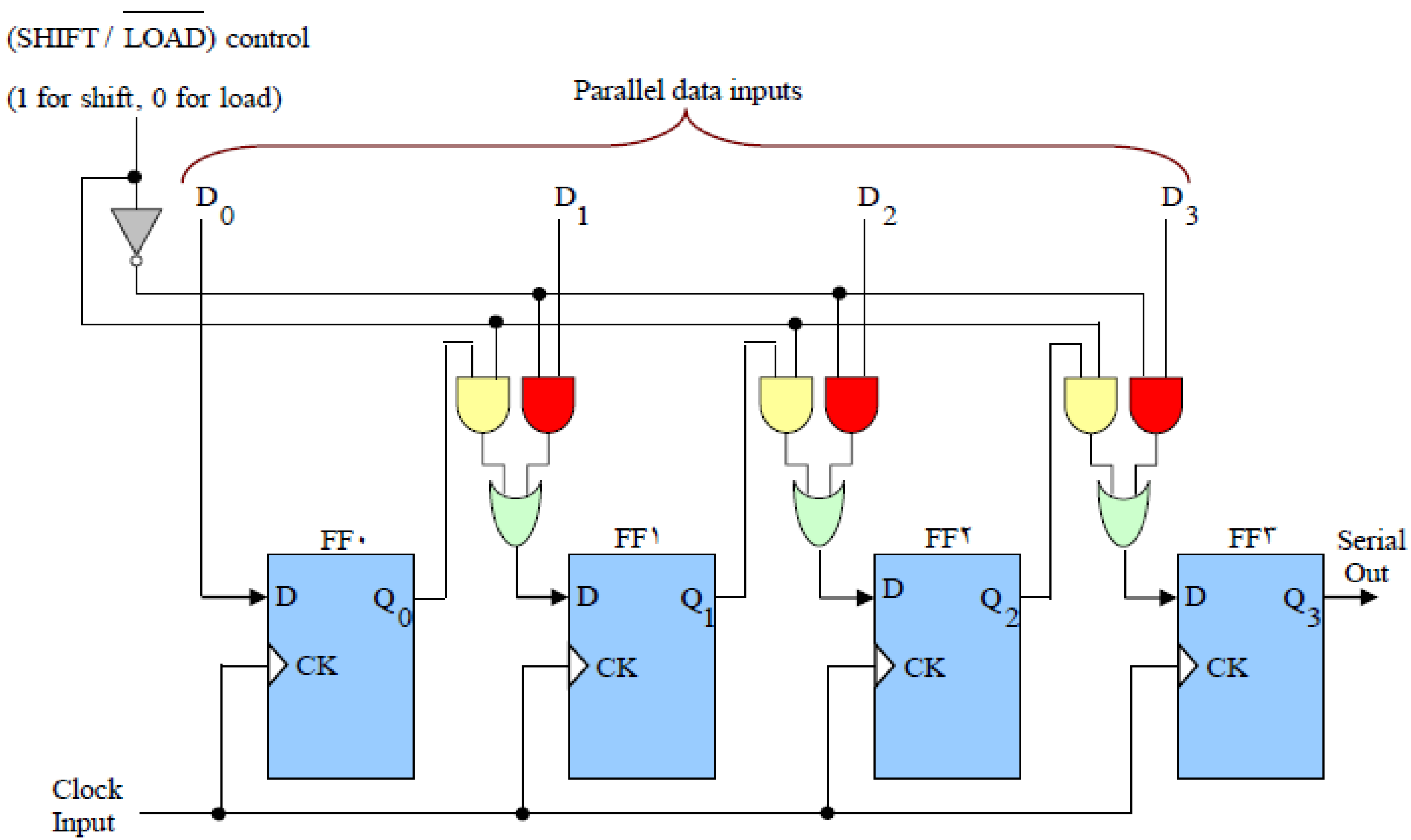


شكل (٤ـ ٢٨) مسجل إزاحة متوالي الإدخال – متوازي الإخراج

ولإدخال او تخزين كلمة مكونة من أربعة أرقام (٤-bits) على التوالي داخل هذا السجل فإننا نحتاج الى اربع نبضات تزامن .. البيانات المخزونة داخل مسجل الإزاحة تكون موجودة على الاخراجات الأربعة (Q_3,Q_2,Q_1,Q_0) كأربعة أرقام إخراج على التوازي .

٣- مسجلات إزاحة متوازية الإدخال – متوالية الإخراج
Parallel- in, Serial- out (PISO) Shift Registers

شكل (٤ -٢٩) يوضح كيف يمكن بناء مسجل مكون من اربع مراحل من النوع متوازي الإدخال – متوالي الإخراج وذلك باستخدام دوائر القلابات من النوع D يتم التحكم في الدائرة عن طريق طرف تحكم الإدخال $\mathrm{LOAD}/\overline{\mathrm{SHIFT}}$ عندما يكون طرف التحكم $\mathrm{LOAD}/\overline{\mathrm{SHIFT}}$ في الوضع (Low) فان جميع البوابات AND المضللة باللون الأحمر تكون نشطة (Enabled) نتيجة لعكس إشارة التحكم هذه عن طريق العاكس المظلل هذه البوابات الفعالة تعمل على توصيل البيانات من خطوط الإدخال للبيانات (D_3,D_2,D_1,D_0) الى مداخل البيانات على دوائر القلابات عند وصول نبضة التزامن (Clock Pulse)، فان هذه البيانات سوف يتم تخزينها داخل المسجل وتظهر على الاخراجات (Q_3,Q_2,Q_1,Q_0)

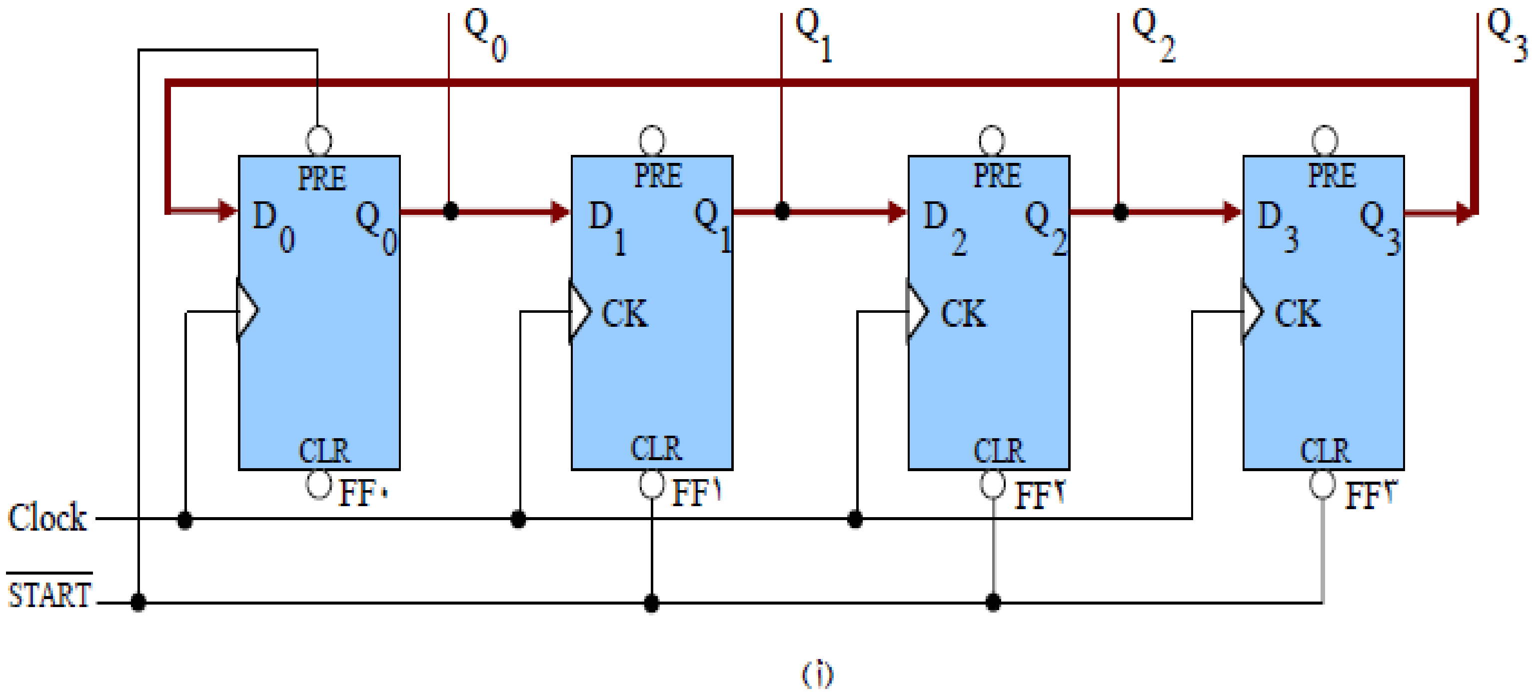


شكل (٤ـ ٢٩)مسجل إزاحة متوازي الإدخالات – متوالي الاخراجات

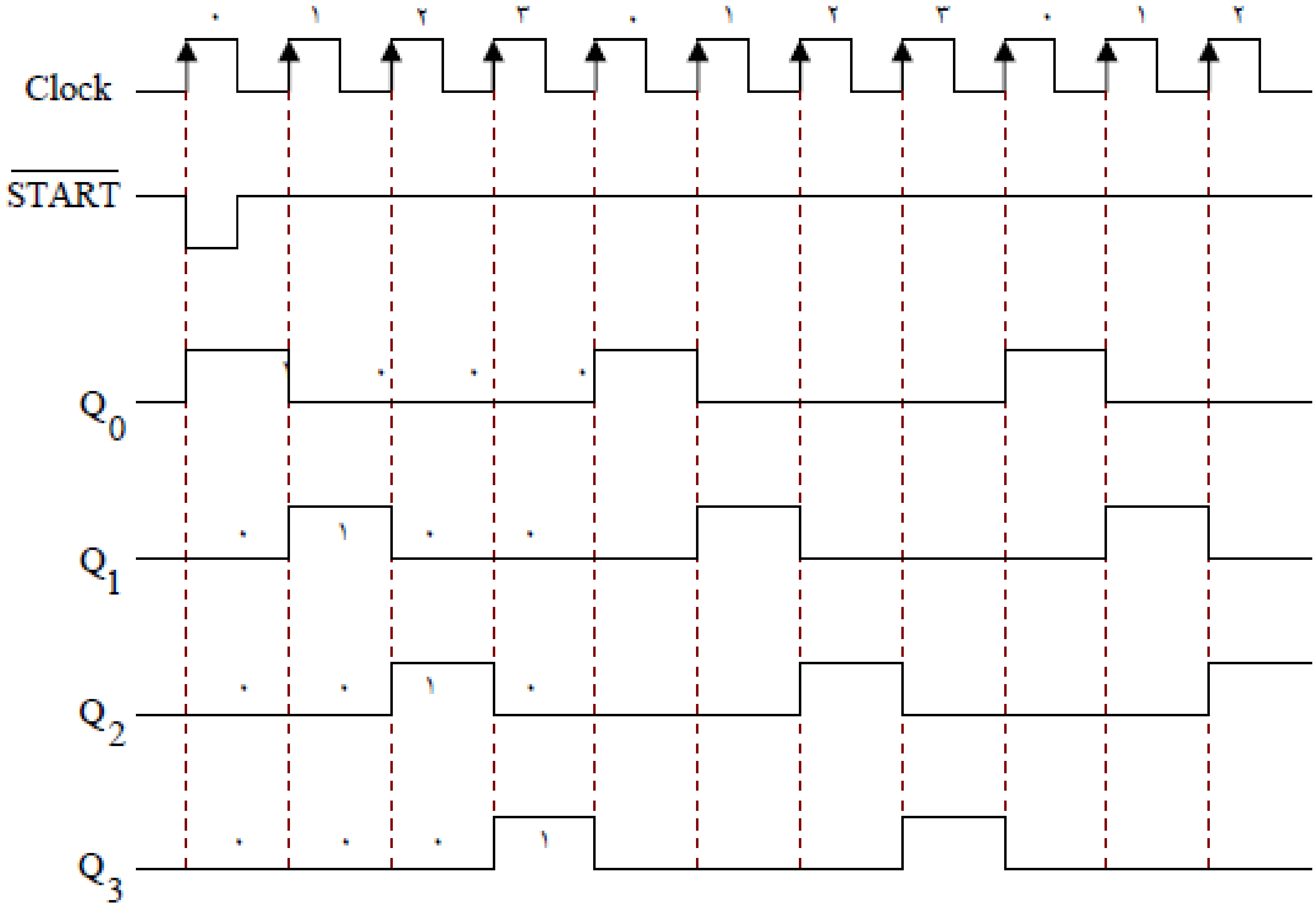
وعندما يكون طرف التحكم SHIFT / $\overline{LOAD}$ في الوضع (High) فان جميع البوابات AND المظللة باللون الأصفر تكون فعالة او نشطة (Enabled) هذه البوابات الفعالة توصل الإخراج Q_0 الى الإدخال D لدائرة القلاب الثانية (FF1) وتوصل الإخراج Q_1 الى الإدخال لدائرة القلاب الثالثة (FF2) وكذلك توصيل الإخراج Q_2 الى إدخال القلاب الرابعة(FF3) وفي هذا الوضع فان البيانات المخزونة داخل مسجل الإزاحة سوف تحدث لها إزاحة جهة اليمين وبمقدار خانة واحدة مع كل نبضة من نبضات التزامن الموجودة على الإدخال

مسجل الإزاحة المتتابع (عداد حلقي)
Shift Register Sequencer(Ring Counter)

شكل (٤- ٣٠)(أ) يوضح كيفية توصيل مسجل الإزاحة على شكل عداد حلقي وذلك بتوصيل إخراج الدائرة القلابى (FF3) الى إدخال الدائرة القلابة (FFO) توصيل الإخراج Q_3 بالإدخال D_0 هذه الخاصية الدائرية او الحلقية تجعل انتقال البيانات داخل مسجل الإزاحة في شكل دائري او حلقي فعندما يكون خط التحكم SRART في المستوى Low (CLR=0) كما هو موضح في رسم النبضات في الشكل ٤- ٣٠(ب)



شكل ٤- ٣٠ (ا) كيفية توصيل مسجل الإزاحة على شكل عداد حلقي



(ب)

شكل ٤ -٣٠(ب) نبضات الخرج للعداد الحلقي.

جـدول (٤ـ ٩) جـدول الحـقيقة للعداد الحلقي

Clock Pulses	خرج العداد			
	$Q_٠$	$Q_١$	$Q_٢$	$Q_٣$
٠	١	٠	٠	٠
١	٠	١	٠	٠
٢	٠	٠	١	٠
٣	٠	٠	٠	١

Four flip-flops will have
Four output states.

Repeat Sequence

الكلمة المسجلة ألان أصبحت (1000) سوف تحدث لها إزاحة جهة اليمين مع كل نبضة تزامن ،

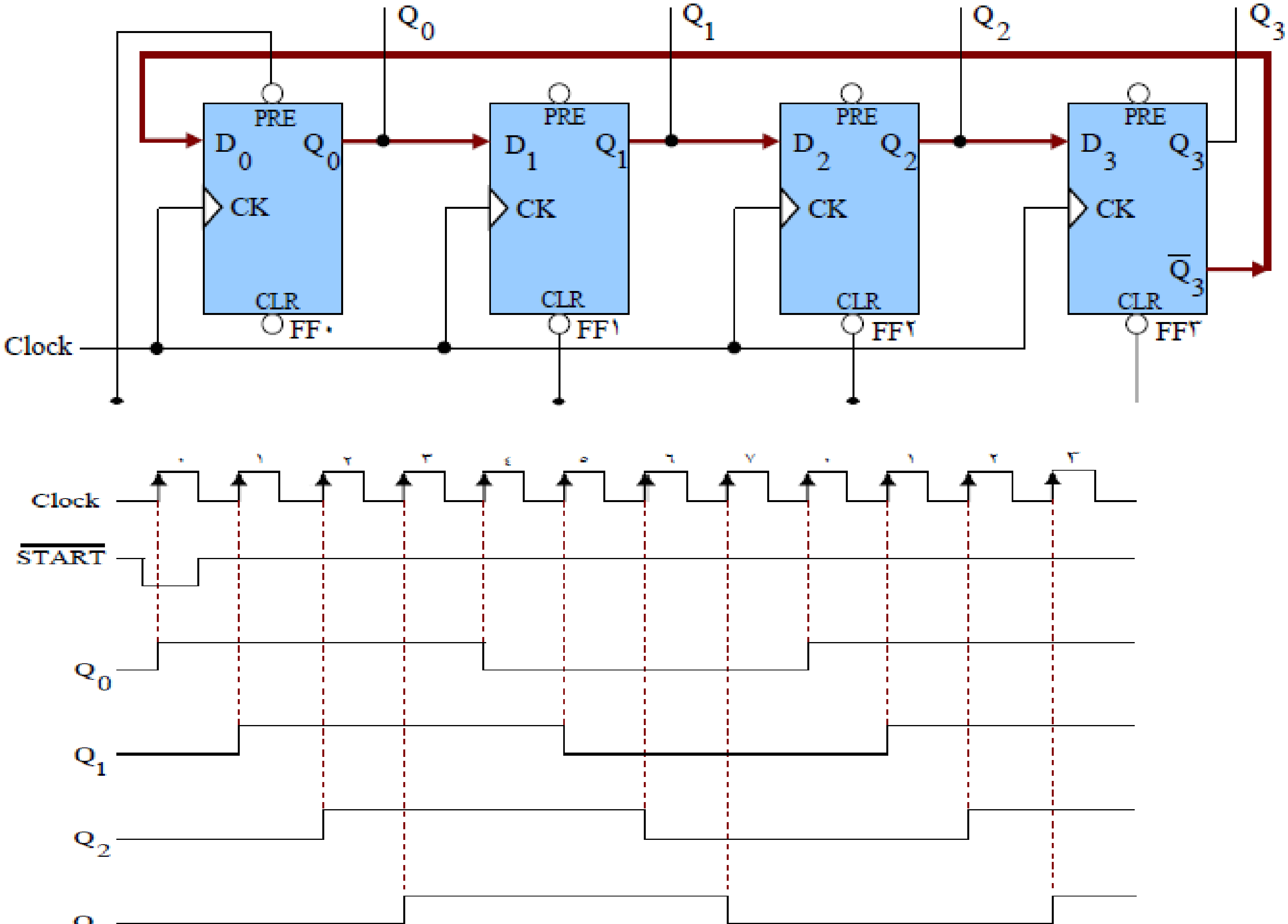
والواحد (١) الموجود في الكلمة المسجلة سوف يزاح بشكل دائري داخل المسجل كما هو موضح

بجدول الحقيقة في جدول (٤ـ ٩)

٥- عداد جونسون JOHNSON COUNTER

شكل ٤- ٣١(أ) يبين دائرة مسجل إزاحة موصلة على هيئة عداد جونسون وكما نرى ان عداد جونسون يتم بناؤه تماما بنفس طريقة العداد الحلقي فيما عدا ان الإخراج المعكوس لأخر دائرة قلابة ($\overline{Q_3}$) هو الذي يوصل بإدخال الدائرة القلابة (D_0) .

ومثل العداد الحلقي فان عداد جونسون يحتاج الى تجهيز الإخراج الابتدائي للدائرة الابتدائي كما نرى من شكل النبضات في شكل ٤- ٣١(ب) وجدول الحقيقة في الجدول (٤- ١٠) وهو 1000 وبما ان Q_3 في المستوى (Low) عند البداية $\overline{Q_3}$ سوف تكون في المستوى (High) وهذا المستوى سوف يعاد تغذيته الى الإدخال D ، وبالتالي فان الدخول ذات المستويات العالية (High Input) يتم إدخالها داخل المسجل من اليسار الى اليمين الى ان يصبح إخراج جميع دوائر القلابات يساوي (High) وعندما تصبح Q_3 عند المستوى (High) (بعد نبضة التزامن الثالثة) $\overline{Q_3}$ سوف يكون عند المستوى (Low) وبالتالي فان D_0 تصبح أيضا (Low) مسجل الإزاحة ألان سوف يبدأ في عمل إزاحة لهذه المستويات المنخفضة (Low input)من اليسار الى اليمين الى ان يصبح إخراج جميع دوائر القلابات يساوي (low) وعندما تصبح Q_3 عند المستوى (Low)(بعد نبضة التزامن السابقة) $\overline{Q_3}$ سوف يكون عند المستوى (High) وبالتالي فان D_0 تصبح أيضا (High) مما يتسبب في تكرار دورة الإزاحة مرة اخرى وهكذا .



شكل (٤-٣١) توصيل مسجل الإزاحة على شكل عداد جونسون مع رسم المخطط الزمني له

في العداد الحلقي يكون عدد حالات الإخراج

المختلفة محكومة بعدد الدوائر القلابة في

المسجل وبناء عليه فان العداد الحلقي المكون

من أربعة مراحل سوف يعطي أربعة حالات

مختلفة للإخراج (كما في جدول (٤-٩))

في عداد جونسون يكون عدد حالات الإخراج

المختلفة يساوي ضعف عدد الدوائر القلابة
في المسجل ففي الدائرة الموضحة في شكل
(٤-٣١)(ا) يكون لدينا ثماني حالات مختلفة
للإخراج

flip-flop=٨ ٢*٤ كما في جدول (٤-١٠

Clock Pulses	خرج العداد				
	Q٠	Q١	Q٢	Q٣	$\overline{Q}_3$
٠	١	٠	٠	٠	١
١	١	١	٠	٠	١
٢	١	١	١	٠	١
٣	١	١	١	١	٠
٤	٠	١	١	١	٠
٥	٠	٠	١	١	٠
٦	٠	٠	٠	١	٠
٧	٠	٠	٠	٠	١

Four flip-flops will have eight output states.

Repeat Sequence

Counters العدادات

العدادات مثل المسجلات من حيث أنها من الدوائر المنطقية التعاقبية ويتم بناؤها من الدوائر القلابة ، والمسجل من ناحية اخرى يصمم كي يقوم بتخزين عدد من الخانات الثنائية(binary bits) بينما الخانات الثنائية التي يتم تخزينها من طريق العداد التي يتم تخزينها من طريق العداد تمثل عدد نبضات التزامن (clock input) ونبضات التزامن المطبقة على العداد تعمل على تغير حالة دوائر القلابات المصمم منها العداد وبملاحظة إخراج دوائر القلابات يمكننا تحديد عدد نبضات التزامن التي تم تطبيقها على مدخل العداد

وهناك نوعان أساسيان من دوائر العدادات :-

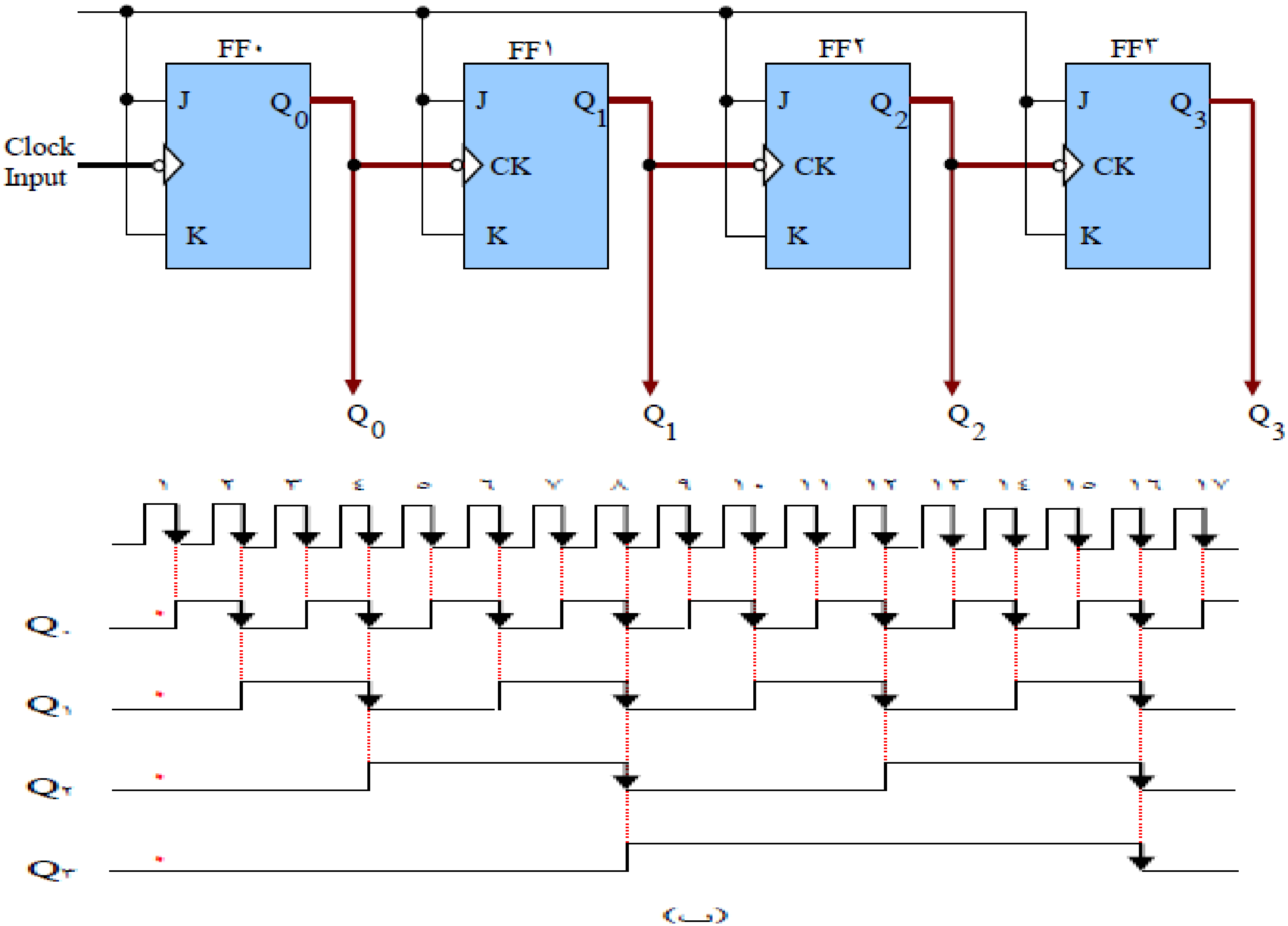
- بالعدادات غير المتزامنة (Asynchronous Counters)
- بالعدادات المتزامنة(Synchronous Counters)

والفرق الرئيسي بين هذين النوعين من العدادات هو طريقة توصيل نبضات التزامن بين الدوائر القلابة التي يتكون منها العدد.واغلب القلابات التي يتكون منها العدد غير المتزامن لا توصل الى نبضات التزامن الرئيسية وبالتالي هذا العداد يعمل غير متزامن مع نبضات التزامن الرئيسية (Master Clock) ومن ناحية اخرى كل دوائر القلابات المكونة للعدادات المتزامنة توصل الى نبضات التزامن الرئيسية وبالتالي فان هذا العداد يعمل متزامن مع نبضات التزامن الرئيسية

١ـالعدادات الثنائية التصاعدية غير المتزامنة
Asynchronous Binary-Up Counters

شكل ٤ـ٣٢ (ا) يوضح كيفية بناء عداد غير متزامن تصاعدي مكون من اربع مراحل .كل مرحلة عبارة عن قلاب J-K المتزامن في هذا الدائرة نرى ان جميع دوائر القلابات موصلة على التوالي .

بمعنى ان الإخراج لإحدى دوائر القلابات سوف يستخدم كنبضات تزامن للقلاب الذي يليه ويلاحظ ان الإدخال J,K لجميع القلابات موصل بالمستوى (High) فان إخراج كل دوائر القلابات سوف يحدث له تبديل (Toggle) او تغير مع كل حافة سالبة من نبضات التزامن إشكال الموجات لنبضات التزامن الرئيسية لهذه الدائرة مع الإخراج (Q) لكل دائرة قلاب موضحة في شكل ٤ـ٣٢(ب) الاخراجات Q_3,Q_2,Q_1,Q_0 تمثل الكلمة المكونة من أربعة خانات (4-bit word) والتي نفترض أنها عند بداية العد تساوي 0000 ، إخراج دائرة القلاب FF_0 (Q0) يمثل خانة (LSB) للإخراج بينما يمثل إخراج دائرة القلاب FF_3 (Q_3) الخانة (MSB)



شكل (٤-٣٢) عداد تصاعدي غير متزامن مكون من اربع مراحل مع إشكال النبضات له

خرج العداد				العشري
$Q_{٣}$	$Q_{٢}$	$Q_{١}$	$Q_{٠}$	
٠	٠	٠	٠	٠
٠	٠	٠	١	١
٠	٠	١	٠	٢
٠	٠	١	١	٣
٠	١	٠	٠	٤
٠	١	٠	١	٥
٠	١	١	٠	٦
٠	١	١	١	٧
١	٠	٠	٠	٨
١	٠	٠	١	٩
١	٠	١	٠	١٠
١	٠	١	١	١١
١	١	٠	٠	١٢
١	١	٠	١	١٣
١	١	١	٠	١٤
١	١	١	١	١٥

Binary Count

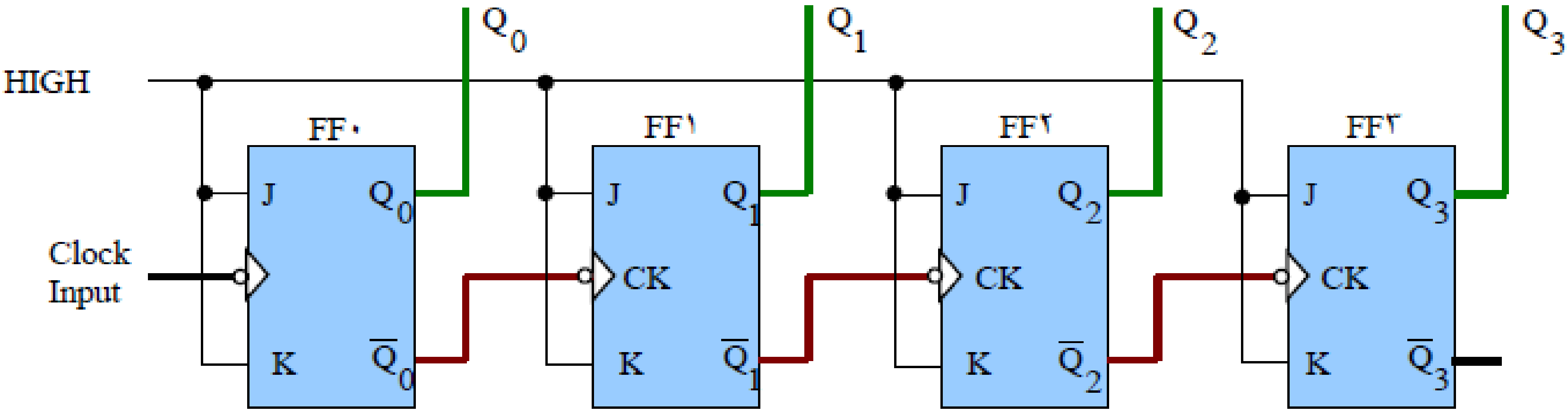
Cycle Repeat

جدول (٤-١١) جدول الحقيقة للعداد التصاعدي غير المتزامن

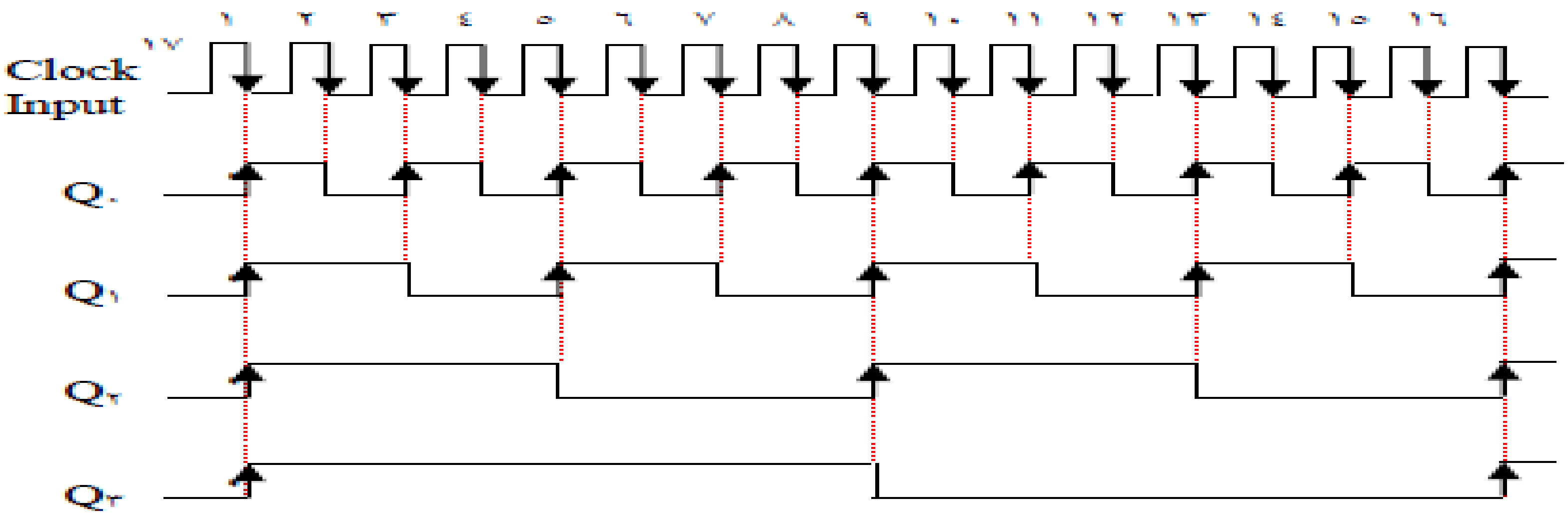
العدادات الثنائية التنازلية غير المتزامنة

ASYNCHRONOUS BINARY DOWN COUNTERS

في العداد التصاعدي الذي تمت دراسته كانت كل نبضة تزامن تجعل إخراج العداد يزيد بمقدار "1" ويعمل تعديل بسيط في دائرة العداد التصاعدي يمكننا الحصول على العداد التنازلي والذي ينقض إخراجه بمقدار "1" مع كل نبضة تزامن . الشكل ٤-٣٢ (ا) يبين كيف يمكن بناء عداد تنازلي مكون من اربع مراحل باستخدام اربع دوائر قلابة من النوع J-K ونلاحظ توصيل الإخراج $\overline{Q}$ لكل مرحلة كدخل نبضات تزامن لها بدلا من الإخراج Q في حالة العداد التصاعدي وبالنظر الى أقصى اليسار من الشكل نجد ان جميع الدوائر القلابة سوف تبدأ من وضع (RESET) وبالتالي فان Q_3,Q_2,Q_1,Q_0 تساوي 0000 فإذا كانت جميع مخارج الدوائر القلابة $\overline{Q}$ تساوي Low تكون جميع المخارج $\overline{Q}$ هي 1111 وبناء على ذلك فان إدخال نبضات التزامن لكل من الدوائر القلابة FF3,FF2,FF1, تساوي High وحيث ان المداخل J,K لكل دوائر القلاب الأربعة موصلة High فان الإخراج لكل قلاب سوف يحدث له تبديل (Toggle) وذلك عند كل حافة سالبة من نبضات الإدخال المتزامنة


HIGH
Clock
Input
FF٠
FF١
FF٢
FF٣
J
K
CK
Q0
Q1
Q2
Q3

(أ)


Clock
Input
Q٠
Q١
Q٢
Q٣

(ب)

جدول (٤-١٢) جدول الحقيقة
للعداد التنازلي
غير المتزامن

خرج العداد				العشري
$Q_{٣}$	$Q_{٢}$	$Q_{١}$	$Q_{٠}$	
١	١	١	١	١٥
١	١	١	٠	١٤
١	١	٠	١	١٣
١	١	٠	٠	١٢
١	٠	١	١	١١
١	٠	١	٠	١٠
١	٠	٠	١	٩
١	٠	٠	٠	٨
٠	١	١	١	٧
٠	١	١	٠	٦
٠	١	٠	١	٥
٠	١	٠	٠	٤
٠	٠	١	١	٣
٠	٠	١	٠	٢
٠	٠	٠	١	١
٠	٠	٠	٠	٠

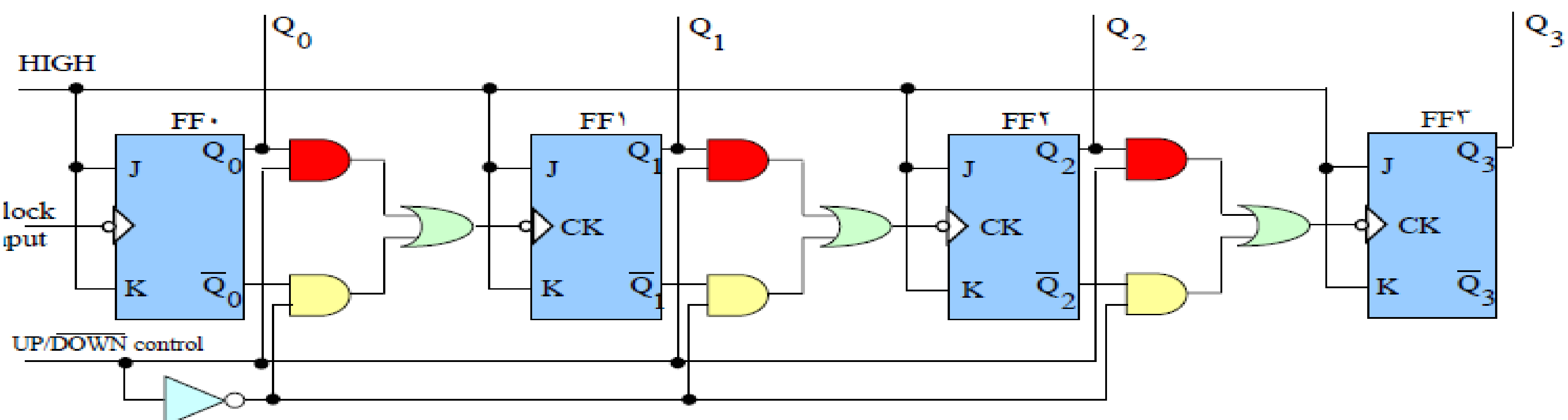
Binary Count

Cycle Repeats

العدادات الثنائية التصاعدية :التنازلية غير المتزامنة
ASYNCHRONOUS BINARY UP \DOWN COUNTERS

بمقارنة دائرة العداد التصاعدي والتنازلي غير المتزامنين ، نجد ان الفرق الوحيد بين الدائرتين ان دوائر القلاب في العداد التصاعدي تنشط عن طريق نبضات التزامن التي تأتي من الإخراج Q بينما تنشيط دوائر القلاب في العداد التنازلي عن طريق نبضات التزامن التي تأتي من الإخراج $\overline{Q}$

شكل (٤-٣٤) يبين كيفية بناء عداد تصاعدي :تنازلي عن طريق ثلاث مجموعات من OR-AND يتم التحكم في تشغيلها عن طريق خط التحكم UP\DOWN



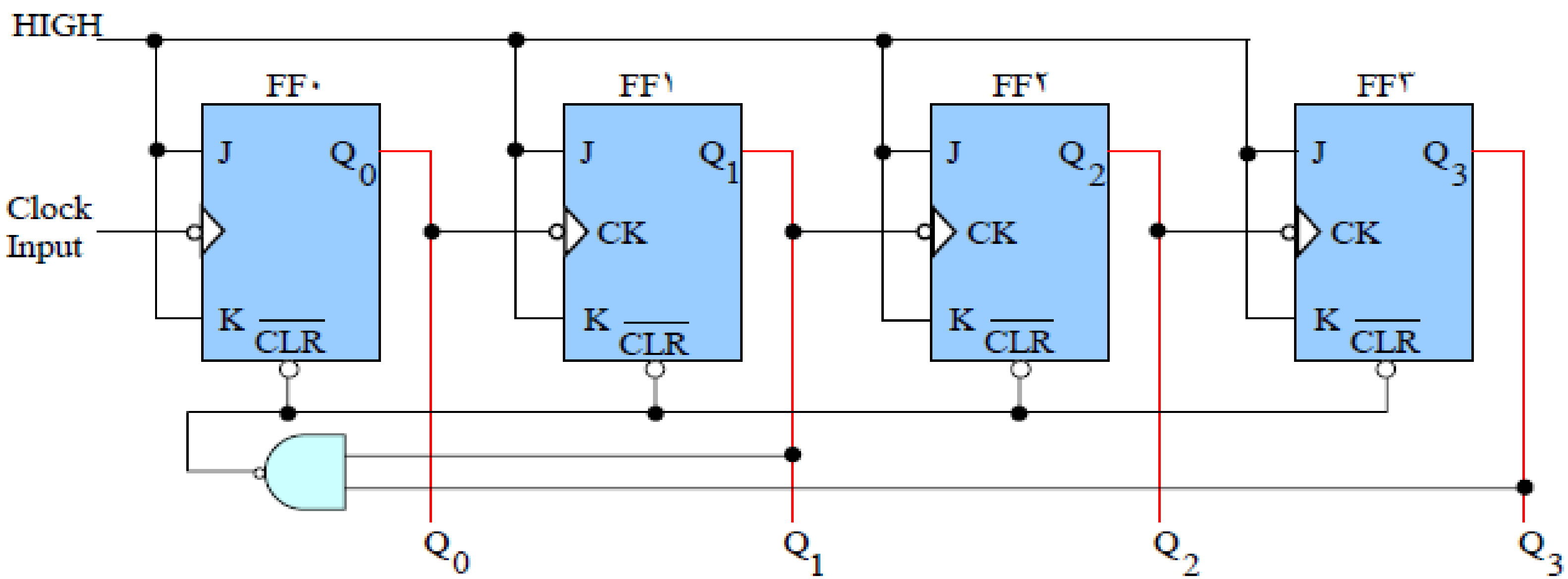
شكل (٤-٣٤) العداد التصاعدي التنازلي

إذا كان خط التحكم UP\ $\overline{\text{DOWN}}$ في الوضع High فان كل البوابات AND المظللة بالون الأحمر تكون فعالة (Enabled) وبالتالي يتم توصيل كل إخراج Q الى إدخال النبضات المتزامنة لدوائر القلاب مما يجعل العداد يعمل كعداد تصاعدي ومن ناحية اخرى إذا كان خط التحكم UP \ $\overline{\text{DOWN}}$ في الوضع LOW فان كل البوابات المظللة باللون الأحمر سوف تكون في الحالة الغير فعالة ، وكل البوابات المظللة باللون الأصفر سوف تكون بالحالي الفعالة وبالتالي يتم توصيل كل إخراج Q الى إدخال النبضات المتزامنة لدوائر القلاب مما يجعل العداد يعمل كعداد تنازلي .

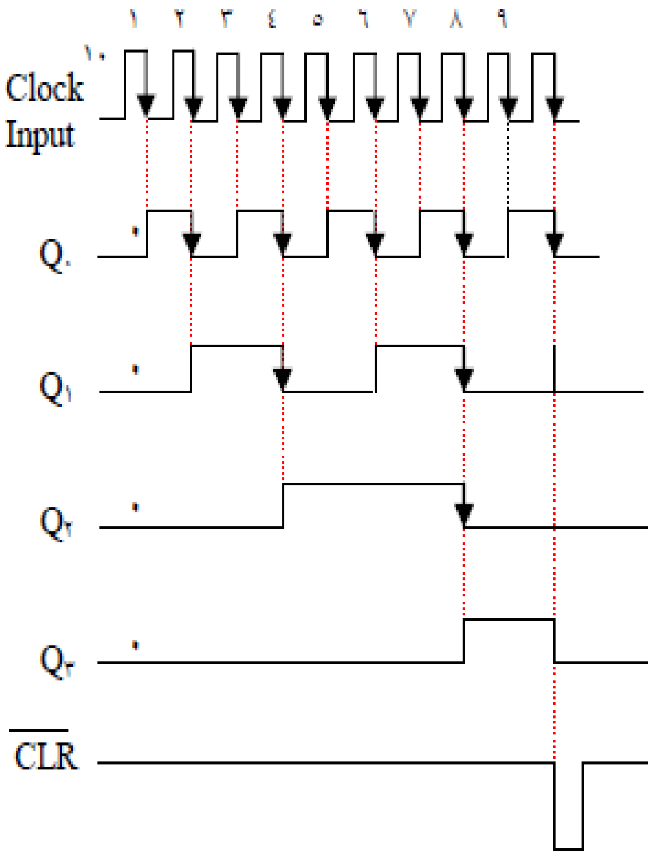
العدادات العشرية غير المتزامنة

ASYNCHRONOUS DECADE(MOD 10)COUNTERS

شكل (٤-٣٥)(ا) يبين كيف تم تعديل العداد التصاعدي غير المتزامن والذي سبق لدراسته ليصبح عدادا عشريا (MOD-10)



(i)



شكل ٤ـ ٣٥ عداد عشري غير متزامن مكون من اربع مراحل مع إشكال النبضات له

وهذا العدد سوف يبدأ العد 0000 (عشري0) الى 1001 (عشري 9) ومن ثم تتكرر الدورة مرة اخرى وكما نراه من خلال رسم النبضات

والسبب في ان هذا العداد يقفز على الأرقام من 1010 الى 1111 (أي من10 في النظام العشري الى 15)ناتج من عمل بوابة NAND والتي تتحكم في الإدخال غير المتزامن ($\overline{CLR}$) لكل دوائر القلابات الأربعة وهذه البوابة لها ادخالان احدهما من الإخراج Q_1 والأخر من إخراج Q_2 وعندما يصل العداد الى 1010(أي الى 10 في العشري) كل من Q_1,Q_2 سوف تكون بالوضع High وبالتالي يكون إخراج بوابة NAND يساوي LOW ويعمل مسح للعداد وبالرجوع الى رسم نبضات الإخراج للعداد في شكل ٤ـ ٣٥ (ب) يمكن ملاحظة ان الخط $\overline{CLR}$ يكون غير فعال من العدد 0000 الى 1001 وعند تطبيق النبضة المتزامنة العاشرة كل من Q_1,Q_3 يكون في المستوى High وهذا المستوى لكل Q_3,Q_1 مؤقت الى ان يتم مسح الإخراج لجميع دوائر القلابات عن طريق النبضة السالبة لخط التحكم $\overline{CLR}$

والخلاصة ان العدد العشري يعد من 0 الى 9 وهي عشرة حالات للإخراج (MOD-10) ويحتاج العداد الى عشرة نبضات تزامن قبل ان يتم مسح إخراجه ويكون تردد الإخراج Q3هو عشر (1\10) تردد نبضات الإدخال المتزامنة ويستخدم هذا العداد في تطبيقات كثيرة خاصة التي تحتاج الى إظهار شكل الإخراج في الصورة العشرية مثل الساعات الرقمية ،والفولتميتر الرقمي، وعدادات التردد .

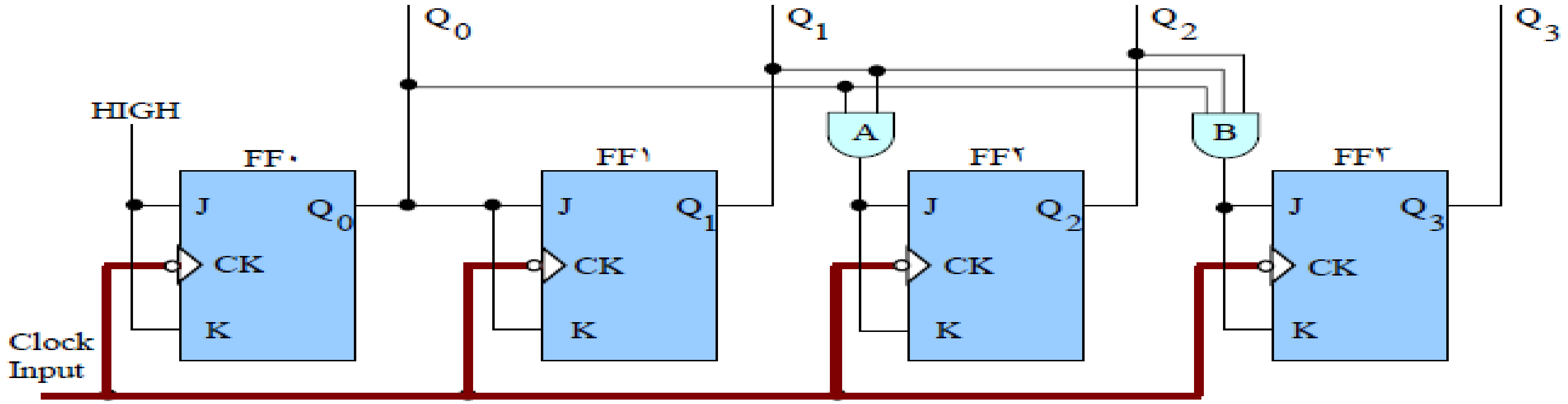
خرج العداد				العشري
Q٣	Q٢	Q١	Q٠	
٠	٠	٠	٠	٠
٠	٠	٠	١	١
٠	٠	١	٠	٢
٠	٠	١	١	٣
٠	١	٠	٠	٤
٠	١	٠	١	٥
٠	١	١	٠	٦
٠	١	١	١	٧
١	٠	٠	٠	٨
١	٠	٠	١	٩

Binary Count

Cycle Repeats

العدادات الثنائية التصاعدية المتزامنة
SYNCHRONOUS BINARY COUNTERS

شكل ٤ـ ٣٦(ا) يوضح كيفية توصيل اربع دوائر قلابة من النوع J-K وبوابتي AND وذلك لبناء دائرة عداد تصاعدي متزامن مكون من اربع مراحل (4-bit)او (16-MOD) ونلاحظ من الدوائر انه قد تم نميز خط نبضات التزامن (خط ثقيل) لنرى ان كل دوائر القلابات في دائرة العداد المتزامن يحدث لها تنشيط عن طريق نبضات التزامن في نفس الوقت وهذا التوصيل على التوازي يجعل من العداد متزامن ، وبالتالي فان جميع دوائر القلاب سوف تنشط مع كل نبضة من نبضات التزامن



شكل (٤ -٣٦) عداد تصاعدي متزامن مكون من أربع مراحل.